

# コンピュータ開発史概要と資料保存状況

## — 第3世代・第3.5世代コンピュータおよびスーパーコンピュータについて —

History of the Japanese Third Generation Computers and Supercomputers and the Preservation of Examples

山田昭彦

1. はじめに
2. 海外におけるコンピュータ技術と産業の発展
3. 日本におけるコンピュータの開発
  - 3.1 第3世代コンピュータ
  - 3.2 第3.5世代コンピュータ
  - 3.3 スーパーコンピュータ
  - 3.4 応用システム
  - 3.5 コンピュータ技術の発達
4. 第3世代以降のコンピュータ保存状況
5. おわりに

### 【要旨】

本年度の調査研究では、昨年度の第1世代・第2世代コンピュータにつづく第3世代・第3.5世代の汎用コンピュータおよび科学技術計算用のスーパーコンピュータを系統化の主な対象とした。(1960年代～1980年代末)

真空管コンピュータの第1世代、トランジスタコンピュータ／パラメトロンコンピュータの第2世代につづき、1964年から集積回路を用いたコンピュータの第3世代に入った。IBMがこの年、ワンマシンコンセプトにもとづく汎用コンピュータIBMシステム360を発表した。小型から大型モデルまで同一アーキテクチャで実現し、同一のソフトウェアをすべてのモデルで使用可能とした。また混成集積回路技術を用いて小型化、高速化、高信頼化を実現した。日本においてもこれに対抗して日本電気、富士通、日立製作所、東芝、三菱電機、沖電気工業が第3世代コンピュータの新シリーズを発表し、技術提携あるいは通産省プロジェクトの成果を利用して開発を行った。日本電気はハネウエルと技術提携してNEACシリーズ2200を、富士通は通産省プロジェクトの成果と独自技術によりFACOM 230シリーズを、日立製作所はRCAと提携してHITAC 8000シリーズを開発した。技術提携にもとづき開発されたシリーズにおいても、上位モデルは国産技術で開発するなどの努力が行われた。

1970年にIBMはシステム370シリーズを発表したが、これに対抗するため富士通・日立製作所、日本電気・東芝、三菱電機・沖電気工業の3グループが編成され、Mシリーズ、ACOSシリーズ、COSMOシリーズがそれぞれのグループで開発された。第3.5世代ではさらにハードウェアの集積回路化が進展したため、超LSI（大規模集積回路）開発補助金を得て各社は超LSI技術の開発に注力し、高性能のコンピュータ開発に成功した。その結果1980年代

### PROFILE

AKIHIKO YAMADA

国立科学博物館産業技術史資料調査主任調査員

昭和34年3月 大阪大学工学部通信工学科卒業

昭和34年4月 日本電気株式会社入社  
コンピュータおよびCADシステムの開発に従事

平成4年7月 同C&Cシステム事業グループ主席  
技師長

平成5年4月 東京都立大学工学部電子・情報工  
学科教授

平成12年4月 国立科学博物館 主任調査員

情報処理学会歴史特別委員会委員、  
IEEE Computer Society理事、IEEE Life Fellow、  
工学博士

後半においては、日本の汎用コンピュータが欧米に多数輸出されるようになった。

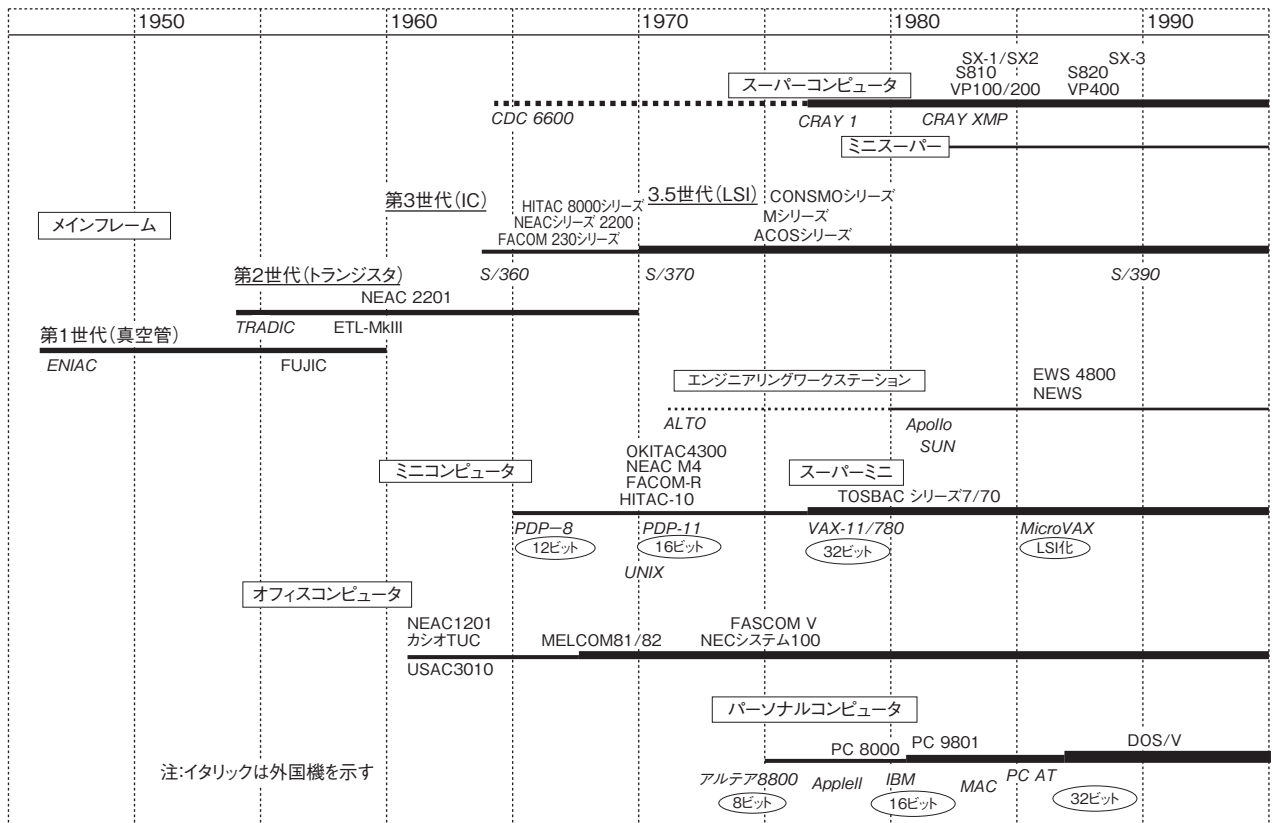
1964年にCDCから最初のスーパーコンピュータCDC 6600が出荷され、大規模科学技術計算に利用されるようになった。1974年にクレイリサーチからベクトル型スーパーコンピュータCRAY-1が発表され、わが国でもこれに対抗できるスーパーコンピュータの開発が開始された。富士通のVP-100/200、日立製作所のS-810/S-820、日本電気のSX-1/SX-2/SX-3などがつぎつぎ開発され、1980年代末にはベクトル型スーパーコンピュータは日本が主導権を握った。

## 1. はじめに <sup>(1)</sup>

真空管コンピュータの第1世代、トランジスタコンピュータ／パラメトリックコンピュータの第2世代につづき、1964年から集積回路を用いたコンピュータの第3世代に入った。IBMがこの年、ワンマシンコンセプトにもとづく汎用コンピュータIBMシステム360を発表した。システム360は、科学技術計算にも事務用計算にも使用できる360度全方位の応用が可能なシリーズで、論理回路に混成集積回路が採用された。わが国のコンピュータメーカーも技術提携などにより第3世代コンピュータを開発し販売を開始した。第3世代では本格的なオペレーティングシステム（OS）が提供され、タイムシェアリングシステム（TSS）も実用化された。1970年代の第3.5世代コンピュ

ータでは、内部記憶にも集積回路が採用され、仮想記憶も実現されるようになった。わが国は大規模集積回路（LSI）開発に努力し、世界でも最高レベルのコンピュータを実現し、1970年代後半からはこれらの輸出も行われるようになった。

1964年にはDECから小型で安価なミニコンピュータPDP-8が発売された。わが国ではミニコンピュータとともに、事務用のオフィスコンピュータが開発され多数販売された。一方では、科学技術計算用に汎用機よりさらに大型高性能のスーパーコンピュータがCDCやクレイリサーチにより開発され出荷された。ミニコンピュータにつづき1980年代にはエンジニアリングワークステーションが登場し、さらに



【図 1.1】コンピュータの発展

マイクロプロセッサを用いた安価なパーソナルコンピュータが開発され、多数販売されるようになった。1960年代以降、コンピュータは汎用コンピュータを中心としながらも多様な発展をとげるようになった。(図1.1)

国立科学博物館では電子情報技術産業協会 (JEITA) と共同で、平成12年度の第1世代・第2世代コンピュータの調査につづき、1960年代後半から1980年代末までの第3世代・第3.5世代の汎用コンピュータ、スーパーコンピュータ、オフィスコンピュータ、ミニコンピュータ、エンジニアリングワークステーション、パーソナルコンピュータについて、コンピュータメーカーに協力を依頼し所在調査を行った。<sup>(2)</sup> 本稿ではこのうち第3世代・第3.5世代汎用コンピュータおよびスーパーコンピュータの日本における研究開発とそ

れらの保存状況について述べる。第2世代末期から第3世代にかけて、わが国のコンピュータメーカーは海外の企業と技術提携を行い国産機の開発を行うようになった。このため第2章ではまず海外のコンピュータ技術とコンピュータ産業の発展について概観する。第3章では日本における第3世代、第3.5世代の汎用コンピュータおよびスーパーコンピュータの開発について述べる。また初期のコンピュータの日本独自の応用システムとして、機械翻訳と座席予約システムを取り上げる。これまでのコンピュータ技術の発達について整理も試みる。第4章では今回調査対象にした資料の保存状況について報告する。最後に第5章で今回の調査研究についてまとめを行い、今後の課題について述べる。

## 2. 海外におけるコンピュータ技術とコンピュータ産業の発展<sup>(3)</sup>

### 2.1 第1世代のコンピュータ

コンピュータの最初の商用機は、レミントンランドが1951年6月に国勢調査の処理のため米国人口統計局に納入したUNIVAC (UNIVersal Automatic Computer) である。ENIACを開発したエッカートとモークリは1946年にエレクトロニック・コントロール社を作り、人口統計局向けコンピュータUNIVACを受注したが、資金難からレミントンランドに買収されそのコンピュータ部門となった。UNIVACは最初の事務処理用コンピュータで、文字も取り扱うことができた。真空管コンピュータで内部記憶は水銀遅延線であったが、外部記憶と入出力用に磁気テープ装置を使用し非常な成功をおさめた。その後つづいて政府機関や企業に納入され最終的に46台が設置された。UNIVACは1台25万ドルで販売され、

最初に商業的な成功をおさめたコンピュータとなった。

IBMの最初のコンピュータIBM 701は1952年に1号機が出荷され、19台が販売された。1954年に発表された科学用大型コンピュータIBM 704は商用機ではじめてインデックスレジスタと浮動小数点演算回路を実装した。主記憶装置は当初はブラウン管であったが1957年に磁心記憶装置に変更し、その後しばらく独占的地位を確保した。1957年には高水準のプログラム記述用言語FORTRANが開発されユーザに配布された。日本でも気象庁が1959年にIBM 704を導入した。IBMはまた磁気ドラムを主記憶とする中型真空管コンピュータIBM 650を1953年7月に発表した。これは10進の事務用コンピュータで、比較的安価であったため最盛期には2,200台が設置された。わ

が国にも1958年に日本原子力研究所および小野田セメントに輸入され、1960年時点で15台が使用されていた。レミントンランドはUNIVACの後継機UNIVAC II、IBM 650対抗機のUNIVAC File Computerを開発した。米海軍出身者が設立したERA (Engineering Research Associates) は1950年11月に磁気ドラムを主記憶とするERA-1101を完成した。ERAは優れた磁気ドラムの技術を持っていた。<sup>(4)</sup> ERA 1103では割り込み機構を1953年に商用機としてはじめて採用した。磁心記憶はMITのWhirlwindに1953年にはじめて組み込まれたが、1955年にERA 1103Aが商用機としてはじめて採用した。その後ERAはレミントンランドに買収され、レミントンランドは1955年にスペリに買収され、スペリーランドとなった。

レイセオンはミネアポリス・ハネウエル・レギュレータとデータマチックを設立し、これが後にハネウエルの一部門になった。ベンディックスやジェネラルプレジジョンからは、磁気ドラムが主記憶の小型コンピュータが発売された。1956年に発売されたベンディックスのG-15は低価格のドラム式コンピュータで、非常に高性能であった。

英国では1949年に最初のプログラム内蔵式コンピュータであるケンブリッジ大学のEDSACや、マンチェスター大学のManchester Mark Iが開発され、つづいてフェランティやブリテイッシュ・タビュレーティングなど多くのコンピュータメカが生まれた。フェランティは1956年にPegasusを開発したが、これは最初の汎用レジスタ・マシンである。それまでのEDSAC、フォン・ノイマンが真空管とブラウン管メモリを用いて開発したIAS、UNIVACなどはハードウェアをできるだけ少なくするためアキュムレータを用いるアキュムレータ・マシンであっ

た。

トランジスタを用いた第2世代コンピュータが出現する前に、わが国のパラメترونコンピュータやユニバックが1958年8月に完成した磁気増幅器を素子とするUNIVAC Solid State Computer (USCC) など磁性論理素子を使用したコンピュータが商品化された。USCCは約700台出荷され、わが国にも1960年時点で12台設置されていた。

## 2.2 第2世代コンピュータ

米国ではフィルコが、自社のトランジスタを用いてDCTL (ダイレクト・カップルド・トランジスタ・ロジック) の回路によりトランジスタコンピュータTransac S-2000を1958年11月に完成し、これが米国での最初のトランジスタ商用機となった。ベル研究所は軍用のトランジスタコンピュータTRAID<sup>(5)</sup>を1954年に完成しているが、これはプログラム内蔵式ではなかった。プログラム内蔵式ではわが国の電気試験所が1956年7月に開発したETL Mark IIIが世界で最初とされている。<sup>(6)</sup> ETL Mark IIIにつづく実用機ETL Mark IVは1957年11月に開発され、これをもとに開発された日本電気のトランジスタ商用機NEAC 2201は1958年9月に完成している。したがってプログラム内蔵式トランジスタコンピュータでは日本が先行したことになる。フィルコはその後Transac S-2000の上位機を開発したが、1962年12月にフォード・モーターズに買収された。

IBMはトランジスタ式の事務用大型機IBM 7070を1958年9月に、科学計算用大型機IBM 7090を12月に、事務用中型機IBM 1401を1959年10月に発表した。IBM 1401はこの世代でもっとも成功した事務用コンピュータで、わが国にも多数輸入された。可変長データの扱える最初のコンピュータで、字単位のアドレッシング、主記憶と入出力

装置の直結などの特徴があった。入出力機能が強力で、大型コンピュータの衛星計算機としても用いられた。

1961年にIBMはトランジスタ式超高速超大型コンピュータStretchを開発し、IBM 7030として商品化した。原価高で8台しか製造されなかったが、ここで開発された技術はその後のIBMの第2、第3世代コンピュータに生かされた。Stretchでは多くの革新的な新技術が開発されたが、代表的なものはパイプライン方式であり、したがってStretchは最初のパイプラインコンピュータである。パイプライン方式はスーパーコンピュータや高速の大型コンピュータで採用されたが、最近ではパーソナルコンピュータにも取り入れられている。ユニバックも超大型トランジスタコンピュータLARKを開発した。LARKは2台の演算処理装置と1台の入出力装置からなる世界最初のマルチプロセッサ方式を採用したコンピュータだが、IBMのStretch同様、商用機としては成功しなかった。1962年8月に完成されたUNIVAC IIIは、約100台出荷され、日本にも輸入された。

バロースは1956年にエレクトロニックデータを買収してコンピュータ分野に参入し、DATATRON 220、銀行向けB-250、汎用機B-5000などを開発した。1961年に発表されたB-5000はALGOLのような高級言語を支援するように設計され、演算スタックやセグメンテーション方式の採用など新しいアーキテクチャで注目された。仮想記憶は英国のフェランティの超大型機ATLASがはじめて導入したが、B-5000は米国のメーカとして最初に仮想記憶を導入したコンピュータである。

GE (General Electric) は1960年4月にGE 225を出荷し、汎用コンピュータ市場に参入した。GE 225の上位、下位にGE 235、GE 215を加えてシリーズ化し、さらにGE 400シリーズ

(415、425、435)、GE 600シリーズ(625、635)を開発した。1964年10月にはGEの東芝への技術援助契約が発効した。東芝ではGE 400シリーズ、600シリーズをTOSBAC-5400シリーズ、5600シリーズとして国産化を行い、それぞれ1968年、1970年に発表した。GE 400シリーズと600シリーズの橋渡しをする新シリーズをGEと東芝が共同開発するパイ計画がスタートしたが、GE側責任者が1969年に飛行機事故で急死し中止となった。

MITでは1961年にプロジェクトMAC (Machine Aided Cognition) を開始した。これは1台の大型コンピュータを多くのユーザがタイムシェアリングで、あたかも単独の小型機ユーザのように使用できる環境の実現を目指した。「コンピュータの性能は価格の2乗比例する」というグローシュの法則があり、より大型のコンピュータを使用するほど価格あたりの性能がよくなると考えられていた。当初IBM 7070を大型機として使用したが、主記憶の割り当てを効率よく行うことが困難であった。1964年に開発を開始したMULTICSではGE 645を用いた。<sup>(7)</sup>これはGE 635にページングとセグメンテーションの機能を追加した大型機である。

NCR (National Cash Register) は1953年にコンピュータリサーチ社を買収してコンピュータ事業に進出し、1957年にトランジスタコンピュータNCR 304を発表した。製作はGEが行い、第1号機は1959年にカリフォルニア州ペンドルトンの米海兵隊基地に納入された。1962年1月にNCR 315の開発を完了し約700台を設置した。

RCA (Radio Corporation of America) は米陸軍向け大型機BIZMACを1956年に完成し、1958年12月にはトランジスタ式RCA 501を発表した。501は1959年に出荷され、高水準の事務用プログラム記述言語COBOLも同時に



提供された1960年4月にIBM 1401対抗のRCA 301と大型機RCA 601を発表し、301は約700台出荷された。601は1962年11月に完成したが、原価高のため5台で受注が打ち切られた。日立製作所は1961年5月にRCAと提携し、RCA 301を国産化したHITAC 3010を1962年6月に発表した。RCA 301後継機のRCA 3301については1963年10月にHITAC 4010として発表した。

ハネウエルは、1957年にレイセオンとの合弁会社データマチックを吸収し、1958年12月にH-800を発表した。これは多重マルチプログラミングをハードウェアで支持する大型コンピュータであった。1963年12月に発表したH-200はIBM 1401のエミュレーション・ソフトウェアを備えて大成功し、第3世代の到来を早めたともいわれている。1962年7月に日本電気はハネウエルと技術提携の契約を結び、H-400、H-1400、H-800を国産化し、1963年4月にNEAC 2400、3400、2800として発売した。1964年5月にH-200をNEAC 2200として国産化し発売した。

SDS (Science Data Systems) は1961年に設立され、SDS 900シリーズ、Sigma、SDS 9000シリーズなど科学技術計算および制御用の小型コンピュータを開発した。1962年に発売されたSDS 910はシリコントランジスタを使った最初の商用コンピュータである。三菱電機はSDSと技術提携を行い、Sigma 7と5を導入しMELCOM 7700、7500として国産化した。これらはタイムシェアリングやリアルタイム処理に高い性能を発揮した。

1962年に英国のフェランティが開発したATLASはIBMのStretchやユニバックのLARKと同様の超大型機であるが、最初に仮想記憶を実現したコンピュータとして有名である1959年にブリティッシュ・タビュレーティング社とパワー・サマス・アカウンティングが合併してICT (International Computers

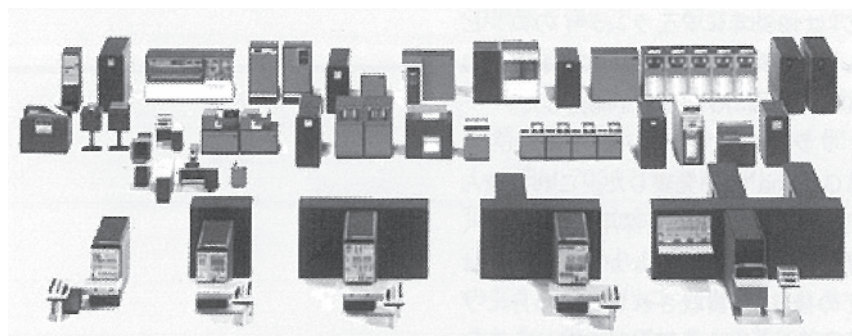
& Tabulators) ができ、ICTは1963年にフェランティのコンピュータ部門を吸収した。ICTはRCAの301をもとにICT 1301を開発した。

フランスのマシン・ブルは1959年にGamma 60を発表した。これは進んだアーキテクチャを採用していたが、商品としては成功しなかった。ブルはその後GEに買収され1964年4月にブル-GEとなった。西ドイツでは、シーメンスとAEG-テレフンケンが第2世代コンピュータを開発した。

FORTRANにつづいて科学計算用ALGOL、事務計算用COBOLなどソフトウェア記述用の高級言語が発表され、使用されるようになった。第2世代はソフトウェアについても重要性が認識されはじめたともいえる。

## 2.3 第3世代コンピュータ

1964年4月にIBMはそれまでの製品とはまったく異なる革新的なシステム360<sup>(8)</sup>を発表した。(写真2.1) これはワンマシンコンセプトにもとづくファミリマシンで、小型から大型まで単一のアーキテクチャで実現されていた。そのため同一のアプリケーションソフトウェアをすべてのモデルで使用することができた。発表にあたり設計者のブルックスは、「アーキテクチャにもはや革命はなく、IBMシステム360のアーキテクチャは今後の標準にするに足るように十分検討された」と述べている。「コンピュータ・アーキテクチャ」という用語はIBMがシステム360に対して使用したもので、システム360の設計者ジーン・アムダールらによれば、アーキテクチャとは「プログラマからみたシステムの属性、すなわちデータの流れや制御の構造、論理設計および物理的実現方法からは独立した“概念的な構造および機能上の振る舞い”」であり、「マシン言語プログラマが、そのマシンに対する時間依存性のない正しいプログラムを作成するの



【写真 2.1】 IBM システム 360  
1964 年に発表され第3世代をスタートさせた IBM の新シリーズ  
(日本 IBM 提供)

に理解しなくてはならないコンピュータの構造」と定義した。第2世代のIBM機では事務用、科学技術用など用途別に5つの異なったアーキテクチャがあったが、システム360では1つのシリーズで360度全方位の適用性があった。システム360では単一アーキテクチャを実現するためにマイクロプログラム方式を採用し、当初6モデルが発表された。マイクロプログラム方式は1951年に英国ケンブリッジ大学のモーリス・ウイルクスにより提案されEDSACIIに適用されたが、全面的に採用されたのはIBMシステム360がはじめてである。

第2世代までは1字は6ビットで表わされたが、システム360ではデータの表現において1字を8ビットで表現し、これを「バイト」と呼び、バイト単位にアドレスがつけられた。語長も8ビットの倍数とした。入出力装置とのやりとりも8ビット単位とし、磁気テープのトラック数も7から9に変わった。システム360はバイト・アドレス付けされた最初のマシンであり、大量に販売された最初の汎用レジスタ・マシンでもある。また、入出力装置を共通化するため、これらと入出力チャネル間のインターフェースが標準化されかつ開放された。

ハードウェア技術としては、システムの小型化、高速化、高信頼化のため

に混成集積回路を用いたソリッド・ロジック・テクノロジー (SLT) と呼ばれるハイブリッド集積技術によりセラミック基板上に素子が集積化された。これがカードに実装されさらに多層基板に搭載された。その設計には、論理設計から実装設計、製造データの生成まで一貫して行うデザインオートメーション (DA) システムが準備された。ソフトウェアとしてはオペレーティングシステム (OS) が1963年から1966年まで4年間かけて開発された。これは当時最大のソフトウェア開発であったIBMは多額の研究開発費を投じて革新的な新シリーズを実現し大成功をおさめた。なおSLTに用いられたセラミック基板は、全量が日本の京都セラミック(現京セラ)で製造された。

一方、7人の小人といわれたユニバック、ハネウエル、GE、CDC、RCA、NCR、パロースはIBMシステム360に対抗してそれぞれの新シリーズの製品を発表した。ユニバックは第2世代末に完成したUNIVAC 1107をもとにしたシリーズと、下位の9000シリーズを開発した。ハネウエルはIBM1401対抗機として開発したH200をもとにH200シリーズを開発した。GEの製品系列の変更はなく、1970年5月にコンピュータ事業から撤退した。RCAは1964年12月に新しいSpectra70シリーズを発表した。アーキテクチャをIBMシステム360に合わせ、IBMより先にモノリシック集積回路を採用した。NCRは第2世代の315を強化し、1968年3月Century 100、200シリーズを発表した。パロースはB-5000の後継機B-5500、B-6500を開発した。SDSはゼロックスに買収され1969年10月にXDS (Xerox Data Systems) となった。フォードモーターの一部門となったフィルコは1968年10月にコンピュータ事業から撤退した。

GEのGE 635は1967年には商用サービスとしてタイムシェアリング機能を



提供した。IBMのシステム360は当初タイムシェアリングの支援機能を持っていなかったが、ミシガン大学の協力を得て仮想記憶機能を持つシステム360モデル67を開発し、1965年に発表した。タイムシェアリングシステム(TSS)は1970年によく実用化され、大学や研究所で使用されるようになった。しかし集積回路化が進むにつれグローシュの法則も成り立たなくなり、TSSの効果もなくなってきた。TSSで用いられた仮想記憶方式はその後のコンピュータに広く使用されるようになった。

英国では、EEコンピュータズ(EEC)がRCA Spectra70をもとにシステム/4を開発した。ICTは独自に1900シリーズを開発した1968年10月、国策に沿って2社が合併してICL(International Computers Ltd.)となった。フランス政府は小型機を開発していたCAEとSEAを併合させて、1967年に国策会社CIIを設立し、これに研究開発補助金を与えた。西ドイツのシーメンスは、RCAのライセンスにより、Spectra 70をもとに4004シリーズを開発した。

## 2.4 第3.5世代コンピュータ

IBMは1970年にシステム370を発表した。システム360から370への変化はevolutional(改革的)といわれ、大きな変更はなかった。最初にモデル155、165を発表し、9月に145を、1971年3月に135を追加した。145、135では主記憶にバイポーラ型ICメモリを採用した。コンピュータの主記憶にICメモリが採用されたのはこれが初めてである。1972年に155、165を中止し、仮想記憶機能を持つ158、168を発表した。これらの主記憶にはNMOS型ICメモリが用いられた。(金沢工業大学に納入されたシステム370/135 IIは、日本IBMで製造された主記憶がコアメモリの日本だけのモデル

である) 1972年10月にモデル125、1973年3月にはモデル115を発表した。ICメモリでは電源をきると記憶内容が消えてしまうため、IBMは外部記憶装置としてフロッピーディスクを開発した。

RCAはIBMがシステム370を発表後、対抗機種を発表したが損失が増大し、1971年9月にコンピュータ事業から撤退した。GEは、1964年4月にマシンプルを買収してブル-GEとし、またイタリアのオリベッティのコンピュータ部門を買収した。その後GEはコンピュータ部門をハネウエルに売却し、ハネウエルは自社のコンピュータ部門と合わせてHIS(Honeywell Information Systems)とし、日本電気と東芝がHISとライセンス契約をすることになった。HISは1974年4月に60シリーズを発表した。

ユニバックは第2世代のUNIVAC 1107に1108と1106を加え、シリーズに発展させた。また撤退したRCAの顧客ベースを引き取り、RCA系コンピュータと自社9000シリーズの後継シリーズの90シリーズを発表した。バロースは第3世代機を変更した700シリーズを発表した。NCRは第3世代のCenturyシリーズに上位モデルを加え、1976年4月に仮想記憶方式のCriterionを発表した。XDSはSigmaの後継の500シリーズを発表したが、1975年5月にゼロックスがコンピュータ事業から撤退したため、XDSは消滅した1986年にはバロースとスペリーランドが合併してユニシスとなった。

一方1970年には、IBMシステム360の設計者であったジーン・アムダールがシステム360の互換機を作るアムダール社を新しく設立した。この会社には富士通、ニクスドルフが出資し、アムダール社と富士通がIBM 370/168対抗の470/V6を共同で開発し1975年6月に1号機が完成した。この470/V6

が後の富士通のM-190となった。アムダール社の成功によりつぎつぎと互換機メーカーが誕生した。

西ドイツでは政府の助成を得て1972年1月にAEGテレフンケンとニクスドルフの合併でテレフンケンコンピューターズ(TC)ができた。シーメンスはCIIと開発販売協定を結び、1973年7月、これにフィリップスが加わってユニデータが発足した。一方フランス政府は、GEの撤退によってできたハネウエル・ブル(HB)とCIIを併合させ、CII-HBを作らせた。そのため1975年12月にはユニデータは解散した。またTCは1974年にシーメンスに吸収された。英国のICLは政府の助成を受け、1974年10月に仮想記憶方式の2900シリーズを発表した。

## 2.5 スーパーコンピュータ<sup>(9)</sup>

スーパーコンピュータは科学技術計算が各段に速いコンピュータで、その時代の超大型汎用コンピュータに比べて数〜数十倍高速である。スーパーコンピュータの当初の主な応用分野は航空宇宙、原子力、分子科学、気象などの国公立研究機関が中心であったが、その後建築土木設計、機械設計、LSI(大規模集積回路)などの半導体設計などにも利用されて裾野が広がり、民間企業にも導入されるようになった。

### 2.5.1 初期のスーパーコンピュータ

1964年にCDC(Control Data Corporation)はCDC 6600を出荷した。これが最初のスーパーコンピュータとされている。CDCは、スベリーランドのユニバック部門にいたウィリアム・ノリスやセイモア・クレイたちが独立して1957年に設立した。CDC 6600は16本の機能ユニットを備え、IBMのStretchより演算速度は3倍速く、浮動小数点演算能力が1MFLOPS(1秒間に100万回の演算)と当時として

は桁違いに高速であった。CDC 6600は最初の汎用目的のロード/ストア・マシンでもある。当時CDC 6600を設計したクレイ等は高速マシンを設計するにあたって命令セットの単純さの重要性を認識していた。1970年代にはマイクロプロセッサやミニコンピュータの設計者たちは、アーキテクチャと実現方式が相互に関連している点を見逃してきたが、1980年代のRISC(Reduced Instruction Set Computer)でこの考え方は復活した。したがってCDC 6600は最初のRISCプロセッサといえる。

その後CDCは超大型機6600に下位モデルを追加し、3600にも上位、下位のモデルを追加した。1967年6月には6600の上位の7600を開発した。CDCは第3世代も個別素子を用いたコンピュータを開発していたが、第3.5世代でもCyber 70までは同様にCyber 170になってはじめて集積回路に切り換えた。

IBMは1967年にシステム360/91を出荷した。このコンピュータは演算器にパイプライン制御を採用したが、さらにCPU(中央処理装置)の内部制御方式として、レジスタやオペランドにタグをつけ、データが到着したら演算を開始するというデータフロー的な制御方式を採用して処理速度を高めた。

### 2.5.2 ベクトル型

#### スーパーコンピュータ

メモリ上に規則的に配置されているベクトルデータをひとまとめで、パイプライン方式で処理するベクトルプロセッサ方式が、IBM 2938アレイブプロセッサとして1969年にIBMにより実用化された。IBM 2938は、IBMの汎用コンピュータのチャンネルに接続され、入出力装置として動作し、FORTRANからベクトル処理の関数呼び出しの形で使用するものであった。

最初の独立したベクトルマシンは、1972年に発表されたCDCのSTAR-100とテキサスインスツルメントのASCである。STAR-100は1972年に、ASCは1973年に完成された。これらはピーク性能値で50～80MFLOPSの処理速度で、ベクトル処理方式の第1世代スーパーコンピュータと呼ばれる。

スーパーコンピュータはベクトル型と並列型に大別されるが、ベクトルコンピュータはベクトル演算による高速演算方式を採用しており、典型的なベクトルマシンはスカラユニットおよびベクトルユニットから構成される。ベクトルのデータタイプは浮動小数点、整数および論理値のいずれでもよい。スカラユニットは汎用コンピュータのパイプライン化された演算装置の方式と大差はない。ベクトルアーキテクチャにはベクトル・レジスタ方式とメモリ・メモリ方式があるが、ベクトル・レジスタ方式はロード／ストア・アーキテクチャをベクトルに適用したものである。

CDCのSTAR-100とテキサスインスツルメントのASCは両方ともメモリ・メモリ方式を採用しており、かつスカラ・ユニットが比較的遅かった。両方のマシンともスタートアップ・オーバーヘッドが大きく、数百から数千要素もののベクトル上で処理を行うことを前提にしていた。

CDC6600およびCDC 7600を設計したセイモア・クレイがCDCを辞め1972年にクレイリサーチを設立し、1976年にピーク性能160MFLOPSのCRAY-1を発表した。CRAY-1はベクトル・レジスタ・アーキテクチャを採用し、スタートアップ・オーバーヘッドを大幅に削減した。さらに、チェイニングを考案し高速化をはかった。そして、スカラ性能も当時の汎用コンピュータの数倍高く、その当時でもっとも高速なスカラ・マシンでもあった。スカラ性能とベクトル性能がうまくバ

ランスしていたことが、CRAY-1を成功させたもっとも大きな要因といわれている。さらに自動ベクトル化FORTRANをサポートしていたため、大規模科学技術計算のユーザに広く普及し、スーパーコンピュータの名を高めた。

その後のベクトルマシンの多くはCRAY-1のアーキテクチャをベースにしている。1990年時点で出荷されている主なスーパーコンピュータはすべてベクトル・レジスタ方式を採用している。これにはクレイリサーチのCRAY-1のほか、CRAY-2、X-MP、Y-MP、富士通VP-100 / VP-200、日立S-810 / S-820、日本電気のSX-1 / SX-2がある。またコンベックス社のミニスーパーコンピュータも同様である。メモリ・メモリ方式ではすべてのベクトル演算がメモリ上のオペランドに対して行われる。

CDCは1981年にCDC STARの後継機であるCYBER-205の出荷を1981年に開始した。このアーキテクチャは基本的にはSTAR-100と同じメモリ・メモリ方式であったが、全面的に性能を向上させていた。ピーク性能では400MFLOPSとCYBER-205はCRAY-1を大きく上回っていた。しかし実際のプログラムに対しては、性能差はずっと小さかった。

### 2.5.3 ベクトル型スーパーコンピュータ (マルチプロセッサ)

1983年にクレイリサーチは最初のCRAY X-MPを出荷した。クロック速度を向上させ、CRAY-1の12.5nsに対してCRAY X-MPは9.5nsとした。チェイニング機能を改良し、また複数のメモリ・パイプラインを備えていた。CRAY X-MPにより、クレイリサーチはスーパーコンピュータ業界のリーダーとしての地位を維持した。CRAY X-MPはマルチプロセッサ構成を採用し、最初は2プロセッサのものをつくり、

その後4プロセッサ構成を出荷した。

1985年に出荷されたCRAY-2は新設計によるもので、4プロセッサ構成までとることができた。クロック速度はX-MPよりずっと速いが、一般的に非常に大きな主記憶を要するような問題でのみ、CRAY-2のほうがCRAY X-MPより速かった。両者とも多重プロセッサを有効に利用するため、FORTRANにマルチタスキング機能を組み込んでいる。

日本のコンピュータ・メーカーは1983年からスーパーコンピュータ市場に参入した。最初に富士通がVP100とVP200を発表し、その後日立のS-810およびNECのSX-1 / SX-2がつづいた。これらの日本製スーパーコンピュータはベクトル処理機能を強化して性能向上をはかっていた。

1988年にクレイリサーチはX-MPを高速化し、かつプロセッサ数を増やしたCRAY Y-MPを発表した。Y-MPは8プロセッサ構成まで可能で、またクロックサイクル時間を6nsまで縮めている。8プロセッサの最大構成時のY-MPは最も高速なスーパーコンピュータであった。1989年後期にクレイリサーチは2つの会社に分裂し、サーモア・クレイは一方のクレイコンピュータコーポレーションを引き続き指揮した。

1980年代はじめにCDCは新しいスーパーコンピュータETA-10を開発するグループを分離しETAを設立した。ETA-10は10GFLOPSの性能を持ち、Cyber-205と命令互換があった。Cyber-205同様メモリ・メモリ・アーキテクチャを採用し、最大10プロセッサ構成までとれる。液体窒素冷却による低温CMOS (Complementary Metal-Oxide Semiconductor) 技術を用いて約7nsのサイクルタイムを実現した。1989年にCDCはETAを解散し、スーパーコンピュータのビジネスから撤退した。

#### 2.5.4 並列プロセッサ型 スーパーコンピュータ

処理装置を複数個接続し、これらを並列に動作させることによって処理速度を向上させる方式、並列プロセッサの考えが提案され、この考えにもとづいてイリノイ大学とバロースが共同で、1960年末から1970年をはじめにかけて、64台の処理装置からなる並列プロセッサILLIAC IVを開発した。1970年台後半にはILLIAC IVの使用経験にもとづき改良されたBSP (Burroughs Scientific Processor) が開発された。ILLIAC IVでは各プロセッサが各々のメモリを持っていたが、BSPでは16台の演算ユニットが17台のメモリバンクを共有し、ピーク性能50MFLOPSを実現した。1980年代にはVLSI技術の進展にともない、1ビット演算器16,384個を格子状に結合したグッドイヤー社のMPPや、シンキングマシン社の65,384個の演算器をキューブ網に結合したコネクションマシンのような超並列方式の巨大システムが構築されるようになった。

#### 2.5.5 ミニスーパーコンピュータ

ミニコンピュータなみの価格で数十～数百MFLOPS程度の性能をもつコンピュータをミニスーパーコンピュータと呼んだ。CMOS LSIを主体とし、ベクトルあるいは並列処理により性能／価格比を高めている。パイプラインによるベクトル処理型のコンベックスのC-1 / C-2、32ビットマイクロプロセッサを用いたフローティングポイントシステムのTシリーズ、CMOS専用LSIを使用したアライアントのFX / 8システムなどがある。FX / 8は機能分散型の並列処理プロセッサによるミニスーパーコンピュータである。

## 2.6 小型コンピュータ

### —ミニコンピュータ、ワークステーション、オフィスコンピュータ、パーソナルコンピュータ—

第2世代以降汎用コンピュータはフローシュの法則にしたがって大型化の傾向をたどり、大型機を共有するのが経済的とされた。しかし処理結果を得るまでに時間がかかり、一方では手許で使える安価で簡便なコンピュータも望まれていた。このような背景からミニコンピュータが生まれ、さらに高性能なワークステーションが生まれた。わが国では小型で低価格のオフィスコンピュータが中小企業に普及した。1970年代にはマイクロプロセッサの誕生とともに安価なパーソナルコンピュータが開発されるようになり、コンピュータが家庭にも広まった。ミニコンピュータ、ワークステーション、オフィスコンピュータ、パーソナルコンピュータについては今回の系統化の対象にはしていないが、ここではコンピュータ全体の動向を知る上で簡単にふれることにする。

#### 2.6.1 ミニコンピュータ<sup>(10)</sup>

1957年8月にMITリンカーン研究所の研究者であったオルセンはDEC (Digital Equipment Corporation) を設立した。1960年にトランジスタ式18ビットコンピュータPDP-1を開発し、計測器や研究機器用の制御モジュールとして出荷した。DECではこれをコンピュータと呼ばず、プログラムド・データ・プロセッサ (Programmed Data Processoor) とした。DECは1965年8月に語長12ビット、18,000ドルのPDP-8を発表した。これはシステム製品として広い応用範囲に適合するもので、最初のミニコンピュータとなった。PDP-8は非常に好評で、その出現により、産業制御、通信制御、科学技術計算などの分野に汎用コンピュータでは対応できない新市場が存在する

ことが明らかになり、以降バリエーション・データ・データジェネラル (DG)、ヒューレット・パッカード (HP)、インタデータなど多くのメーカーがミニコンピュータ市場に参入した。DECは12ビットのPDP-8シリーズを改良し、1970年には16ビットのPDP-11シリーズを開発した。1969年にはUNIXオペレーティングシステムがベル研究所で開発され、ミニコンピュータで広く用いられるようになった。

DECやHPのミニコンピュータ、DGのNOVAシリーズなどはわが国にも輸入された。NOVAは中規模集積回路 (MSI) を使った最初の商用機の一つである。わが国でも競ってミニコンピュータの開発が開始され、まず日立製作所からHITAC-10が1969年2月に発表された。HITAC-10は16ビットのミニコンピュータで、4k語のメモリつきで495万円であった。つづいて富士通からFACOM-Rが、日本電気からNEAC M-4が、沖電気工業からOKITAC 4300がそれぞれ発表された。さらに1970年には松下電器からMACC7が、東芝からTOSBAC 40が発表された。

DECは1977年10月には32ビット仮想記憶方式のスーパーミニコンピュータVAX-11 / 780を発表した。“VAX”はPDP-11の“Virtual Address extension” (仮想アドレス拡張) を意味していた。1978年にはDGがECLIPSEを発表した。1970年代後半には日本においても32ビットスーパーミニコンピュータが開発され、各社から相次いで発売された。1985年にはDECはVAX11 / 780をマイクロプロセッサとして実現したマイクロVAX IIを発表した。

#### 2.6.2 ワークステーション<sup>(11)</sup>

ワークステーションは高性能マイクロプロセッサを用い、対話的な計算処理に使用することを目的としており、マウスによる操作性、高解像度ディスプレイによるグラフィック表示、ロー



カルエリアネットワークへの接続、高度のプログラム開発環境などの特徴を持つ。1974年に開始されたゼロックスのAltoが最初のワークステーションとされている。エンジェルバートが発明したマウスを使用し、世界初のビットマップ・ディスプレイ、世界初のイーサネット、世界初のレーザプリンタが接続されていた。AltoのCPUは16ビットCPUでDGのミニコンピュータのNOVAに似た命令セットを採用し、書き換え可能な制御記憶で制御していた。

1980年にアポロコンピュータからApollo Domainが、1981年にサンマイクロシステムズからSUNが発表された。1982年に発表されたSUN 2は16ビットマイクロプロセッサMC 68000を使用し、1985年発表の32ビットワークステーションSUN 3ではMC 68030が用いられている。その後はRISCマイクロプロセッサを用いた高性能ワークステーションが開発された。わが国でも1986年にソニーのNEWSや日本電気のEWS-4800などの32ビットワークステーションが発表されている。

グラフィックスを多用するシステムは、従来は汎用コンピュータにグラフィック・ディスプレイを接続して使用したものが用いられていたが、高価であり複数のコンピュータを共用すると応答速度が遅くなる問題があった。ワークステーションの性能が上がり、グラフィック処理にはワークステーションが広く用いられることになり、エンジニアリングワークステーションの市場が成長していった。

### 2.6.3 オフィスコンピュータ<sup>(12)</sup>

米国では1970年代に入るとミニコンピュータをビジネス用途にも活用しようと独立系ソフトウェア会社が応用ソフトウェアを開発し、小型ビジネスコンピュータ(SBC)の市場が生まれた。ミニコンピュータの能力向上とと

もに1台のミニコンピュータで複数のターミナルを管理するマルチワークステーションシステムが開発された。

これに対し日本ではこの分野は独自の発展形態をたどってきた。1961年にカシオ計算機からTUCコンピュライタが、日本電気からパラメτροンコンピュータNEAC 1201が、またユーザック(当時ウノケ電子工業)からUSAC 3010が発表され、一挙にわが国の超小型コンピュータの歴史がはじまった。その後も各社が独自の技術により事務処理用超小型コンピュータをつぎつぎ開発し市場に投入した。これらは後にオフィスコンピュータ(オフコン)と呼ばれるようになった。オフコンでは低価格と信頼性が特に重要であったため、1965年ごろにはトランジスタ化が行われ、1967年にはIC化が行われた。1976年には早くも16ビットマイクロプロセッサを利用したオフコンが開発された。

日本のオフコンは独自の発展を行い、その市場は1960年代末までに100億円規模、1970年代末までには1500億円規模と大きく成長した。

### 2.6.4 パーソナルコンピュータ<sup>(13)</sup>

インテルの8ビットマイクロプロセッサ8080を用いたマイクロコンピュータキットAltair 8800が、米国のMITS(Micro Instrumentation and Telemetry Systems)から発売された。アップルコンピュータが1977年6月にApple IIを出荷し、パーソナルコンピュータ(PC)市場を創造した。1981年にはIBMもこの市場に参入した。日本では日本電気が1976年に技術者のトレーニング用キットTK-80を発売し、1978年には日立製作所が6800を用いたPC“ベーシックマスター”を発売した。わが国では漢字処理の必要性などからPCは独自の発展をとげた。日本電気は1979年には8ビットPC 8001、1982年には16ビットの8086を用いたPC

9801を発売し、その後の国内市場をリードした。

アップルは1984年1月にマッキントッシュを発売し大成功をおさめた。IBMは同年8月に80286を用いたIBM PC-ATを発表し、これがその後の実質的な標準機となった。その後多くのメーカーがPC-AT互換機を発売した。わが

国のPCでは漢字を含む日本語処理に専用のROM（読み出し専用記憶）を搭載していたが、マイクロプロセッサや表示の性能向上にともないソフトウェアで変換が可能になり、変換機能をOSに組み込んだDOS／Vが1980年代末から開発され実用化されるようになった。

### 3. 日本におけるコンピュータの開発

#### 3.1 第3世代コンピュータ

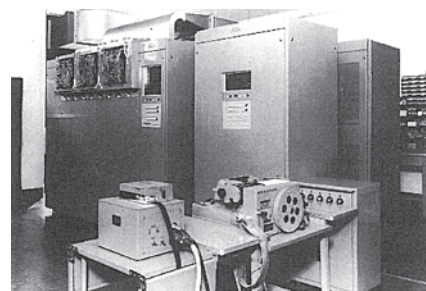
1964年に発表された第3世代コンピュータIBMシステム360ではワンマシンコンセプトによる単一アーキテクチャのファミリマシン、集積回路化による小型化・高信頼化、入出力装置の共通化などが特徴づけられた。その実現のためにマイクロプログラム方式、混成集積回路が採用された。第3世代に入る前の1960年代はじめにわが国では京都大学が東芝と共同で、マイクロプログラム方式コンピュータKTパイロット計算機の研究試作を行った。また、通産省補助金により富士通、沖電気、日本電気が共同で大型コンピュータFONTACを開発した。これらの成果の利用や海外メーカーとの技術提携により、わが国でも日本電気、富士通、日立製作所、東芝、三菱電機、沖電気工業の6社がIBMシステム360に対抗するための新シリーズの発表を行った。1960年代後半には通産省（現経済産業省）大型プロジェクトにより1970年代初頭の最高レベルのコンピュータを目標として大型コンピュータ本体、オペレーティング・システム、部品材料、周辺サブシステムの研究開発が電気試験所、東京大学、日立製作所、日本ソフトウェア、日本電気、富士通、三菱電機、沖電気、東光などにより行われ、その成果はその後の製品開発に適用された。

##### 3.1.1 研究開発

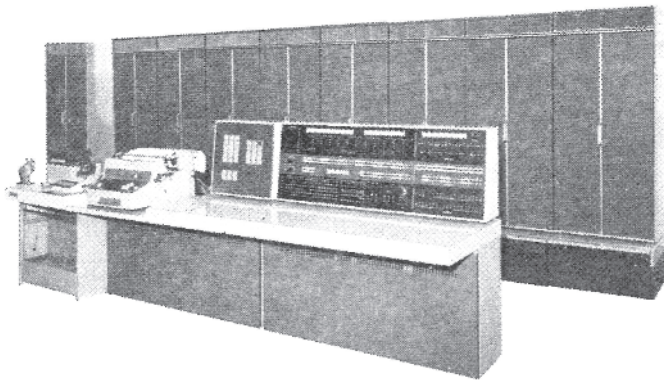
###### a) KTパイロット計算機<sup>(14)</sup>

1961年に京都大学の萩原宏が東芝と共同で「新方式電子計算機の開発」のテーマに取り組み、KTパイロット計算機を試作した。（写真3.1）これはわが国ではじめてのマイクロプログラム方式のコンピュータである。論理回路にはメサトランジスタによる高速度基本回路を用い、並列非同期式高速演算方式を採用した。また記憶装置にはわが国ではじめて薄膜記憶装置を実装した。マイクロプログラム用の固定記憶装置としてダイオードによる記憶装置、可変記憶装置としてパッチボード方式およびフォトリソグラフィによる独自方式を用いた画期的なものであった。後者は、フォトリソグラフィとダイオードを直列に接続した回路をマトリックス全面に配置した半固定記憶装置である。制御記憶装置はフォトリソグラフィと光源を対置させ、その間にマイクロプログラムのビットパターンをパンチホールで表現したパンチカードを置いて、パンチホールのある箇所のフォトリソグラフィのみ導通させる。パンチカードを入れ換えることによってマイクロプログラムを変更できる。1語が80ビットで256語の容量を持っていた。

水平型マイクロプログラム方式を採用し、制御記憶装置から読み出された



【写真 3.1】 KT パイロット計算機  
京都大学で1961年に試作したわが国最初の  
マイクロプログラム制御のコンピュータ  
（東芝科学館所蔵）



【写真 3.2】 FONTAC プロジェクトで開発したセントラルプロセッサ  
1965 年日本電子工業振興協会に納入された（富士通「社史 II」より）

マイクロ命令の各ビットは、それぞれハードウェア各部の制御信号と1対1に対応していた。KTパイロット計算機は、パンチカードの入れ換えによってマイクロプログラムを変更して、別の命令セットを有するコンピュータに変えることができるので、可変命令セット・アーキテクチャのコンピュータでもあった。

KTパイロット計算機では通常の一定周期のクロック信号を持っていない。代わりに各マイクロ命令ごとにそのマイクロ命令の実行時間を指定するビットを持たせ、そこで指定されたビットに対応する遅延線の出力を感知することによって、そのマイクロ命令の実行を終了し、次の命令に移るという制御方式を用いた。マイクロ命令の実行時間そのものを、マイクロ命令語の一部分で指定した長さにするので、非同期式と呼ばれた。

メサトランジスタによる高速基本回路、非同期制御方式の採用により演算は非常に高速で、当時のコンピュータに比較して1桁以上速かった。さらに $e$ や $\pi$ の計算においてはマイクロプログラムで倍長演算用のマクロ命令を追加することにより、演算時間を大幅に短縮することができた1962年のIFIP Congressの会議でKTパイロット計算機の論文<sup>(15)</sup>が発表されて反響を呼び、とくにIBMシステム360の小型モデルの開発を担当していた英国IBMの研究

者から多くの質問を受けたとのことである。現在KTパイロット計算機の現物は電源部分を除き東芝科学館に保存されている。

#### b) FONTACプロジェクト<sup>(16)</sup>

通産省（現経済産業省）は1962年2月に鉱工業技術研究組合法による「電子計算機技術研究組合」をつくる案を作成し、当時の代表的大型コンピュータであるIBMの大型コンピュータ7040、7044やユニバックスのU111と同等以上で、3～4年後の海外製品に匹敵する国産大型コンピュータ開発のため多額の補助金を用意した。1962年7月に富士通、沖電気工業、日本電気の3社が参加して研究組合が発足し、大型コンピュータFONTACを共同開発した。FONTACはFujitsu Oki Nippondenki Triple Allied Computerの略である。このコンピュータは1964年11月に完成し電子協（電子工学振興協会）に納入された。（写真3.2）富士通は主計算機（FONTAC Central）を、日本電気は入出力制御専用の衛星計算機I（FONTAC Sub I）、磁気テープユニット、紙テープリーダなどを、沖電気工業は衛星計算機II（FONTAC Sub II）とカードリーダ、紙テープパンチ、タイプライタ、ラインプリンタを担当した。相互データの授受は記憶装置間で直接行った。アーキテクチャ上の特徴として、マルチプログラミングのため、記憶保護機構や多重割り込み機能などを装備した。しかし、ハードウェア中心のプロジェクトでソフトウェアに対する考慮が不十分であったこと、IBM 7090、7094など技術計算用コンピュータをターゲットとしたため事務計算に対する配慮が不十分であったこと、IBMシステム360のようなワンマシンコンセプト、単一アーキテクチャなどの考え方がなかったなどの問題点を残した。総開発費は11.3億円、そのうち補助金は3.4億円であった。富士通はこのプロジェクトの成果を利用して大

型機FACOM 230-50を開発した。

### c) 通産省大型プロジェクト

#### 「超高性能電子計算機」<sup>(17)</sup>

わが国のコンピュータ技術を国際的にも競争できる水準にまで高めるため、通産省が約100億円の開発費を負担し、分科会、電子技術総合研究所の指導のもとで超高性能電子計算機の開発を行う国家プロジェクトが1966年から5ヵ年計画で開始された。このプロジェクトはギブソンミックスが200～300nsの国産では当時の最高を目指すものであり、1970年を目処に世界の最高水準に比肩し得る超高性能機実現を目標としていた。その後6年をかけて1972年8月に完成した。このプロジェクトではコンピュータ本体と論理回路用LSIを日立製作所が、NMOS (N channel MOS) LSIメモリを日本電気が担当した。

#### (1) コンピュータ本体

日立製作所では論理LSI用に高速CML (カレント・モード・ロジック) ICを開発し、1967年に素子単体1.2nsの世界最高速ICの試作に成功した。これを用いて、セラミックス基板上で薄膜技術により多層配線LICチップをボンディングする方式で、マルチチップ方式のLSIを製造した。最大10個のCMLチップを搭載し、30～40ゲートの集積度を実現した。このLSIを多層基プリント板に搭載し論理回路を構成。日立製作所ではこの成果を活用してHITAC H-8700/H-8800を開発した。

このプロジェクトによって下記のような技術成果が得られた。

- ・32ビット仮想アドレス方式：当時のコンピュータはほとんどが実アドレス形式であったが、国産ではじめて32ビット・アドレッシングによる仮想記憶方式を導入した。これにともない、ページ単位の記憶保護方式を導入した。(IBMが後にシステム370で導入した仮想記憶方式は24ビットアドレッシングである。)

- ・マルチプロセッサとバッファ記憶方式：主記憶装置と処理装置の間に高速小容量のバッファ記憶装置をおき、実効的に高速大容量の記憶装置を実現するバッファ記憶方式を導入した。また、主記憶装置を4台の処理装置が共有するマルチプロセッサ方式を採用していたので、当時としてははじめてマルチプロセッサ方式によるバッファ記憶制御方式を開発した。

- ・超高速LSI：ICは回路遅れが1.2nsの高速ICチップ10個をセラミック基板にボンディングし、ハイブリッド式の超高速論理LSI (30～40ゲート)を開発した。

- ・高密度実装技術：プリントカード (パッケージ) は6層、バックボード (プラッタ) は8層とし、寸法精度を従来にくらべ飛躍的に高くして高密度実装を実現した。

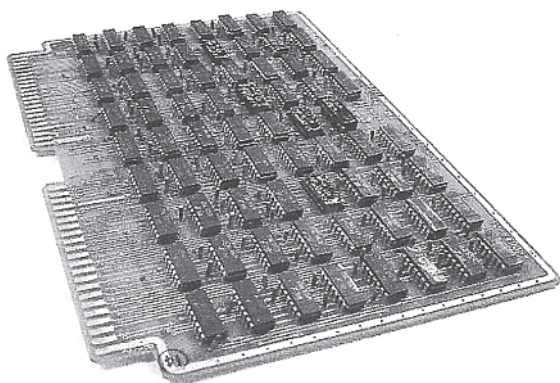
- ・パイプライン制御方式：計算速度を上げるためパイプライン制御方式を導入した。

#### (2) NMOS LSIメモリ

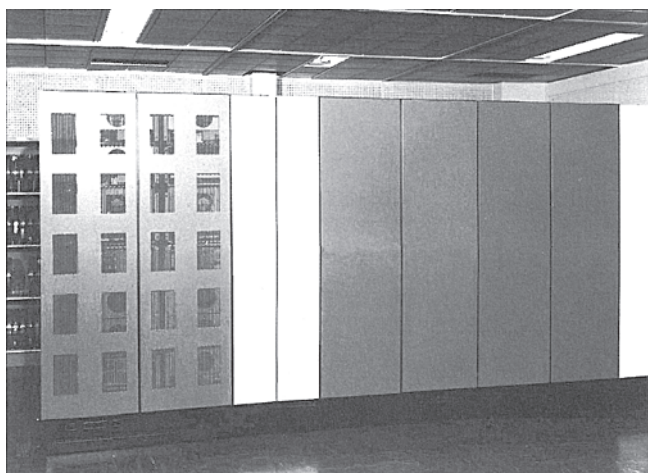
日本電気によりNMOSによる144ビットLSIメモリが、当初高速小容量レジスタ用に開発され、素子単体で読み出し時間4～6nsの高速動作が確認され、1968年に2Kバイトの装置が試作された。その後キャッシュメモリとして開発するごとに計画が変更され、日本電気は周辺回路を高速化した8Kバイトの装置を試作し、サイクル時間60nsと目標性能を実現した。1971年この装置2台による16Kバイトのキャッシュメモリが試作コンピュータに組み込まれた。

この後NMOS LSI技術はLSIメモリやマイクロプロセッサの主要技術となるが、このプロジェクトにより基礎技術が確立された意義はきわめて大きかった。





【写真 3.3】 NEAC シリーズ 2200 モデル 500 の IC 化論理パッケージ CTL IC を使用しわが国で最初に全 IC 化された（日本電気所蔵）



【写真 3.4】 NEAC シリーズ 2200 モデル 500 システム

### 3.1.2 製品開発

#### a) 日本電気<sup>(18)</sup>

1965年5月に日本電気は国産初のワンマシンコンセプトによるファミリーシリーズNEACシリーズ2200を発表した。各モデルは互換性を持ち、上位機種に移行してもプログラム互換性が保証されていた。その性能も第2世代機種にくらべCPU演算能力で5～8倍、総合的な処理能力で3～4倍の向上となった。このシリーズはモデル100、200、300、400、500から構成され、ハネウエルとの技術提携により開発された。このなかで大型のモデル500は日本電気独自に開発し、コンプリメンタリ・トランジスタ・ロジック（CTL）ICを約1,300個用いて全IC化を行った。これがわが国で最初の全面的にIC化したコンピュータとなった。（写真3.3、写真3.4）NEACシリーズ2200モデル500の概要を表3.1に示す。

モデル500にはモニタとしてMod III、Mod IVが開発されたが、MITのMACのようなタイムシェアリングシステム（TSS）の実現も目標としていた。当時IBM・WTCが大阪大学にIBM 7090を無償贈与するという話があり、国産メーカーが反発した結果、モデル500がTSSを条件として大阪大学に納入されることになった。1号機が大阪大学に1966年11月に納入され、1968年1月には国産大型コンピュータによるはじめてのタイムシェアリングサービスが開始された。

1966年8月にはNEACシリーズ2200の最下位のモデル50が発表された。これも独自開発によるもので、ダイオード・トランジスタ・ロジック（DTL）ICにより全面的にIC化された。ソフトウェアとしては中小企業向けに日本語コボルが用意された。モデル50は大企業の地方拠点の端末コンピュータとしても利用され、NHKの地方営業所などにも導入された。

1968年11月には最上位モデルで独

| 項目         | 規格・性能など                 |              |              |
|------------|-------------------------|--------------|--------------|
| 演算方式<br>語長 | 10進、固定/浮動小数点方式          |              |              |
|            | 可変長：393K字               |              |              |
| 命令語形式      | 固定長 固定 小数点 36ビット        |              |              |
|            | 浮動小数点 指数部12ビット 仮数部36ビット |              |              |
| 記憶容量       | 可変長 2アドレス方式             |              |              |
|            | 固定長 1アドレス方式、レジスタ/レジスタ方式 |              |              |
| サイクルタイム    | 524K字                   |              |              |
| 演算速度       | 1.5 $\mu$ s / 8字        |              |              |
|            |                         | 固定小数点        | 浮動小数点        |
| 入出力装置      | 加減算                     | 4.5 $\mu$ s  | 4.5 $\mu$ s  |
|            | 乗算                      | 9.0 $\mu$ s  | 9.0 $\mu$ s  |
|            | 除算                      | 16.5 $\mu$ s | 16.5 $\mu$ s |
| 入出力装置      | 磁気ドラム（1.835M字）          |              |              |
|            | 磁気ディスクパック装置（最大8億字）      |              |              |
|            | 磁気テープ装置（192字/秒）         |              |              |

【表 3.1】 NEAC シリーズ 2200 モデル 500 の概要



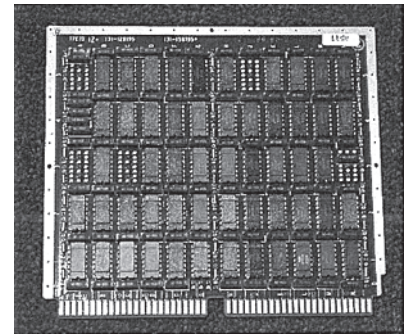
自開発の超大型機モデル700が発表された。高速のCML ICを使用して加減算時間 $0.5\mu s$ を実現した。主記憶にはサイクルタイム $0.51\mu s$ の磁心記憶を採用し、最大2M字の記憶容量を実現し、小容量ながらキャッシュ・メモリも採用した。またフリップフロップ用IC内に試験診断用スキャンパスを世界ではじめて実現し、これを利用してパッケージ試験およびシステム診断データの自動生成を行った。(写真3.5) モデル700は東北大学、大阪大学などの大型計算機センター、企業などに納入された。表3.2にNEACシリーズ2200モデル700の概要を示す。

NEACシリーズ2200では、データや命令語の形式に変長形式を採用している点がアーキテクチャ上の大きな特徴である。可変長の命令やオペランドは主記憶を効率よく利用できる利点があるが、高速化の点では不利である。高速性の必要とされる科学技術計算関係ではオペランド長は固定になっており、さらに超大型機では固定長オペランドを扱う固定長の命令セットが用意され、事務処理から科学技術計算まで幅広い応用分野に対応できるアーキテクチャを実現した。

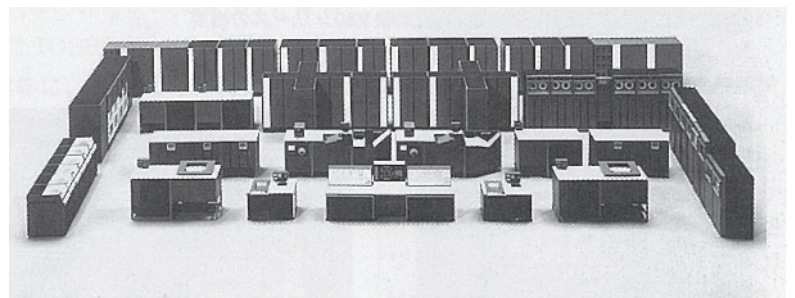
NEACシリーズ2200では、多重プログラミングのためのプログラム割り込み機能、処理モード、記憶保護機構、特権命令などが設けられている。入出力チャンネルはモデル間で統一されたインターフェースを持ち、 $2\mu s$ ごとに1字、最大500k字/秒のデータ転送が可能であるが、超大型モデルでは1タイムスロットに2字転送することにより最大2M字/秒までの入出力装置の接続を可能にしている。大規模オンラインリアルタイムシステム構築のため、モデル700でははじめて密結合多重プロセッサシステム構成を可能にした。構成制御装置を導入し、プログラム制御によりシステム構成の変更をできるようにしていた。(写真3.6)

#### b) 富士通<sup>(19)</sup>

1964年5月にFACOM231を拡張したFACOM 230を発表した。オンライン機能を持つ汎用中型コンピュータで、1号機は1965年3月に労働省労働市場センターに納入された。(写真3.7) 富士通、沖電気、日本電気で共同開発したFONTACが1964年11月に完成したが、富士通はこれをもとにFACOM 230-50を開発し、先に発表したFACOM 230を230-30としFACOM 230シリーズを形成した。FACOM 230-50は論理回路にシリコントランジスタを用いた高速の汎用大型コンピュータで、記憶保護機能や多重割り込み機能のほかベースレジスタ、インデッ



【写真3.5】 NEACシリーズ2200モデル700の論理パッケージ 高速CML IC使用 (日本電気所蔵)



【写真3.6】 NEACシリーズ2200モデル700システム

| 項目    | 規格・性能など                                                                       |            |
|-------|-------------------------------------------------------------------------------|------------|
| 演算方式  | 2進/10進、固定/浮動小数点方式                                                             |            |
| 語長    | 可変長および24, 36, 48, 96ビット固定                                                     |            |
| 命令語形式 | 1アドレスおよび2アドレス方式                                                               |            |
| 命令語長  | 可変長                                                                           |            |
| 可変長   | 命令コード 6ビット<br>アドレス部 (1アドレスについて)<br>12, 18, 24ビット                              |            |
| 記憶容量  | 128K字～2M字                                                                     |            |
| 演算速度  | 固定小数点                                                                         | 浮動小数点      |
|       | 加減算 $0.5\mu s$                                                                | $0.6\mu s$ |
|       | 乗算 $1.6\mu s$                                                                 | $1.4\mu s$ |
|       | 除算 $3.3\mu s$                                                                 | $2.4\mu s$ |
| 入出力装置 | 集団磁気ディスク (294M字/16スピンドル)<br>磁気テープ装置 (20K字/秒～192字/秒)<br>プリンタ (420行/分～1,400行/分) |            |

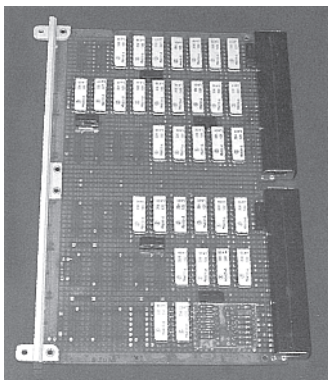
【表3.2】 NEACシリーズ2200モデル700の概要



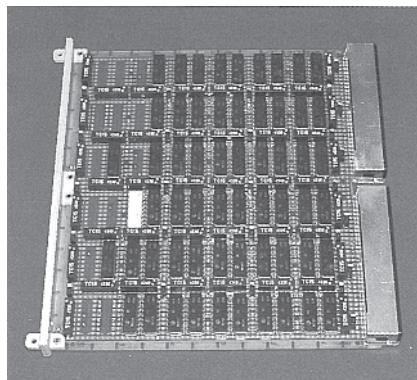
【写真 3.7】 労働省労働市場センターに納入された  
FACOM 230 (富士通株「社史 II」より)

| モデル | 語長  | メモリ容量      | メモリ・<br>サイクル<br>タイム( $\mu$ s) | メモリへ<br>の同時<br>アクセス | 加算時間<br>( $\mu$ s) | 乗算時間<br>( $\mu$ s) | 除算時間<br>( $\mu$ s) |
|-----|-----|------------|-------------------------------|---------------------|--------------------|--------------------|--------------------|
| 10  | 可変長 | 4K~8KB     | 2.2                           | 2桁                  | 143.0              | —                  | —                  |
| 20  | 〃   | 4K~32KB    | 1.8                           | 1桁                  | 74.9               | 2,400              | 3,520              |
| 30  | 〃   | 〃          | 2.2                           | 2桁                  | 58.3               | 850                | 1,600              |
| 50  | 固定長 | 16K~64K 語  | 2.2                           | 1語                  | 4.4                | 25.3               | 35.2               |
| 60  | 〃   | 32K~128K 語 | 0.92                          | 2語                  | 1.15               | 4.4                | 6.0                |

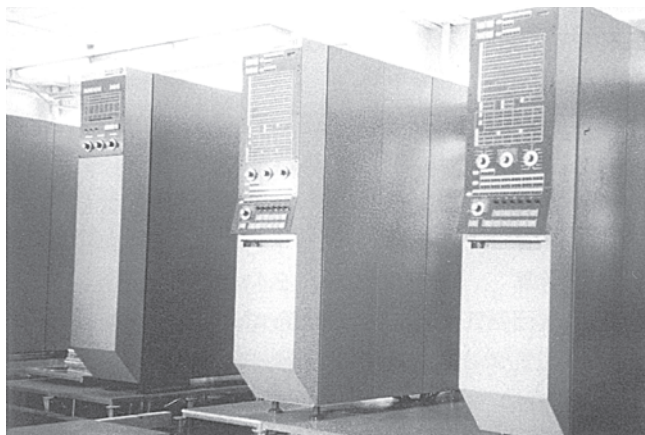
【表 3.3】 FACOM 230 シリーズの概要



【写真 3.8】 FACOM 230-60 論理カード  
TTL IC を使用して全 IC 化  
(京都大学大型計算機センター所蔵)



【写真 3.10】 FACOM 230-75 論理カード  
高速 ECL IC 使用 (富士通所蔵)



【写真 3.9】 FACOM 230-60 システム (写真は九州大学提供)

クスレジスタによる二重修飾機能など、ハードウェアによるマルチプログラムに対するサポートが充実していた。周辺装置として大容量磁気ディスク、シングル・キャプスタン磁気テープ装置が開発された。

1965年3月には最下位の機種としてFACOM 230-10を発表した。小容量コアメモリと外部磁気ドラムの組み合わせにより、かな文字COBOLの使用を可能にした。小型低価格でデータ処理が可能であったため小型機のベストセラーとなり、長野に専用工場がつけられた。

FACOM 230-50と上位互換の230-60は、わが国ではじめてTTL ICを用いて全IC化され、また主記憶・入出力装置を共有する対称型マルチプロセッサ方式を採用した大型機で1968年3月に完成された。(写真3.8) このマルチプロセッサ方式は、商用機としては世界に先駆けたものであった。第1号機は京都大学に納入され、つづいて九州大学にも納入された。(写真3.9)

FACOM 230シリーズはワンマシン・コンセプトではなく、中小型・可変語長の230-10、-20、-30と大型・固定語長の230-50、-60から構成されることになり、機種間の互換はソフトウェアでとられ、“二つの目”を持った独特なシリーズであった。(表3.3)

1968年8月にはFACOM 230-5シリーズが発表された。この最上位機種230-75は高速のECL SSI / MSIを用いて1972年に完成され、当時の国産機では最高速であった。(写真3.10)

#### c) 日立製作所<sup>(20)</sup>

RCAと技術提携を行い、1965年9月にHITAC 8000シリーズを発表した。シリーズはH-8200、8300、8400、8500の4モデルから構成され、大型の8500は日立製作所が独自に開発した。(写真3.11) H-8500では大型機をマイクロプログラム制御方式で実現するため、高速の相互誘導型固定記憶装置が



あらたに考案された。1970年11月にはHITAC 8700／8800シリーズを発表した。(写真3.12、写真3.13、写真3.14、表3.4、表3.5) これは先述の「超高性能電子計算機の開発」プロジェクト(通産省大型プロジェクト)の成果を活用したもので、仮想記憶方式、マルチプロセッサ方式が採用された。大型プロジェクトの成果を利用したHITAC H-8800はわが国で最高の性能を実現した。H-8800は、大学の大型計算センター、国立研究所などで各種の科学技術計算に用いられた。

1970年12月にH-8700の試作機に電源が入れられた。H-8700は大規模なオンラインシステムや大量のバッチシステム、タイムシェアリング・システムなど幅広い用途を持っており、その後座席予約システム、大学の大型計算センター、金融機関のオンラインシステムなどに幅広く導入された。主記憶装置に読み出し時の誤り自動訂正機能が採用され、また処理装置にエラーが発生した場合の再実行機能を持たせた。そのほか多数の装置が接続されたシステムで故障が発生した場合、自動的にそれを切り離し業務を続行できるようにする構成制御機構が付加され、システムの高い稼働率が得られるようになった。

H-8700ではマイクロプログラム制御方式を採用し、マイクロプログラムを格納する制御記憶はICメモリで構成され書き換え可能とした。これを利用して、座席予約システムやオンラインシステムで頻繁に用いられる割り込み処理、タスクの登録管理、タスクのディスパッチ処理の一部についてファームウェア化が行われ、2～3倍の高速化が実現された。

H-8800／8700のアーキテクチャはH 8000シリーズを基本として、これにいくつかの拡張機能が追加された。拡張機能の主な特徴としては以下のものがある。

- ・仮想アドレス方式の導入：国産ではじめて導入。論理アドレスは32ビットで、ベースフィールド、セグメントフィールド、ページフィールド、ディスプレースメントの4フィールドから構成される。
- ・記憶保護法式の完備：セグメントテーブルとページテーブル内部にアクセスビットを持ち、ページあるいはセグメントのどちらかの制御単位による記憶保護法式を採用。
- ・主記憶装置を共用するマルチプルプロセッサシステム。

1972年2月にはHITAC 8000-50シリーズを発表した。このシリーズは8150、8250、8350、8450からなった。

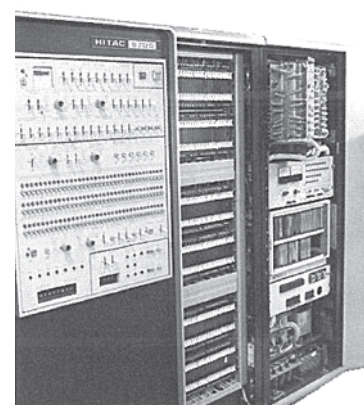
#### d) 東芝<sup>(21)</sup>

京都大学の萩原宏の指導を受け共同開発したTOSBAC 3400(写真3.15)を1963年に、これをモデル化しIC化したTOSBAC 3400シリーズと、GEの400シリーズを国産化した5400シリーズを1968年に発表した。

TOSBAC 3400は京都大学と共同開発したKTパイロット計算機をベースに開発された水平型マイクロプログラム制御方式を採用した科学技術計算用コンピュータで、非同期式の採用により当時のコンピュータに比較して非常



【写真 3.11】 HITAC H-8500 システム



【写真 3.12】 HITAC H-8700 論理装置  
(日立製作所蔵)

| 項 目     | 諸 元                 |
|---------|---------------------|
| プラッタ数   | 12                  |
| プラグイン数  | 500                 |
| MSI个数   | 3,000               |
| IC个数    | 15,000              |
| ゲート数合計  | 140,000             |
| プリント板層数 | パッケージ 6層<br>プラッタ 8層 |

【表 3.4】 HITAC 8800 の構成

|     | 固定小数点<br>(ns) | 浮動小数点 (ns) |       |
|-----|---------------|------------|-------|
|     |               | 単精度        | 倍精度   |
| 加減算 | 90 ～ 104      | 208        | 208   |
| 乗算  | 364           | 208        | 312   |
| 除算  | 1,664         | 1,144      | 1,976 |

【表 3.5】 HITAC 8800 命令実行時間



【写真 3.13】 HITAC H-8800 システム



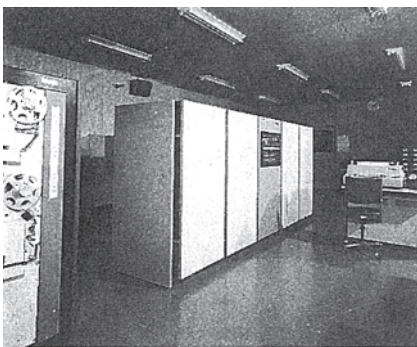
【写真 3.14】 HITAC H-8800  
システムコンソール



【写真 3.15】 京都コンピュータ学院で  
使用されたシステム TOSBAC 3400 システム  
(京都コンピュータ学院所蔵)



【写真 3.16】 TOSBAC-5600 システム  
(電子協「電子工業振興 30 年の歩み」より)



【写真 3.17】 MELCOM 7500 システム  
(電子協「電子工業振興 30 年の歩み」より)

に演算速度が速く、小型機に相当するものの能力は中大型機なみであった。KTパイロット計算機ではマイクロプログラムが可変であったが、TOSBAC-3400は商用機であるのでマイクロプログラムは固定し、制御記憶にはダイオードマトリックスを用いた。分岐制御は2方向分岐だけでなく4方向分岐も可能にし、演算処理時間の短縮をはかった。演算回路には高速のエピタキシャルトランジスタを採用し、加減算命令 $7.8\mu s$ を実現した。2進24ビットのコンピュータで浮動小数点数は2語48ビットを用いた。アドレッシングについては多次間接修飾、多重インデックス修飾が可能であった。命令のアドレス部は14ビットであったが、ベースレジスタの付加により256k語までアドレス可能にした。入出力制御には入出力チャンネルの概念を取り入れ、マイクロプログラムによりデータ転送をサポートする低速のものと、ハードウェアによる高速入出力チャンネル装置を持っていた。1965年に東京ガスに納入されたTOSBAC3400は、その高速性を生かし、実時間処理と各種技術計算処理とを時分割で同時処理した。

TOSBAC 5400シリーズは1語24ビットの固定語長コンピュータでアキュムレータ式の1アドレス方式をとっていた。数種類の通信制御装置を接続でき、大規模オンラインシステムを構成することができた。例として1969年に稼動した気象庁の気象資料自動編集集中継装置(ADESS)がある。

TOSBAC-5600は1970年に発表された汎用大型コンピュータで、密結合マルチプロセッシングを前提に設計され、CPUと主記憶の間にシステムコントロールユニット(SCU)をおき、メモリモジュールとCPU、I/Oチャンネル間のデータ転送、割り込み制御を行った。(写真3.16)メモリ保護、メモリ再配置、並行処理、自動診断などの

機能を持つ。プロセッサ先回り制御により処理の高速化がはかられた。TOSBAC-5600はその後事務処理命令の追加、アドレッシングの拡張など改良を重ね、その後のACOS-6アーキテクチャへと発展していく。

#### e) 三菱電機<sup>(22)</sup>

TRW (Thompson Ramo Wooldridge) との技術提携により開発した MELCOM-1530の後継機として、ディスクオペレーティングシステムを持つファミリーシリーズ MELCOM-3100シリーズを開発した。MELCOM-1530はマイクロプログラム方式に似たストアロジック方式を採用した中型汎用コンピュータで、マイクロプログラム方式の先駆的役割を果たした。この方式を引き継いだ MELCOM-3100シリーズは事務用から技術用まで、広範な分野に適合できた。

さらに大きなシステムの要求にもこたえられるよう、SDS社との技術提携によりSigmaシステムを導入し MELCOM 7000シリーズとして国産化した。中型から大型の事務、技術、制御の広範な処理をカバーするコンピュータで、7500と7700の2機種から構成される。(写真3.17)このシリーズはアーキテクチャに新方式を採用しており、タイムシェアリング、リアルタイム処理、トランザクション処理、リモートバッチの各処理を1台のコンピュータできわめて高い処理能力で同時に実行できることを特長としている。新方式のアーキテクチャを生かしたOSが開発され、最大規模のUTS (Universal Time sharing System) では、最大128の使用者が同時に使用できる高度なタイムシェアリング能力を有していた。

7000シリーズのシステムは中央処理装置(CPU)、主記憶モジュール(MMU)、セレクト入出力装置(SIDP)、入出力制御装置(IOC)、入出力装置(IOD)から構成される。MMUは最大



16k 語（1 語は 32 ビット）、1 システムで最大 8MMU、128k 語の記憶容量を持つことができる。CPU は 1 語 32 ビット単位の処理回路を持ち、バイト（8 ビット）、半語（16 ビット）、語（32 ビット）、倍長語（64 ビット）のデータを扱う。演算、分岐、入出力、システム制御など、全体で 106 種の広範囲の命令を持つ。

7000 シリーズでは、マルチプログラミング、マルチプロセッシング、スペースシェアリングおよび TSS の広範囲な処理環境下で、外部からの処理要求に対して適切な実時間応答を保証するため下記の方法をとっている。

- ・上位レベルの割り込みを優先的に処理するとともに、ダイナミックに割り込みの優先制御を変更することができる。
- ・割り込み不可能な時間間隔を短縮するため、プログラムステータス交換命令により、1 命令時間（6  $\mu$  s）の間に CPU の現在の制御状態をメモリのなかの指定した倍長語のなかに保持して、次の倍長語のなかの制御情報を CPU にロードする。また汎用レジスタブロックの機能を設け、CPU の中に 16 語のレジスタを最大 32 組まで収容することを可能にしている。
- ・システムの保全対策としては、マルチプログラミングの環境下で欠陥のあるプログラムの実行によりシステム全体が侵されないよう、スレーブモードでの特権命令の使用制限を行うとともに、メモリ保護ではメモリ書き込み保護に加えて、データや命令の読み出し可否についても保護を行う。

#### f) 沖電気工業<sup>(23)</sup>

##### (1) 中小型機

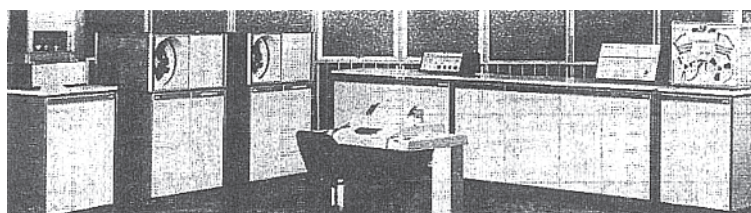
1964 年から 1965 年にかけて中小型機の OKIMINITAC シリーズ、のちの OKITAC-5000、6000、7000 を開発した。OKITAC-5000 は小型事務処理用

のバイト・マシンで、磁気コアと磁気ドラムを標準で装備した。OKITAC-7000 は小型の科学技術計算用の 25 ビットマシンである。固定小数点では符号＋24 ビットと符号＋48 ビットの 2 種類の数値データの演算、浮動小数点では、符号 1 ビット、指数部 8 ビット、仮数部 40 ビット表示で、浮動小数点演算専用のハードウェアを付加できた。1966 年に IC 化された改良版が発表された。

1968 年に完成した OKITAC-6000 は OKITAC-5000 の後継機となる磁気ディスクつき全 IC 化 10 進コンピュータで、端末を 10 台まで接続でき、リアルタイム事務処理に適していた。（写真 3.18）紙テープベースのベーシック・オペレーティングシステムと、磁気ディスクベースのディスク・オペレーティングシステムがあり、後者はモニタ、マクロアセンブラ、COBOL、ディスクソート、ユーティリティーランで構成されていた。

##### (2) 大型機

1963 年から通信と処理の融合をはかったコンピュータ制御のデータ交換システムとして OKITAC データ通信システムシリーズを開発した。そのなかで OKITAC-7700 は CPU、通信制御装



【写真 3.18】 OKITAC 6000 システム



【写真 3.19】 OKITAC 8000 システム（「進取の精神 沖電気 120 年あゆみ」より）



置などを組み合わせ、大規模な交換処理機能を持っていた。このシステムは1964年に大規模な替換システムを受注したのを契機に開発された機能分散型の大型システムで、最大512k語の主記憶にはCPUとチャンネルのほか通信制御プロセッサ、業務監視用操作卓の制御用専用プロセッサが接続された。処理系はCPUを中心にデータチャンネル、ファイルシステム、ラインプリンタなどで構成された。為替やメッセージ交換、データ集配システムとして、防衛庁、商社、銀行などに納入された。

OKITAC-8000システムはIBMシステム360 / 165クラスを目標として1968年から開発に着手された大型コンピュータで、高信頼化のため2重化システム構成がとられた。(写真3.19)高速化のため高速ICの採用、先行制御、2組の演算回路、主記憶の階層構成、64ビットのメモリバス、メモリアンタリーブなどの手法がとられた。主記憶装置にはサイクルタイムが0.6  $\mu$ sと1.5  $\mu$ sの2種類のメモリを階層構成とし、高速大容量メモリを実現した。磁気ディスク/ドラム制御装置は、サイクルタイム500nsのワイヤメモリを使用したマイクロプログラム制御方式である。OSはバッチ処理用で、言語はFORTRAN、COBOL、OSDEL (PL / Iに近い言語) およびNC用APT (Automatically Programmed Tool) が開発された。OKITAC-8000は商品としては発売されず、社内用として使用された。

### (3) OUK シリーズ

スペリーランド社と1963年9月に技術提携し、沖電気51%、スベリ49%の出資比率で合弁会社沖ユニバックをつくってUNIVAC 1004、1050をOUK 1004 II、III、OUK 1050として国産化した。

## 3.2 第3.5世代コンピュータ

1970年6月にIBMはシステム370シリーズを発表した。システム360が革新的なシステムであったのに対し、システム370では基本的な変更は行わずシステム360を包含したアーキテクチャとしたが、OSの機能を追加するとともに、タイムシェアリング用に1972年に仮想記憶機構を持ったシステム370 / 158、168を発表し、1973年にはこれらのマルチプロセッサ機構を発表した。さらに汎用コンピュータの主記憶にはじめてICメモリを導入した。これまでは主記憶には長く磁心記憶装置が用いられてきた。またシステム360 / 85で採用したキャッシュメモリを大型モデルには全面的に導入した。

通産省は、前述のごとく1966年より大型プロジェクト「超高性能電子計算機」を開始し、1971年までに国際的に競争力のある大型コンピュータを完成することを目標に開発補助金を支給した。途中1968年にキャッシュメモリを採用したシステム360モデル85が発表され、メモリに関する方針を変更して重点をワイヤメモリから高速NMOS ICメモリに切り換えた。つづいて第3.5世代の「新製品開発補助金」を支給して開発を推進するため、同省の指導によりコンピュータ業界の3グループ化が行われた。富士通・日立製作所、日本電気・東芝、三菱電機・沖電気工業の3つのグループが編成され、Mシリーズ、ACOSシリーズ、COSMOSシリーズをそれぞれ開発した。

| 機種      | 平均命令実行時間 (ns) | 最大記憶容量 (MB) | 開発担当  |
|---------|---------------|-------------|-------|
| M-190   | 155           | 16          | 富士通   |
| M-180   | 310           | 8           | 日立製作所 |
| M-180II | 600           | 4           | 富士通   |
| M-70    | 1,300         | 4           | 日立製作所 |
| M-160   | 2,100         | 2           | 富士通   |
| M-160II | 3,500         | 2           | 日立製作所 |

【表 3.6】 M シリーズの概要

### 3.2.1 Mシリーズ

1971年10月に日立と富士通はMシリーズの開発に関し提携した。両社で協議の結果アーキテクチャとしてはIBM互換アーキテクチャ(システム/370)を採用した。1974年11月にM-180とM-190の2モデルが発表され、1975年5月にM-160、M-170が発表された。M190とM160を富士通が、M180とM170を日立が担当した。その後それぞれがモデルを増やしてシリーズ化した。(表3.6)

#### a) 富士通<sup>(24)</sup>

富士通ではM190にチップ内平均速度700ピコ秒、最大100ゲート/チップのECL LSIを用いて、世界ではじめて全LSIコンピュータとして実現した。(写真3.20) 42個のLSIが1枚の10層多層プリント板(MCC)に搭載されている。MCCは背面あわせに3段ずつ平面的に実装され、MCC間は同軸ケーブルで接続された。冷却は強制空冷で行っている。主記憶装置には4Kビット/チップの高速MOSメモリ素子を使用し、アクセスタイムは300ns程度になっている。1978年1月にはM-190の上位モデルM-200が発表され、12月から出荷された。(写真3.21、写真3.22、表3.7)

FACOM Mシリーズでは、仮想記憶空間として16Mバイトの仮想空間がとられ、1Mバイトまたは64Kバイトのセグメントサイズ、2Kバイトまたは4Kバイトのページサイズを選択できる。またチャネル系でも、チャネル動的アドレス変換(DAT)機構により、入出力装置よりチャネルを経由して直接仮想記憶空間に読み書きできるよう、仮想記憶が拡張された。FACOM 230-5/"8"のエミュレーションも考慮されている。

1981年5月には最上位機種としてM380/M382を発表した。(写真3.23) その特徴は

- ・高速高集積度 LSI、高密度実装技術

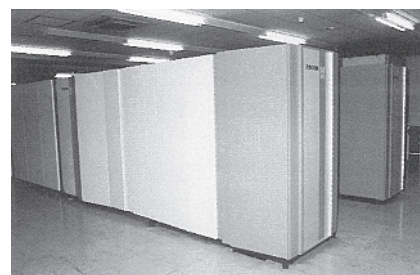
などを取り入れ、超高速処理を実現。

- ・3階層メモリ構造の設計を採用し効率化。

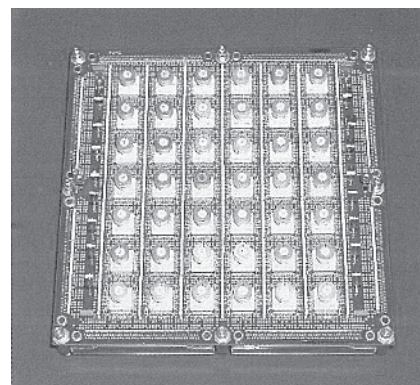
- ・信頼性を飛躍的に向上。

などである。論理LSIにはゲートあたり遅延時間350ピコ秒、1チップ400ゲートまたは1,300ゲートのバイポーラLSIを用いた。論理LSIと高速メモリを搭載する多層プリント基板は最大121個のLSIを搭載でき、これを3次元実装してCPUを50立方cmにまとめた。

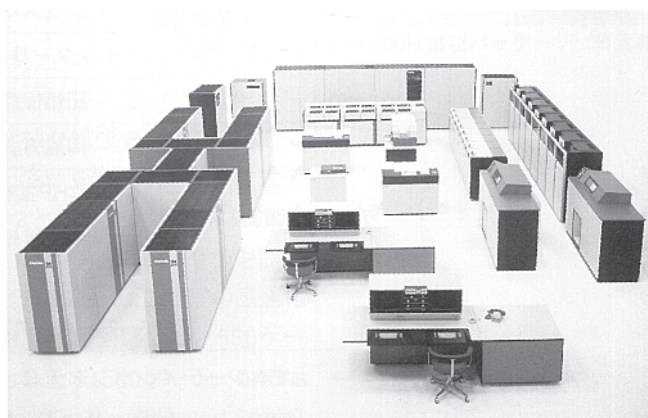
1982年6月には1980年10月に発表されたIBM 3081Kに対抗して、大型機M-380S/380R/360と新ソフトウェアOS IV/F4 MSP、中型機M-320/310およびOS IV/ESP V2を発表した。これらはOA指向、エンドユーザ指向、日本語処理指向の市場ニーズに対応したシステムOAの中核コンピュータであった。1983年2月には大型機M-360R、中型機M-340/340S/340Rを



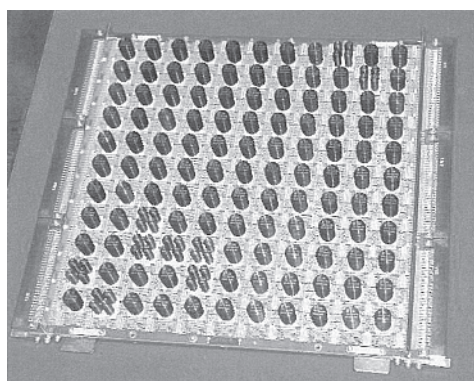
【写真 3.20】 FACOM M-190 システム  
(写真：九州大学提供)



【写真 3.21】 FACOM M-200 ボード  
(富士通所蔵)



【写真 3.22】 FACOM M-200 システム



【写真 3.23】 FACOM M-380 ボード (富士通所蔵)

| 項 目                |             | 諸 元                                                           |
|--------------------|-------------|---------------------------------------------------------------|
| 中央処理装置<br>CPU      | CPU 数       | 1 ～ 2                                                         |
|                    | 主要素子        | CML LSI                                                       |
|                    | 命令数         | 193                                                           |
|                    | レジスタ        | 汎用 16 (32ビット)<br>制御 16 (32ビット)<br>浮動小数点 46 (64ビット)            |
|                    | データ形式       | バイト、半語、倍長語、4倍長語                                               |
|                    | アドレス変換機構    | TLBとSTOスタック                                                   |
|                    | バッファ記憶      | 素子 バイポーラIC<br>容量 16Kバイト<br>サイクルタイム 30ns<br>マッピング方式 セットアソシアティブ |
|                    | 演算速度 (固定)   | 素加減算 60ns<br>乗算 210ns<br>除算 1,530ns                           |
| 主記憶装置<br>MSU       | 素子          | N-MOS                                                         |
|                    | 容量          | 1M ～ 16Mバイト                                                   |
|                    | サイクルタイム     | 480ns                                                         |
|                    | アクセス単位      | 32バイト                                                         |
|                    | インターリーブ     | 2ウエイ / 4ウエイ                                                   |
|                    | 記憶保護        | 有 (2 Kバイト単位)                                                  |
| チャンネル装置<br>CH      | 構成方式        | 独立型                                                           |
|                    | CHC/CHP接続装置 | 1 ～ 2台                                                        |
|                    | チャンネル接続台数   | 16台 / CPU                                                     |
|                    | スループット      | 20Mバイト / 秒                                                    |
|                    | チャンネルの種類    | BMC, MXC, SLC                                                 |
| オペレーティングシステム<br>OS |             | OS IV/F4, F2<br>OS IV/X8                                      |

【表 3.7】 FACOM M-190 の概要

発表し、M100シリーズの後継シリーズであるM300シリーズのラインアップが完成した。同時に中型機システム用のOS IV / X8 FSPも発表した。その後も1984年6月に中型機M330E / 320E / 310EとOS IV / ESP IIIを、11月に大型機M-380Qを、1985年2月に中型機M-340Uを追加した。

富士通では1979年に富士通日本語情報システム (JEF) を発表し、Mシリ

ーズの成長を助けたが、1983年2月にはこれを強化し文書処理、イメージ処理、音声処理を統合化したJEF IIを発表した。

#### b) 日立製作所<sup>(25)</sup>

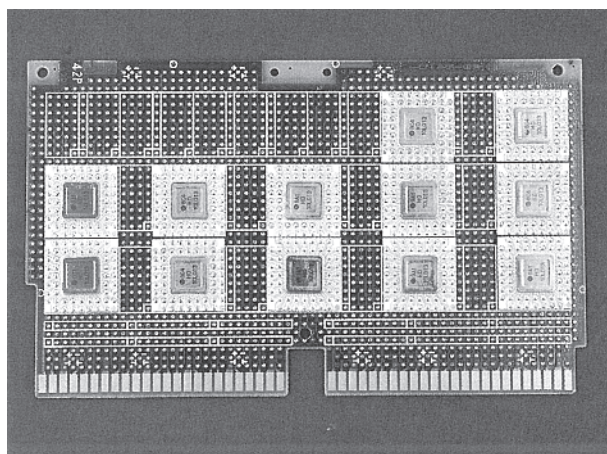
日立製作所のMシリーズ開発は、初期のMシリーズ、性能・機能を強化したM-200シリーズ、1985年以降のM-68Xシリーズの3つに分けることができる。



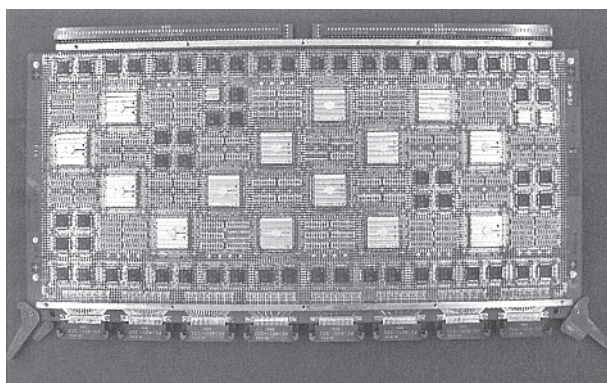
Mシリーズ開発は1971年秋よりはじまり、1974年11月にM-180を発表した。これはMシリーズ共通仕様にもとづくとともに、HITAC 8800 / 8700システムの仮想記憶方式、バッファ記憶方式、入出力装置などの技術を生かし、高性能化・機能強化をはかったもので、高トラフィックオンライン処理、高度なオンラインシステム、大規模な計算などに適したトータルシステムの構成を可能にした。M180の開発にはECL SSI / MSIと130ゲートのLSIを用いた。(写真3.24) M-180システムは1976年1月に出荷され、1978年からはOEM\*製品としてに米国の互換機メーカのアイテルに輸出された。

1975年5月にM-170、11月にM-160II、1977年2月にM-150が発表され、最上位機M-200Hは1978年9月に発表された。M-200Hでは主要部分はずべて最大550ゲートのLSIを用いた。また特徴的なLSIとして、3000ビットの高速バイポーラメモリと470ゲートの論理回路を混在収容したロジックインメモリLSIがある。これによりバッファスループットが大幅に改善されている。(写真3.25、写真3.26) 表3.8にM-200Hの概要を示す1970年代後半以降の分散処理の市場動向に対応するため、Mシリーズのアーキテクチャを踏襲した小型コンピュータによるLシリーズも開発された。(写真3.27)

M-200シリーズは、M-180、M-170などの後継機として開発され、M-280HはM-180の、M-260HはM-170のそれぞれ3.5～4倍の処理能力を持つ。(写真3.28) これにM-240HとM-220Hを加え新ファミリーを形成した。(写真3.29) このシリーズではフィールドでの性能アップグレードが可能になり、M-280HではM-280DからM-280Hのマルチプロセッサモデルまで2.5倍の性能範囲をカバーできた。このシリ



【写真 3.24】 HITAC M-180 論理パッケージ (日立製作所所蔵)



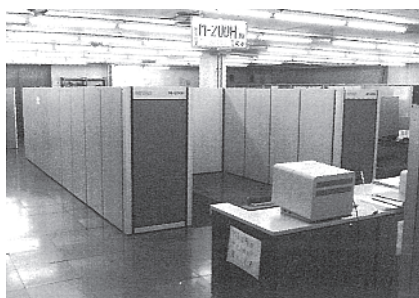
【写真 3.25】 HITAC M-200H 論理パッケージ (日立製作所所蔵)

ーズでは仕様が拡張され、M-280Hでは最大主記憶容量32Mバイト、最大チャネル数32となった。さらに命令分解制御機能により、パイプライン制御方式の高度化をはかり、処理の高速化を実現した。論理回路には、550ゲート / 0.35ns および1500ゲート / 0.45ns の高速ECL (Emitter Coupled Logic) マスタスライスを開発し、演算の高速化をはかった。バッファ記憶 / 制御記憶用には4Kビット・アクセス時間最大7nsの超高速バイポーラLSIメモリを開発し、マシンサイクル短縮、強力なファームウェアを実現した。

M-680H、M-682Hは、1980年代後半のMシリーズの最上位機種として開発された。M-680HはM-280Hの2～3倍の性能を持ち、汎用コンピュータで

\* Original Equipment Manufacturer : 相手先ブランドで再販される製品を出荷している製造業者

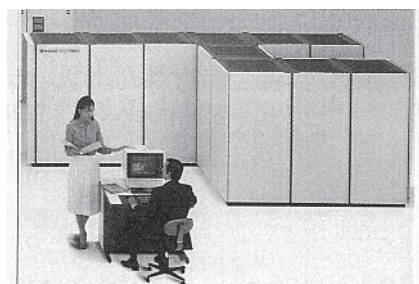




【写真 3.26】 HITAC M-200H システム



【写真 3.27】 HITAC L-340 システム



【写真 3.28】 HITAC M-280H システム



【写真 3.29】 HITAC M-220H システム

| 項目                | 諸 元                                                                                                    |
|-------------------|--------------------------------------------------------------------------------------------------------|
| 命令数               | 195                                                                                                    |
| データ形式<br>データ長     | 固定小数点、浮動小数点、論理データ、可変長論理データ<br>半語(2バイト) 語(4バイト) 倍語長、倍語長、<br>最大256バイト可変長、最大16MB可変長                       |
| 割込み方式<br>記憶保護     | 6レベルPSW切換え方式<br>主記憶とプロセッサ・キーの一致チェック方式、<br>キーは44ビット/2KB, 読出し保護あり                                        |
| 仮想記憶              | 論理アドレス: 24ビット<br>セグメントサイズ: 64KB<br>ページサイズ: 2KB または 4KB<br>アドレス変換バッファ対: 256×2                           |
| 主記憶<br><br>バッファ記憶 | 容量: 最大16MB<br>インターリーブ: 8バイト×8ウエイ<br>(マルチプロセッサ16ウエイ)<br>容量: 64KB<br>制御方式: セット・アソシアティブ<br>ブロックサイズ: 64バイト |
| チャンネル(CH)         | 最大IOP数: 3<br>種類: バイトマルチプレクサ, ブロックマルチプレクサ<br>最大CH数: 16                                                  |
| 密結合マルチ<br>プロセッサ   | 最大台数: 4                                                                                                |
| 主な付加機構            | Virtual Machine Assist機構<br>内蔵アレイプロセッサ<br>マルチプロセッサ機構<br>ハードウェアモニタ<br>統合ディスク制御装置                        |

【表 3.8】 HITAC M-200H の概要

は世界最高速クラスであり、M-682Hはダイアディックプロセッサ方式によりM-680Hの1.7～1.9倍の性能、主記憶容量最大256Mバイトの大規模システムを構成できた。(写真3.30) 論理回路には2000/5000ゲート・200/250psの高速・高集積度のLSIを全面的に採用した。バッファ記憶/制御記憶には32Kビット/モジュール、アクセス4.5nsの超高速メモリ素子を採用した。パイプライン制御はマルチストリーム制御や並列オペランド制御などによりさらに高速化された。また内蔵アレイプロセッサ(IAP)も付加機構として備え、スーパーコンピュータに近い性能を実現した。

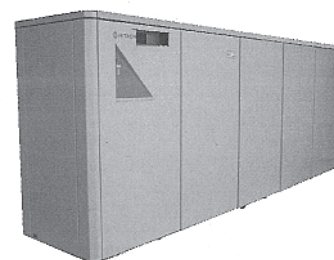
### 3.2.2 ACOSシリーズ<sup>(26)</sup>

IBM非互換アーキテクチャを採用したACOSシリーズ77が日本電気と東芝で共同開発され、1974年5月にまず小・中型領域のシステム200、300、400が発表され、11月には大型のシステム600、700が発表された。その後1975年6月に中型のシステム500が発表された。システム200から500は日本電気、システム600、700は東芝が担当した。1976年4月には超大型のシステム800と900が発表され、システム800/900は主要装置が完全に2重化され高信頼性システムが実現された。セラミック基板上にLSIチップを搭載した高密度のマルチチップパッケージ(MCP)を大型多層基板に実装する方式を採用した。マルチプロセッサ構成を可能とし、高いコストパフォーマンスを備えていた。1978年10月にはシリーズ最上位のシステム900モデル2を大阪大学計算機センターに納入した。(写真3.31) システム900は日本ではじめて16KビットのMOS LSIメモリを採用し、4台の演算装置を備えた大規模なマルチプロセッサシステムで、処理能力では当時世界最大のコンピュータであった。

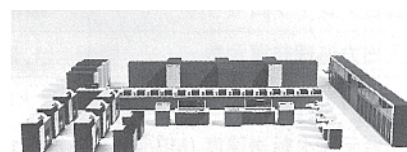
1981年11月にはACOSシリーズの超大型機として15MIPSの性能を持つシステム1000を開発し、1号機を東北大学に納入した。(写真3.32、写真3.33) 1984年にはシステム1000はハネウエルおよびフランスのCII-HBにOEM供給されるようになった。1985年2月には上位機システム1500を、1986年2月にはシステム2000を発売した。(写真3.34) これらはいずれも発売当時世界最大・最高速の汎用超大型コンピュータであった。表3.9にACOSシステム2000シリーズの諸元を示す。

1979年2月に発表されたシステム250は「コンピュータ室から事務室へ」をキャッチフレーズにしたシステム200の後継の小型機で、わが国ではじめて分散処理技術と自動運転技術を採用した。1983年4月にはオフィスプロセッサとしての汎用コンピュータとしてシステム410が発表された。小型機でありながら中央処理装置にパイプライン制御、4ウェーブプロセッサの技術を導入し、さらにCMOSゲートアレイをはじめ採用して高性能化をはかった1987年7月に発表されたシステム3300ではマイクロメインフレーム技術を結集し、CMOSフルカスタムLSIを全面的に採用して1カードプロセッサを実現した。また、自動診断機能を有する診断専用のプロセッサDGPを採用して高信頼化をはかった。システム410にくらべ設置スペースは1/3、消費電力は1/2になり、性能比は3倍を達成した。フルカスタムLSIは3万ゲートのものを3個使用し、その他CMOS、BiCMOSのVLSIを多数使用した。また、主記憶装置用に1MビットDRAMチップのサーフェスマウント両面実装SIMによる3次元実装のメモリカードを実現した。

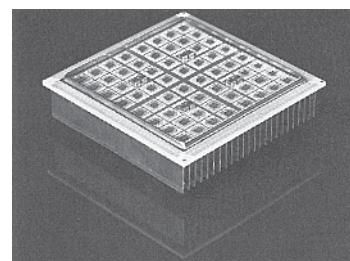
1990年に開発されたACOSシステム3600では、VLSIチップ27個を1枚のEPUボードに搭載した。(写真3.35) ボード1枚で70万ゲートの論理回路を



【写真 3.30】 HITAC M-680  
(日立製作所所蔵)



【写真 3.31】 ACOS システム 900 モデル 2



【写真 3.32】 ACOS システム 1000 MCP  
(日本電気所蔵)



【写真 3.33】 ACOS システム 1000

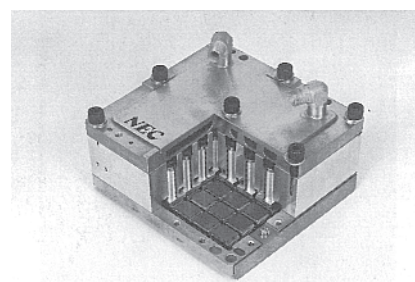


写真 3.34 ACOS システム 2000 MCP  
(日本電気所蔵)



| 中央処理装置               |       | 2010  | 2020       | 2030    | 2040    |
|----------------------|-------|-------|------------|---------|---------|
| 演算処理装置台数             |       | 1     | 2          | 3       | 4       |
| システム制御装置台数           |       | 1     | 1,2        | 2       | 2       |
| EPU キャッシュ<br>容量 (KB) | 命令    | 64    | 64 × 2     | 64 × 2  | 64 × 2  |
|                      | オペランド | 64    | 64 × 2     | 64 × 2  | 64 × 2  |
| システムキャッシュ容量 (KB)     |       | 512   | 512, 1024  | 1024    | 1024    |
| 主記憶容量<br>(MB)        | 最小    | 32    | 32, 64     | 64      | 64      |
|                      | 最大    | 256   | 256, 512   | 512     | 512     |
| 統合アレイプロセッサ           |       | 標準    | 標準         | 標準      | 標準      |
| 入出力処理装置台数            |       | 1, 2  | 1, 2, 3, 4 | 2, 3, 4 | 2, 3, 4 |
| 入出力チャンネル本数           |       | 最大96  | 最大192      |         |         |
| 総合データ転送速度 (MB/s)     |       | 最大192 | 最大394      |         |         |

【表 3.9】 ACOS システム 2000 シリーズ諸元

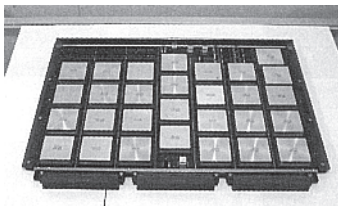
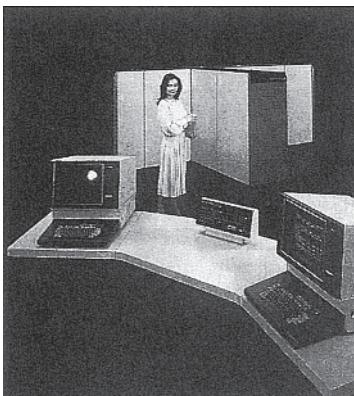

 【写真3.35】 ACOS システム 3600 EPU ボード  
(日本電気所蔵)


写真 3.36 ACOS システム 3600


 【写真3.37】 MELCOM COSMO II  
(電子協「電子工業振興30年の歩み」より)

収容できるため、これ1枚で中大型モデルCPUを実現できる。(写真3.36)

ACOS シリーズでは商用計算機として新しい試みを種々実用化したが、とくに従来の計算機に比較するとソフトウェアで処理されていた機能をより多くハードウェアで処理しようとする考えでアーキテクチャが設計されている点に特徴がある。

### 3.2.3 COSMO シリーズ<sup>(27)</sup>

三菱電機が本体装置、沖電気工業が周辺装置を担当した。当初、300、500、700、900の4モデルが発表された。(写真3.37) 700より上位の機種はMELCOM 7000シリーズと上方互換性を持つ。システム性能向上のため高速・高集積LSIの採用、マルチプロセッサ方式、高速バッファメモリ、パイプライン方式、高速乗算演算機構の採用のほか、機能別高速化機構と内蔵アレイプロセッサを持つ。以下に特徴について述べる。

- 1) 仮想記憶方式：論理アドレス空間を16MBに拡張。セグメントテーブルとページテーブルの2レベルテーブルにより、論理アドレスを実アドレスに変換。
- 2) RAS (Reliability, Availability,

Serviceability) 機能の充実：誤り検出回路、命令再試行、故障情報ログアウト、マイクロ診断などによりRAS機能を充実。MERIT (MELCOM Remote Instruction by Telecommunication) システムにより、顧客システムを公衆回線から遠隔診断。

- 3) システム性能向上のための特殊機能

#### a) 機能別高速化機構

- ・ UTS / VS エンジン：OSの実行頻度が高い部分をファームウェア化して処理を高速化
- ・ データベースエンジン：チェックサム計算、データ転送、オカレンス・サーチ処理
- ・ LISP エンジン：LISP 特有の記号処理の高速化

#### b) 内蔵アレイプロセッサ (IAP)

- ・ ハードウェアの追加とファームウェアによりIAPを実現。IAPを利用できるようFORTRANを改造。

- 4) マルチプロセッサ：COSMOシリーズの各モデルはマルチプロセッサ構成を実現できるよう考慮されている。COSMO 900IIのマルチプロセッサの本体部の最大構成は、基本処理装置2台、主記憶装置2台、多重システム結合装置1台、チャンネル制御装置8台、システム制御処理装置1台である。主記憶装置は1台最大16MB収容できるので、2台接続時は合計32MBまで利用できる。

## 3.3 スーパーコンピュータ

わが国では1977年に富士通が22MFLOPSのベクトルプロセッサFACOM 230-75APUを完成し、つづいて日立製作所および日本電気が汎用大型コンピュータにベクトル処理機能を組み込んだ統合型アレイプロセッサを相ついで商用化した。1982年以降、富士通のVPシリーズ、日立製作所の

S-810シリーズ、日本電気のSXシリーズのベクトル型スーパーコンピュータが発表され、本格的なスーパーコンピュータ時代に入った。

#### a) 富士通<sup>(28)</sup>

##### (1) FACOM 230-75APU

科学技術計算用専用コンピュータとしてFACOM 230-75APU (Array Processing Unit) を1977年に開発した。最高性能は22MFLOPSで、FACOM 230-75 CPUに比較すると平均5～10倍、最高30倍の性能が実現された。230-75CPUと同じ素子を使用しており、ハードウェア量はCPUの1.5倍と報告されている。性能と諸元を表3.10に示す。ハードウェアとして以下の特徴を持つ。

- ・CPUとAPUは主記憶を共有し、非対称マルチプロセッサを構成する。
- ・ベクトル命令を持ち、データアクセスと演算をパイプライン化して並列処理を実現。
- ・ベクトル命令はデスクリプタにより多様な機能を指定可能。
- ・ベクトルレジスタ(1,792語)を持ち、データアクセスを高速化。
- ・バッファメモリ(2k語)、汎用レジスタ(256個)によりスカラ演算も高速実行。

APUのハードウェア機能を十分活用できるようにベクトル処理を配慮したAP-FORTRANが併せて開発された。FACOM 230-75 APUシステムは、航空宇宙技術研究所に納入され、1977年8月より運用が開始された。

##### (2) FACOM VP シリーズ

アレイプロセッサFACOM 230-75 APUの経験を生かし、科学技術計算処理の高速化と使いやすさをねらってFACOM VPを開発し、1982年7月にVP-200、VP-100を発表した。(写真3.38) これまでのスーパーコンピュータは最大性能を常に発揮することは困難であったが、VPシリーズでは、この欠点を克服しプログラム走行時の

実効的高速性能と汎用機なみの使いやすさの実現を目標とした。

演算速度はVP-200で500MFLOPSを達成し、典型的な科学技術計算において従来のスーパーコンピュータの約6～8倍を実現した。このために超高速LSI、64KビットSRAMなど最新の素子を採用するとともに、科学技術系の実プログラム分析にもとづいたハードウェア・アーキテクチャの設計、自動ベクトル化機能をはじめとする高度なソフトウェア技術の開発を行った。1984年1月にVPの1号機(VP-100)が名古屋大学プラズマ研究所で稼動し高い評価を得た。

ベクトル処理装置はベクトルユニットと小さなスカラユニットから構成されている。スカラユニットは、スカラ命令の実行とシステム制御を行う。ベクトルユニットはベクトルユニットを実行するユニットであり、ベクトルレ

| 項目                                  | 性能・諸元        |            |
|-------------------------------------|--------------|------------|
| マシンサイクル                             | パイプライン基本クロック | 90ns       |
| 素子                                  | 超高速CML       | 3ns        |
|                                     | NTL*         | 1ns        |
|                                     | ICメモリ        | 4ns        |
|                                     |              | および35ns    |
| バッファ                                | 命令バッファ       | 8語         |
|                                     | データバッファ      | 256語×3     |
|                                     | バッファメモリ      | 2K語        |
| レジスタ                                | データレジスタ      | 256語       |
|                                     | ベクトルレジスタ     | 1,792語     |
| 演算パイプライン                            |              | 加算         |
|                                     | 3系列          | 乗算<br>論理演算 |
| ベクトル演算時間<br>(浮動小数点・単精度)<br>(MFLOPS) | 加算           | 22         |
|                                     | 乗算           | 11         |
|                                     | 除算           | 1.2        |
|                                     | 積和           | 22         |
|                                     | 総和           | 22         |

\*NTL : Non Threshold Logic

【表 3.10】 FACOM 230-75 アレイプロセッサシステムの性能・諸元

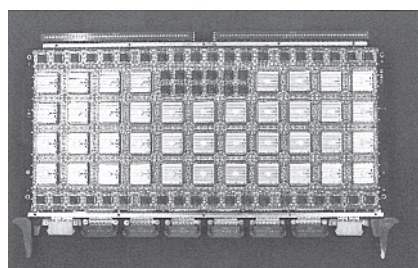




【写真 3.38】 FACOM VP-200  
スーパーコンピュータ



【写真 3.39】 FACOM VP-400  
スーパーコンピュータ  
(京都大学「大型計算機センター20年史」より)



【写真 3.40】 S-810 論理パッケージ  
(日立製作所蔵)



【写真 3.41】 S-810  
スーパーコンピュータシステム

ジスタ、マスクレジスタ群、加算／論理演算、乗算、除算、マスクおよびロード／ストアのパイプラインがある。このパイプラインは7.5nsごとに演算結果が得られるようになっており、加算／論理演算および乗算のパイプライン2本が同時に動作した場合、VP-200では500MFLOPSを実現する。

1985年4月にはFACOM VP-400、VP-50の2機種を発表した。(写真3.39) VP-400は世界では、はじめて1GFLOPS(1GFLOPSは毎秒10億回の浮動小数点演算の能力)を超す1.14GFLOPSが実測された。VP-50はスーパーコンピュータのエントリー機として汎用機なみの価格を実現した。

VPシリーズの特徴としては以下のものがあげられる。

- ・汎用コンピュータとの整合性・使いやすさ：汎用コンピュータMシリーズのアーキテクチャを包含し、これを拡張したベクトル処理を持たせることにより、汎用コンピュータとの整合性をよくし、プログラムの移行、開発を容易にし、システム運用の効率を高めた。
- ・実効性能：ベクトル処理の対象を拡大するために豊富な命令体系を備え、演算の高度な並列処理を実行可能とした。このハードウェア機能をシステム・ソフトウェアが有効に利用することによって高い実行性能を実現。
- ・スタンドアロン型システムでは、単独で高速処理ができる。疎結合バックエンド型システムではフロントエンド・プロセッサと最適な負荷配分をはかり、超高速性能を最大限に利用できるようにしている。
- ・VPシステムでは、ベクトルユニットによる高速演算が幅広く使えるよう、四則演算などのほか、マスク付演算機能、収集・拡散機能、サーチ命令、間接アドレスアクセスなどの命令・機能が設けられている。

## b) 日立製作所<sup>(29)</sup>

### (1) S-810

これまでMシリーズ汎用大型処理装置に付加できる内蔵アレイプロセッサ(IAP)を開発し、高速処理のニーズに対応してきた。S-810はさらに大規模な計算、数値シミュレーションを可能にするためのスーパーコンピュータで、膨大な数値データを高速処理する分野に特に適合するように開発され、ピーク処理能力630MFLOPSを実現した。S-810の開発は、IAPの開発の実績をもとに1979年からはじまり1983年10月に初出荷を行った。(写真3.40、写真3.41)

S-810のアーキテクチャは、ベクトル演算を高速に処理する新しいベクトル拡張アーキテクチャを中心に、従来のMシリーズアーキテクチャも包含している。ベクトル拡張アーキテクチャは、83種のベクトル命令セット、ベクトル・レジスタ、ベクトル・マスク、レジスタおよびベクトル・アドレス・レジスタなどから構成される。これによりベクトル処理の高速化をはかるとともに、従来のソフトウェア、周辺装置、端末装置をシステム構成品として持つことが可能なため、移行性、拡張性の点で柔軟なアーキテクチャの構造とした。

システムはベクトル処理ユニット、スカラー処理ユニット、主記憶装置、拡張記憶装置、サービス・プロセッサ、入出力処理装置から構成される処理装置複合体である。ベクトル処理ユニットの数は、モデル10とモデル20では異なり、モデル20のベクトル処理能力はモデル10のほぼ2倍になる。主記憶装置は最大256Mバイト、拡張記憶装置は最大1,024Mバイト、チャンネルは最大32台接続可能である。表3.11に概略仕様を示す。

#### 1) ベクトル処理方式

M-280H IAPでのベクトル処理可能な範囲に加えて、S-810ではスパース

行列の処理によく出てくる間接指標ベクトルに対する演算、整数・論理演算、関数などをベクトル命令に展開できる。高速処理を実現するための論理構造の特徴をつぎに示す。

- ・高速のベクトル処理を実現するために、特にベクトル処理ユニットを設けた。ここで並列動作が可能なパイプライン演算器をモデル 20 では 12 個持ち、これらが並列に動作することで最大処理能力を高めている。
- ・パイプライン演算器に高速にデータを供給するために、大容量のベクトル・レジスタを設けた。これは主記憶とパイプライン演算器との間に位置し、高速データ・バッファとしての役割を果たしている。モデル 20 では 256 語×32 セットを用意し、その素子にはアクセス時間が最大 4.5ns の高速バイポーラ 1K ビット RAM を用いた。
- ・スカラー処理ユニットを、ベクトル処理ユニットとは別に設けた。高速化のために専用の高速バッファ記憶を 256K バイト用意した。また、浮動小数点レジスタ数を M シリーズの 4 個から 16 個に増強して処理の高速化をはかっている。さらに、ベクトル処理ユニットとスカラー処理ユニットを並列に処理することにより、実行性能の向上をはかった。

## 2) 拡張記憶処理方式

主記憶の外側に拡張記憶を置き、一時データセットとして磁気ディスクの代替として用いる。入出力装置の 1 チャネルあたりの転送速度は最大 3M / 秒であるが、拡張記憶と主記憶との間の転送速度は最大 1G バイト / 秒と非常に高速である。プログラムで WRITE もしくは READ 文を発行すると、オブジェクトプログラムは、該当するサブルーチンを実行する。拡張記憶使用時は、サブルーチンのなかで OS スーパーバイザーが呼び出され、主記憶と拡張記憶との間の転送命令が

実行される。

### (2) S-820

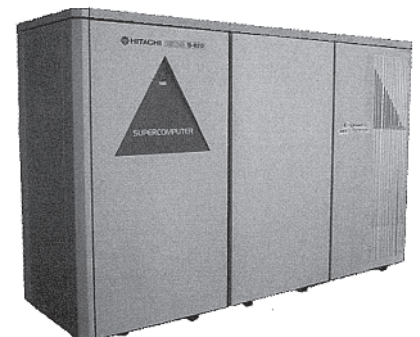
1987 年には S-810 の後継機として S-820 を完成させた。(写真 3.42) S-820 は、複数の命令を同時に処理する命令並列パイプライン制御に加え、複数のベクトル要素を同時に並列処理する要素並列パイプライン制御技術を新たに備えた。ベクトルレジスタには、7K ビット・2.5ns の高速 RAM と 2,500 ゲートの論理素子を 1 チップに収めた超高速メモリを開発し、シングルプロセッサとして 3GFLOPS の世界最高速を実現した。また、スーパーコンピュータでは世界初の動画出力機構を搭載した。

### c) 日本電気<sup>(30)</sup>

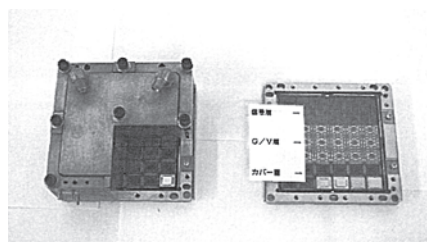
ACOS システム超大型コンピュータ、1980 年に ACOS システム 1000 に搭載した統合アレイプロセッサ (IAP) などの開発経験にもとづき、SX シリーズを開発に着手した 1983 年 4 月に当時世界最高速の SX-2 / SX-1 を発表し、この市場へ本格的に参入した。

| 項 目                                           |                |                                        | 諸 元                         |
|-----------------------------------------------|----------------|----------------------------------------|-----------------------------|
| 最大性能 (FLOPS)                                  |                |                                        | 630M                        |
| 演算処理装置                                        | ベクトル命令数        |                                        | 83                          |
|                                               | レジスタ           | 汎用レジスタ                                 | 16(32ビット)                   |
|                                               |                | 浮動小数点レジスタ                              | 16(64ビット)                   |
|                                               |                | 制御レジスタ                                 | 16(32ビット)                   |
|                                               |                | ベクトル・レジスタ<br>ベクトル・マスク・レジスタ<br>スカラ・レジスタ | 256語×32<br>256語×8<br>32     |
|                                               | ベクトル・アドレス・レジスタ |                                        | 48                          |
|                                               | データ形式          | 固定小数点<br>浮動小数点<br>論理                   | 32ビット<br>32, 64ビット<br>64ビット |
| 条件付ベクトル処理<br>ベクトル処理用タイマ機構<br>バッファ記憶機構容量 (バイト) |                | あり<br>あり<br>256Kバイト                    |                             |

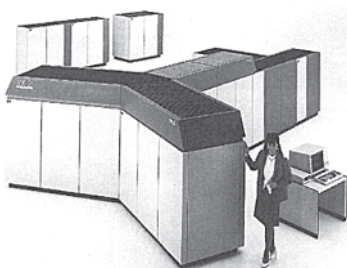
〔表 3.11〕 S-810 (モデル 20) の概略仕様



〔写真 3.42〕 HITAC S-820  
(日立製作所所蔵)



【写真 3.43】 NEC SX-2 MCP (日本電気所蔵)



【写真 3.44】 NEC SX-2 スーパーコンピュータ

SX-2は最大ベクトル演算性能で、世界ではじめてギガの領域へ到達する1.3GFLOPSを実現し、1985年の出荷開始とともにリバモアループ、リンバックなどのベンチマークプログラム、各種応用プログラムにおいて世界最高速を実証した。

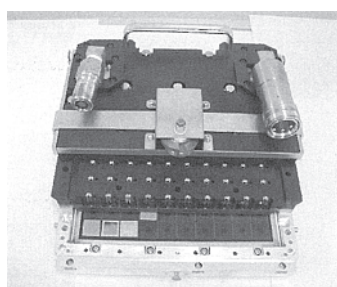
1989年4月には単一プロセッサで5.5GFLOPS、マルチプロセッサで22GFLOPSの世界最高速のスーパーコンピュータSX-3シリーズを発表した。マルチプロセッサ方式のスーパーコンピュータはわが国ではSX-3シリーズがはじめてである。

#### (1) SX-1 / SX2 シリーズ

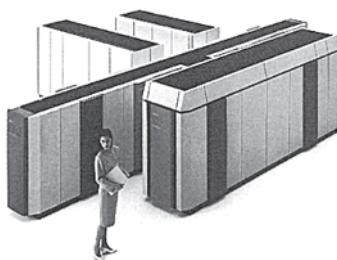
超高速ベクトル処理のみでなく、超高速スカラ処理、実計算環境における総合的な超高速処理能力、標準FORTRANなどの利用による汎用システムとの融合などの実現を開発目標とし、下記の特徴を持つシステムを実現した。(写真3.43、写真3.44)

##### 1) 最高1.3GFLOPSの超高速ベクトル処理能力の実現

- ・遅延時間 250ps、チップあたり 1000 ゲートの超高速高密度 LSI を採用し、高密度実装方式により 6ns の高速マシンサイクルを実現。
- ・日本電気独自の多重並列パイプライン方式を採用し、超高速処理を実現。16 個のベクトル演算の並列実行を可能とし、最大 80K バイトの大容量ベクトルレジスタを活用することにより、強力な並列ベクトル演算を可能とした。



【写真 3.45】 NEC SX-3 MCP (日本電気所蔵)



【写真 3.46】 NEC SX-3 スーパーコンピュータ

- ・連続または等間隔に格納されたベクトル、リスト(間接)ベクトルに対する処理、IF 文を含むループ処理、ベクトルに対する圧縮・伸長機能など幅広いベクトル処理が可能。
- ・先行するベクトル処理結果を後続のベクトル処理で参照する場合これをハードウェアで検出し、これらのベクトル処理を結合して連続並列処理し最高性能を実現する高度な自動チェ

イニング機構を備える。

##### 2) 実行性能を高める高速スカラ演算、演算プロセッサと制御プロセッサによるマルチプロセッサ方式の採用

- ・日本電気独自の RISC アーキテクチャの採用により、演算プロセッサのスカラユニットのスカラ演算性能を飛躍的に高め、さらにスカラ演算にも演算パイプラインを採用してスカラ演算を高速化。
- ・演算プロセッサを構成するスカラユニットとベクトルユニットの並列演算を可能にし、実効性能をさらに高めた。
- ・演算プロセッサ (AP) と制御プロセッサ (CP) からなる密結合マルチプロセッサ方式を採用し、機能分散により実行性能を高めた。

##### 3) 超 LSI 技術による高性能記憶装置と大容量拡張記憶装置

- ・主記憶装置にアクセスタイム 40ns の 64K ビット MOS スタティック RAM、拡張記憶装置には 256KMOS ダイナミック RAM の超 LSI 記憶素子を採用。
- ・512 ウエイのインタレース方式により、最大 11G バイト/秒のデータ供給能力を持つ、256M バイトの高速大容量主記憶装置を実現。
- ・超 LSI を用いた 2G バイト、最大転送速度 1.3G バイト/秒の高速大容量半導体記憶装置を実現。磁気ディスク装置より格段に高性能化。

##### 4) 性能を最大限に発揮させる FORTRAN77 / SX などのソフトウェアを開発

#### (2) SX-3 シリーズ

SX-3 シリーズは下記の特徴を持つ。(写真3.45、写真3.46)

- ・主記憶装置 (MMU) を 4 台までの演算プロセッサ (AP) が共有する主記憶共有型のマルチプロセッサを中心に構成。1 台の AP には、合計 16 本のベクトル演算パイプラインが含まれる多重並列パイプライン方式をと



り、同時に動作可能。1台のAPあたり5.5GFLOPS、4台のマルチプロセッサモデルは22GFLOPSの最大ベクトル性能を実現。

- ・超高速LSI、超高密度実装技術、新型直接液体冷却技術などの最先端技術の採用により超高速性能を実現。

i) 論理素子にはゲートあたり遅延時間が70ps、チップ当たり2万ゲートの世界最高速CML LSIを採用。

ii) 22.5cm四方の大型セラミック基板上に最大100個の超高速LSIと高速RAMを搭載し、パッケージ当たり最大200万ゲートの超高密度実装を実現。

- ・UNIX System Vに準拠し、かつ4.3BSDの機能を取り込み、その特長を生かしつつスーパーコンピュータにふさわしく大幅な機能拡張をはかったSUPER-UXを提供。
- ・FORTRAN77／SXは従来からの高度ベクトル機能、最適化機能に加え、マルチタスク機能、自動並列化機能などの並列処理機能を新規にサポート。

### 3.4 応用システム

これまで、第3世代、第3.5世代のコンピュータの開発について述べてきた。本節では第2世代コンピュータの技術を用いて開発された応用システムとして、機械翻訳システムと座席予約システムについて紹介する。いずれも当時の汎用コンピュータの能力が十分でなかったことから、最初のシステムは専用機としてスタートした。

#### 3.4.1 機械翻訳<sup>(31)</sup>

機械翻訳 (Mechanical Translation) の試みはコンピュータの誕生とともに開始され、1954年にジョージタウン大学ではIBM 701を用いてロシア語を英語に翻訳する実験が行われた。わが国でも早くから電気試験所、九州大学

などで機械翻訳の研究が開始された。

#### (1) 電気試験所の翻訳機「やまと」<sup>(32)</sup>

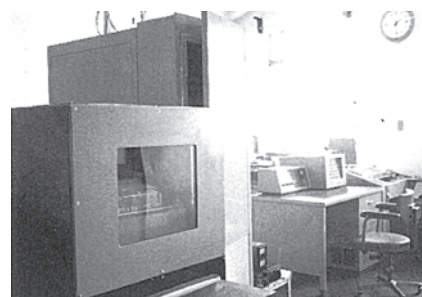
電気試験所では1958年の夏ごろから、トランジスタコンピュータETL Mark IVの基本論理回路を使用して英日翻訳専用機「やまと」を試作することが計画された。翻訳のための辞書を収容できる大容量記憶を持ったコンピュータがなかったため、専用機として600万円の予算で製作された。(写真3.47) 基本回路のプラグイン約1,000枚は松下通信工業が製作し、記憶装置には富士通製容量82万ビットの大容量磁気ドラムが用いられた。装置の製作は1958年11月に終了し、1959年2月には「I like music」とパンチした紙テープを入力すると、「ワレガ オンガクラ コノム」とプリンタに出力することができるようになった。

英日翻訳においてはまず構文的な研究が必要であり、英文のなかの動詞に着目して、動詞の種類によりいくつかの標準的な文型を定めて処理する方針をとった。与えられた文章がその文型のどれに属するかを判断させ、それによって動詞につづくものが目的語か補語かを判別し、テニオハを挿入した。文型が定まったのちに日本語の構文に改め、日本文の形の配列に変更し、その後各単語の訳語を探し出し、最後に訳文をかな文字で分かち書きにして打たせる。この方法の場合、英語―日本語の直接結合でなく中間に論理言語を置く方法であり、論理言語を8ビット8字で構成した。翻訳プログラムは英単語処理、構文処理、構文変換、訳語作成の4段階に分けてつくられた。

本研究の成果については1959年6月にパリで開催された「第1回国際情報処理会議」で発表が行われた。その後数年間、「やまと」は電気試験所電子部で、中学1年程度の英語教科書の翻訳を目標として、機械翻訳の研究に使用された。「やまと」の現物は保存されていない。



【写真 3.47】 電気試験所「翻訳機やまと」



【写真 3.48】 九州大学翻訳機 KT  
(九州大学写真提供)

| 項 目                     | 諸 元                                                                                                                                                      |
|-------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------|
| 方式一般                    | プログラム記憶方式<br>ダイナミックフリップフロップ方式<br>クロック周波数 200KHz<br>2進法直並列方式<br>11/2番地方式 インデックスレジスタ3個                                                                     |
| 単語<br>合令語<br>数値語<br>文字語 | 1桁は並列6ビットの並直列語<br>直列8桁(長語)または4桁(短語)<br>操作部2桁, アドレス部2桁 70種類<br>小数: 2進数23桁または47桁, 符号1桁<br>$-1 < x < 1$<br>整数: 2進24桁または48桁<br>1字6ビット, 4字語, 8字語, 16字語        |
| 演算装置                    | Accumulator Acc 1, Acc 2 の2個<br>Storage Register: 命令語格納用<br>MDR: 乗除算, 自動翻訳用<br>MQR: Acc1 と連動可能<br>インデックスレジスタ 3個<br>単項演算回路: 補数変換など<br>二項演算回路: 自動翻訳の辞書探索など |
| 記憶装置                    | 高速磁気ドラム 12,000rpm<br>ヘッド100個<br>トラックあたりのビット数 1,024<br>平均待ち合わせ時間 2.5ms                                                                                    |
| 入出力装置                   | 入力 6単位紙テープ読み取り機<br>出力 6単位, テープ鑽孔・印字                                                                                                                      |
| 主要部品<br>パッケージ           | トランジスタ 約1,300個<br>ダイオード 約12,000個<br>アンプパッケージ 約1,200個<br>論理パッケージ 約150個                                                                                    |

【表 3.12】 KT-1 の方式・諸元

訳方式の言語処理用実験機であった。検索命令やパターンマッチ命令に工夫を凝らし、24ビット語で文字列演算に優れていた。主記憶には10万ビットの高速磁気ドラムを使用し、論理回路にはトランジスタによるダイナミックフリップフロップの方式を採用した。表3.12にKT-1の方式・諸元の概要を示す。言語理論は、句構造文法の先駆けともいえる直接構成要素法を採用した。処理方式は、各国語特有の性質を表にまとめ、プログラムはどの方向の翻訳にも共通とした特徴あるものであった。

KT-1では主に英語、ドイツ語、日本語間の翻訳の操作について九州大学で研究してきた種々の方法をもとに設計試作が行われた。印欧語相互間の翻訳とは異なり、印欧語と日本語間の翻訳では、構文がかなり異なっているので、原語の構文解析により、原語を一度中間言語的な構文情報に変換する方法が適している。文字単位の演算、長い単語の取り扱い、2次元的情報の取り扱いなどの機能的な要求から、KT-1では2進法6チャンネル(直列には64進法)の直並列方式を取り、単語は直列8桁を単位とした。(文字語は最大16桁)記憶装置は高速記憶と大容量の辞書用記憶を持つことが適当と考えられたが、構文操作を主体とする実験にまず重点をおくため、用語を最小限にして10万ビットの磁気ドラムを使用した。入出力には6単位符号を採用し、鑽孔紙テープによる機械的読み込み、機械的印字の方法をとった。

KT-1は翻訳以外にも通常の計算機としても使用でき、辞書その他の資料作成、自動コーディング、認識機械としての基礎実験などへの利用が考慮された。このため翻訳処理およびその他の情報処理のための特徴ある命令を持っている。文字演算のためには文字の加算・減算命令を持つ。アキュムレータの各桁ごとに各文字の64を法とし

## (2) 九州大学の機械翻訳機 KT-1<sup>(33)</sup>

1950年代後半にわが国初の日・英・独3カ国語相互翻訳実験のため九州大学において言語処理研究用計算機KT-1が開発された。(写真3.48)当時国産の汎用コンピュータはまだ販売されておらず、論理設計は主に九州大学で行い、製作は三菱電機が行った。電気試験所の「やまと」が英日直接翻訳の単能機であったのに対し、間接翻

た加減算を行う。行シフト命令は、各文字を列とみなして、各列内で上下にシフトする。これは、各列内に数種の情報が分割収容されている場合、必要なもののみ残すのに便利な機能で、構文辞書の処理で利用される。自動認識用の機能としては、2つのアキュムレータをつなぎ、行シフトする機能、ある行あるいは列にある1の数をカウントする機能がある。メモリサーチとしては、 $A \bar{B}$  および  $A \bar{B} \vee \bar{A} B$  の2種類を持つ。

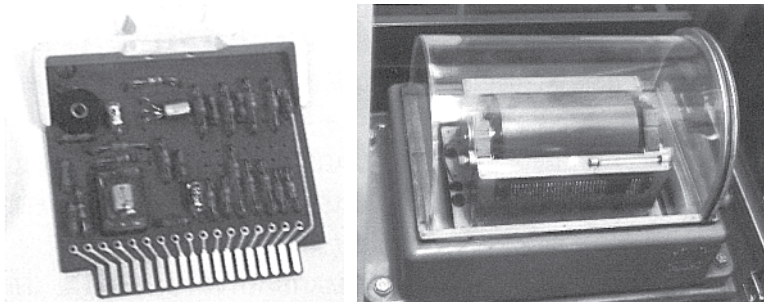
KT-1による翻訳では原語から訳語へ変換する際に、2種の表現形式の変換される規則を辞書として記憶装置に格納した。辞書は単語辞書、構文辞書、後置語辞書、熟語辞書の四部分から構成される。単語辞書は原語用、訳語用の辞書からなる。原語辞書は原語単語ごとに見出語、単語情報(符号)、訳語の所在情報を含む。翻訳操作では、まず1語ごとに原語辞書を探索し単語情報の系列をつくり、つぎに構文操作で、この系列を構文辞書内の見出し符号系列と比較照合して、その系列からできるだけ長いものを構文辞書のなかに見出してその部分を構文符号系列で置き換え、見出し系列に対して語順と訳語(番地)を定める。訳の番地の内容を順次タイプすることにより訳文が

完結する。

KT-1の論理パッケージと磁気ドラムは現在、九州大学大学院に保存されている。(写真3.49)

### 3.4.2 座席予約システム

わが国におけるオンライン座席予約システムに対する取り組みは非常にはやく、1960年1月には国鉄の特急座席予約システムMARS-1による営業が東京駅で開始されている。これは鉄道としては世界最初のオンライン座席予約システムといわれている。MARS-1より前からアメリカン航空で開発が行われていた世界で最初の航空機のオンライン座席予約システムSABREが稼動をはじめたのは1964年である。国鉄では1965年には全国に国鉄の「みどりの窓口」を開設し、MARS-101による全国サービスを開始した。MARS-1、MARS-101システムは国鉄独自の構想と開発による大規模なオンラインリアルタイムシステムである。同じく1960年には近畿日本鉄道でも特急用座席予約システムが導入された。その後航空機用座席予約システムなどもつぎつぎ導入されるようになった。当時の汎用コンピュータの能力不足から国鉄、近鉄とも当初のシステムは専用機でスタートした。

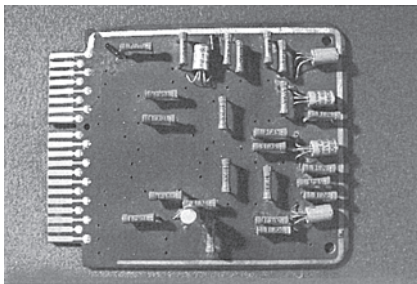


【写真 3.49】九州大学 翻訳機 KT の論理パッケージと磁気ドラム (九州大学所蔵)





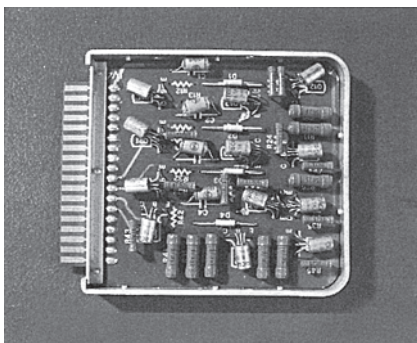
【写真 3.50】 MARS-1 座席予約システム  
(交通博物館所蔵)



【写真 3.51】 MARS-1 パッケージ  
(日立製作所所蔵)



【写真 3.52】 MARS-101 座席予約システム  
(国立科学博物館所蔵)



【写真 3.53】 MARS-101 パッケージ  
(日立製作所所蔵)

#### a) 国鉄座席予約システム<sup>(34)</sup>

##### (1) MARS-1

国鉄では戦前からすでに電信の一部がテレタイプ化されていたが、1952年には車輛通信用に国産ページ式テレタイプが導入された。1954年には、仙台からタイプライターで入力したデータを新橋のパンチカードに自動的に穿孔する実験が行われ、オンライン処理の経験ははやくから有していた。特急や寝台列車の座席予約は、1950年からセンターで集中処理が行われるようになった。1960年には指定座席の数は約3万に達し、これが全国18ヵ所の割当事務所で行われていた。大きなセンターでは回転台を設けたり集中電話装置を設備したりして待ち時間の短縮をはかったが、人手で台帳に記入する方法をとっているかぎり根本的な解決は困難であった。このためコンピュータを導入してこの問題を一挙に解決することが試みられた。1957年から現状調査がはじまり、鉄道技術研究所では論理回路やパルス伝送の実験が行われた。1958年に座席予約システムの製作が決定され、MARS-1と名づけられた。東京大阪間のビジネス特急4列車、3,600座席15日分の座席予約を対象とした。設計は鉄道技術研究所が行い、装置の製作は日立製作所で行われた。(写真3.50、写真3.51)

MARS-1は1959年8月に電源が入り、その後ランニングテストを経て1960年1月に営業が開始された。対象は国鉄の東京一大阪間ビジネス特急で、中央装置は東京駅構内に置き、窓口装置は東京地区10箇所に置いた。1961年には名古屋、大阪にも窓口装置を置き、回線で接続された。中央装置はプログラム内蔵方式ではなく布線論理によるシステムで、論理部はダイオードによるAND-ORゲートとスタティックフリップによる。中央装置1台につき、トランジスタ1,000個、ダイオード4,500個、真空管70本が用いられた。磁気ドラム

上に再生循環レジスタを多数設けることにより、処理の高速化をはかるとともにフリップフロップ数を極度に減らすことに成功している。磁気ドラムは容量40万ビット、回転数3,000回転のものが用いられた。

MARS-1は1960年1月にサービスに入ってから初期の10カ月の稼働率は99.86%以上を確保し、方式設計、回路設計が適切であり、保守体制も十分であったことが示された。MARS-1の導入の成功により、総合予約システムへの発展が望まれ、1960年6月に「座席予約通信系の研究」委員会が設けられ、国鉄においても、全国系座席予約装置の試作試験が重要技術課題として取り上げられた。

##### (2) MARS 101

MARS-1はシステムとしてすでに最適化されていたため、全国を対象とした座席予約システムの開発には、新しい概念の導入が必要とされ、マルチプロセスの機能分散方式による実現の研究が1960年より開始された。当時はこのような方式はどこにもまだ見当たらなかった。新システムMARS-101では全国の多数の列車を対象とし、座席指定券の印刷・審査・統計など予約関連業務全般についてのコンピュータ化が検討された。システムは1日100列車、3万座席の予約を取り扱えるよう設計され、2年後に完成し、1963年に国鉄秋葉原センターに納入された。全国各地の83台の単局装置と電信回線—電信交換機を経て接続され、各種の試験が実施された後、1964年1月からサービスが開始された。つづいてMARS-102がつくられ、1965年10月には152駅に「みどりの窓口」が開設された。

MARS-101の中央処理装置(HITAC 3030)は国鉄の指導のもとに日立製作所で設計製作された。(写真3.52、写真3.53) 4,096語のコアメモリ(1語40ビット)を持ち、1語2命令のペア

ドオーダー方式であった。オンライン処理のため2進演算を主体としたが2進化10進加減算命令を持ち、フィルタ・レジスタを用いた1語中の部分に対する処理、1命令または2命令繰り返し演算機能などの工夫があった。高度な割り込み機能、メモリを時分割使用するデータチャネルと、チャネル制御にメモリを利用する入出力チャネルを備え、入出力装置の同時使用性を高めた。

### 3.5 コンピュータ技術の発達<sup>(35)</sup>

コンピュータ技術は第1世代、第2世代から第3世代へと大きく飛躍し、第3.5世代でさらに改良が行われた。表3.13に主要技術の変遷を要約する。

第1世代、第2世代に生まれた技術と経験が集大成して第3世代コンピュータが生まれた。とくにアーキテクチャが統合され、ワンマシンコンセプトにもとづく単一アーキテクチャのファミリマシンが生まれた点は画期的であった。これが生まれた背景としてはソフトウェア資産の継承、ソフトウェアの機種間の共通性の問題が非常に大きくなったことがあげられる。

ファミリマシンの実現のためマイクロプログラム制御方式の採用、これを具体化する安価で高性能な制御用固定記憶装置（ROM）の開発が行われた。システム360の開発においても重要視されたのが機種間の互換性

（compatibility）であった。マイクロプログラム方式は制御の階層化による最適化、効率化といえるが、さらにナノプログラム、ピコプログラムと多階層化されたものも出現した。

第3.5世代では主記憶が長く使用されてきた磁心記憶から集積回路に置き換わり、また第1世代で試みられた仮想記憶方式が広く取り入れられるようになり、汎用コンピュータの方式が確立した。アーキテクチャの基本方式はプログラム内蔵型逐次制御方式のノイマン型コンピュータが主流であり、第1世代からとくに変わっていない。性能の向上はハードウェア技術の発達によるところが多く、第3世代から集積回路が導入されてますますその度合いが強くなった。集積回路の進歩はムーアの法則により急速な進歩をとげてきた。ムーアの法則は「半導体の性能と集積度は、18ヵ月ごとに2倍になる」という経験則で、もう限界といわれながらもいまだにこの法則に則って進歩がつづいている。1971年に最初のマイクロプロセッサが出現し、その後の半導体技術の進歩とともに性能が大幅に向上し、これを用いたパーソナルコンピュータ、ワークステーションが急速にひろまり、ダウンサイジングの傾向が強まった。またスーパーコンピュータについても、従来のベクトル型に加えて並列型スーパーコンピュータも実用化されるようになった。

| 項目     |                | 第1世代・第2世代                                               | 第3世代・第3.5世代                                                                                                                                                 |
|--------|----------------|---------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 製品体系   | 基本アーキテクチャ      | 目的別コンピュータ<br>事務用、科学技術用<br>個別アーキテクチャ                     | 汎用コンピュータ<br>・ワンマシン・コンセプト<br>・単一アーキテクチャ<br>・ファミリ（シリーズ）マシン                                                                                                    |
|        | 製品体系           | 大型コンピュータ<br>小型コンピュータ                                    | <pre> graph TD     SC[スーパーコンピュータ] --&gt; GC[汎用コンピュータ]     GC --&gt; DS[ダウンサイジング]     DS --&gt; MC[ミニコン, WS]     MC --&gt; PC[PC]                     </pre> |
| 方式     | 演算制御方式         | アキュムレータマシン<br>ノンパイプライン方式<br>布線論理                        | レジスタマシン*<br>パイプライン方式*<br>マイクロプログラム制御*                                                                                                                       |
|        | 記憶制御方式<br>記憶方式 |                                                         | キャッシュ<br>仮想記憶*                                                                                                                                              |
| ハードウェア | 論理素子           | 個別素子<br>・真空管<br>・トランジスタ<br>・パラメトロン                      | 集積回路<br>・混成集積回路<br>・モノリシックIC<br>SSI/MSI/LSI/VLSI                                                                                                            |
|        | 記憶素子           | 遅延素子<br>水銀、ガラス、電磁遅延線<br>荷電素子：CRT<br>磁性素子<br>磁気コア、ワイヤメモリ | 集積回路<br>(第3世代は磁気コア)<br>ICメモリ⇒LSIメモリ                                                                                                                         |
| ソフトウェア | 制御             | ローダ<br>モニタ<br>バッチ処理                                     | 汎用機用OS<br>リモートバッチ<br>TSS<br>トランザクション処理<br>リアルタイム処理                                                                                                          |
|        | 言語             | FORTRAN<br>COBOL                                        | C                                                                                                                                                           |

(\*印は第2世代で考案され、第3世代以降で一般化したもの)

【表 3.13】コンピュータテクノロジーの発達



#### 4. 第3世代以降のコンピュータ保存状況

平成12年度は第1世代・第2世代のコンピュータについて調査を行った。本年度は1960年代後半から1980年代末までの第3世代・第3.5世代の汎用コンピュータ、スーパーコンピュータ、オフィスコンピュータ、ミニコンピュータ、エンジニアリングワークステーション、パーソナルコンピュータについて、電子情報技術産業協会よりコンピュータメーカー18社に所在調査を依頼した。このうち今回は第3世代・第3.5世代汎用コンピュータおよびスーパーコンピュータについて系統化および登録候補の選定を行った。

昨年度と調査対象年代は異なり10～30年前であるが、保存されているものはやはり一部に限られていた。とくに汎用コンピュータからはやく撤退した企業では、その分野については、ほとんど何も残されていないか、存在が不明の状況である。調査協力を依頼した18社のうち13社と、大学など5機関から234点の調査票が提出されたが、他は該当物がないか不明で、期限内に有効な情報が得られなかった。このうち今回系統化対象の第3世代・第3.5世代の汎用コンピュータおよびスーパーコンピュータのものは47点である。

昨年度の調査と同様、装置・システムが完全な形で残っているものは限られていたので、不完全ながらも装置が残っているもの、およびパッケージやボードのみでも設計図面が保管されて

いるものは選定候補の対象とした。今年度対象となる47点中現物が残っていたものは32点で、このうち装置が残っているものは11点であった。現物の32点と昨年度の調査資料で第3世代以降のものから24点を登録候補として選定したが、このうちパッケージ/ボードレベルのものが17件と大半を占めている。このほかに昨年度(第1世代・第2世代)の追加分として3点を候補に選定した。表4.1に登録選定候補の一覧を示す。

企業における資料保存前回の調査結果では企業においては、調査対象の資料は企業内展示館/展示室に保管されているものばかりであったが、今回は倉庫/資料庫や技術部門などに保存されているものも多く、今後廃棄されたり散逸するおそれもあり早急に対策が必要である。今回も基本ソフトウェアは調査の対象としたが、調査票が提出されたものはごく一部であった。ソフトウェアの資料調査調査対象、調査基準、調査方法について再検討が必要であろう。第3世代以降は多くの製品が外資系企業との技術提携の成果を活用して製品開発を行っており、国産技術と導入技術の区分が困難になってきている。今回は明確に装置単位でみて国産技術主体で開発されたものを登録候補として選定したが、今後さらに国産化技術に対する評価方法、選定基準について見直し、検討していく必要がある。

| 分 類                    | 名 称                  |    | 保存内容                   |    | 年    |
|------------------------|----------------------|----|------------------------|----|------|
| 第3世代コンピュータ             | 1. KTパイロット計算機*       |    | 本体＋周辺装置                |    | 1961 |
|                        | 2. TOSBAC-3400*      |    | 本体＋周辺装置                |    | 1964 |
|                        | 3. NEAC シリーズ2200/500 |    | 論理パッケージ                |    | 1966 |
|                        | 4. FACOM230-60       |    | 論理パッケージ                |    | 1968 |
|                        | 4. NEAC シリーズ2200/700 |    | 論理パッケージ                |    | 1970 |
|                        | 5. HITAC-8700        |    | 論理装置                   |    | 1972 |
|                        | 6. HITAC-8800        |    | システムコンソール・マザーボード・パッケージ |    | 1972 |
|                        | 7. NEAC シリーズ220/575  |    | コアメモリ                  |    | 1972 |
|                        | 8. FACOM230-75       |    | 論理パッケージ                |    | 1973 |
| 第3.5世代コンピュータ           | 1. HITAC M-180       |    | 論理パッケージ                |    | 1975 |
|                        | 2. FACOM M-200       |    | ボード                    |    | 1978 |
|                        | 3. HITAC M-200H      |    | 論理パッケージ                |    | 1978 |
|                        | 4. HITAC L-340       |    | 本体装置                   |    | 1978 |
|                        | 5. ACOS システム 1000    |    | マルチチップパッケージ            |    | 1980 |
|                        | 6. FACOM M380        |    | ボード                    |    | 1981 |
|                        | 7. HITAC M-280H      |    | 論理パッケージ                |    | 1982 |
|                        | 8. HITAC M220H       |    | 本体装置                   |    | 1982 |
|                        | 9. HITAC M680-H      |    | 本体装置                   |    | 1985 |
|                        | 10. ACOS システム 2000   |    | マルチチップパッケージ            |    | 1986 |
|                        | 11. ACOS システム 3600   |    | ボード                    |    | 1990 |
| スーパーコンピュータ             | 1. S-810             |    | 論理パッケージ                |    | 1983 |
|                        | 2. SX2               |    | マルチチップパッケージ            |    | 1985 |
|                        | 3. S-820             |    | 本体装置                   |    | 1987 |
|                        | 4. SX-3              |    | マルチチップパッケージ            |    | 1990 |
| 平成12年度追加分<br>(第1・第2世代) | 1. 機械翻訳実験機KT-1       |    | 論理パッケージ・磁気ドラム          |    | 1958 |
|                        | 2. FACOM 201         |    | 本体＋周辺装置                |    | 1960 |
|                        | 3. NEAC 2203         |    | 本体＋周辺装置                |    | 1961 |
|                        | パッケージ/ボード            | 装置 | システム                   | 小計 |      |
| 第3世代コンピュータ             | 6                    | 1  | 2*                     | 9  |      |
| 第3.5世代コンピュータ           | 8                    | 3  | 0                      | 11 |      |
| スーパーコンピュータ             | 3                    | 1  | 0                      | 4  |      |
| 小計                     | 17                   | 5  | 2                      | 24 |      |
| 平成12年度追加分              | 1                    | 0  | 2                      | 3  |      |
| 計                      | 18                   | 5  | 4                      | 27 |      |

\* マイクロプログラム方式の第2世代コンピュータ

【表 4.1】平成13年度登録選定候補一覧

## 5. おわりに

### (1) わが国の汎用コンピュータの発達を振り返って

コンピュータの発達をメインフレームを中心に眺めてきた。「日本のコンピュータ発達史」<sup>(36)</sup>では、“ハードウェアは、コンピュータの自由化がはじまる1970年代後半に米国に追いついた。結果として1970年代後半に、米国にOEMでハードウェアのみを提供する方式で輸出した。しかし、ソフトウェアについては、質・量とも米国勢が勝っており、後追いをしている状態であった。アーキテクチャ面では、米国のメーカのを基本とし、我が国固有の大規模オンラインリアルタイム要求に応えるため、主記憶あるいはチャネル数などの大規模化および高信頼性構成などの面で、特徴を出した。”と総括している。すなわち、ハードウェア指向と改良技術でキャッチアップするというわが国産業の典型的な発展パターンである。しかし、汎用コンピュータ産業についてはIBM、ユニシスと日本のコンピュータメーカ以外はすべて撤退しており、日本のコンピュータメーカが最後まで残った点は特筆されてよいであろう。これには日本のコンピュータメーカの技術力とともに通産省の大型プロジェクト<sup>(37)</sup>、電電公社のDIPSプロジェクト<sup>(38)</sup>などの国家的プロジェクトがわが国のコンピュータ技術開発推進に大きな影響を与えた点があげられる。さらには、わが国のコンピュータメーカは同時に半導体メーカでもあり、自社のコンピュータの半導体を自社で開発してきた。このため起LSI開発補助金により最先端の半導体技術の開発投資を行い、非常に強力なコンピュータハードウェアを実現することができた。

これまでのわが国のコンピュータの

発達を要約すると下記のようにいえよう。

|        |                 |
|--------|-----------------|
| 第1世代   | 手作りコンピュータ       |
| 第2世代   | 研究所の指導、大学との共同開発 |
| 第3世代   | 技術提携による開発       |
| 第3.5世代 | 国家プロジェクト支援による開発 |

### (2) 今後の課題

大型プロジェクトの成果が出だした1970年代のはじめから国産機の性能（マシンサイクル）はIBM機を上回るようになった。そして1980年頃からコンピュータの輸出が急増し、1981年には輸出額が輸入額を抜くところまでできた。汎用コンピュータのハードウェアについては、国際競争力がついたことになる。しかし、1980年代後半からはマイクロプロセッサ、パーソナルコンピュータの性能が大幅に高まり、ダウンサイジングの傾向が急速に強まった。スーパーコンピュータについてもベクトル型から並列型へと米国は急旋回している。今回系統化の対象としていないミニコンピュータ、ワークステーション、オフィスコンピュータ、パーソナルコンピュータについても早急に系統化が必要である。

コンピュータにおけるソフトウェアの重要性はいうまでもないが、これまでほとんど資料の収集が行えていない。米国ではハードウェア、ソフトウェア、ドキュメント、写真、技術資料、フィルム／ビデオがセットとして収集されている。さらにSoftware History Centerによるソフトウェアのリーダーに対する聞き取り調査も開始されている<sup>(39)</sup>。コンピュータの歴史を残すためにはソフトウェアの歴史についても真剣に取り組む必要があろう。



ネットワーク技術、モバイル技術の発達によりネットワークコンピューティング、モバイルコンピューティングが進展している。20世紀のコンピュータ技術、通信技術、半導体技術をも

とに21世紀は新しいコンピュータ技術の歴史がつくられていくことになる。そのためにも今のうちに20世紀のコンピュータ技術の歴史を正確に残しておくことが重要であろう。

## 謝 辞

今回の調査に関しても非常に多くの方のご指導、ご協力をいただいた。

まず、電子情報技術産業協会およびその会員の各社には昨年度につづいて全面的にご協力いただいた。多忙のなか調査に多大な時間をさいいただき、貴重な資料をご提供いただいたことに深謝する。

萩原宏京都大学名誉教授、松尾文碩九州大学教授、迫江博昭九州大学教授、南里豪志九州大学助教授、山之上卓九州工業大学助教授、中村為雄九州工業大学助手、井上靖東海大学教授、土谷敏雄東京理科大学教授、小澤義明京都大学大型計算機センター技術専門官、岸本詳司京都コンピュータ学院次長には格別なるご指導や資料の提供をいただき、ここに感謝の意を表する。

情報処理学会歴史特別委員会高橋茂委員長はじめ委員の方々には本調査の最初からご指導をいただいております、厚く御礼申し上げます。

最後に調査会の吉川委員長、鈴木副委員長、系統化ワーキンググループ寺西主査をはじめ委員の方々、国立科学博物館の佐々木理工学研究部長、清水理工学第四研究室長はじめ関係者の方々の平素からのご指導ご鞭撻に対し感謝の意を表する。

## 註および参考文献

- (1) わが国のコンピュータの歴史については下記のものがある。
  - ・情報処理学会歴史特別委員会編：『日本のコンピュータの歴史』，オーム社（1985）  
1960年までの日本のコンピュータの歴史についてまとめられている。
  - ・情報処理学会歴史特別委員会編：『日本のコンピュータ発達史』，オーム社（1998）  
1960年から1980年の日本のコンピュータの歴史について技術と産業を主体にまとめられている。
  - ・相磯秀夫他編：『国産コンピュータはこうして作られた』，共立出版社（1985）  
1985年ごろまでの各社の開発状況が述べられている。
 日本のコンピュータの歴史を中心に海外のコンピュータ産業の発展も含めてまとめられたものとして下記がある。
  - ・高橋茂：『コンピュータ クロニクル』，オーム社（1996）  
わが国のコンピュータ産業の発展をまとめたものとしては下記がある。
  - ・（社）日本電子工業振興協会編『電子工業振興30年の歩み』，（社）日本電子工業振興協会（1988）
- (2) 平成12年度産業技術史資料調査に関する報告書：
  - ・国立科学博物館 産業技術史資料の評価・保存・公開等に関する調査研究企画推進委員会：『産業技術史資料の評価・保存・公開等に関する調査研究 平成12年度報告書』，国立科学博物館（2001.3）
  - ・山田昭彦：「コンピュータ開発史概要と保存状況—第1世代と第2世代コンピュータを中心に」『国立科学博物館技術の系統化調査報告 第1集』，国立科学博物館（2001.3）
 平成13年度産業技術史資料調査に関する報告書：
  - ・国立科学博物館 産業技術史資料の評価・保存・公開等に関する調査研究企画推進委員会：『産業技術史資料の評価・保存・公開等に関する調査研究 平成13年度報告書』，国立科学博物館（2002.3）
- (3) 海外におけるコンピュータの技術、産業の発達について：
  - ・前掲（1）『日本のコンピュータ発達史』，「第2章 海外でのコンピュータ産業の発展」
  - ・前掲（1）『コンピュータ クロニクル』
  - ・Michael R. Williams：『History of Computing Technology Second Edition』，IEEE Computer Society Press, 1997
- (4) 宇田 理：「ERAの経営史」，『商学集志』，Vol.70, No.3 pp.52-53（2001）
- (5) M. M. Irvine：“Early Digital Computers at Bell Telephone laboratories”，『Annals of History of Computing』，July-September pp.22-42（2001）
- (6) 前掲（1）『国産コンピュータはこうして作られた』「第1編 総論古い世代から新しい世代へ、2. 1950年代における電気試験所のトランジスタ計算機開発」，pp.14-19
- (7) TSSおよびMULTICSについては：和田英一：「TSS計算機のシステム設計」，『電気通信学会誌』，Vol.50, No.4, pp.553-560（1967）
- (8) G. Amdahl, G. Blaauw and F. Brooks：“Architecture of the IBM System / 360,” 『IBM Journal of Research and Development』，Vol.8, No.2, pp.87-101（1964）
- (9) スーパーコンピュータ関係：
  - ・情報処理学会編：「5編計算機アーキテクチャ，4章 並列計算機」pp.387-403，「5編 計算機アーキテクチャ，第5章 各種計算機，5・6スーパーコンピュータ」pp.434-441，『情報処理ハンドブック』，オーム社（1989）
  - ・長島重夫・田中義一：『スーパーコンピュータ』，オーム社（1992）

- ・ヘネシー&パターソン, 富田真治・村上和彰・新実治男訳: 『コンピュータ・アーキテクチャ』, 日経BPセンター (1992)
- (10) 前掲 (1) 『日本のコンピュータ発達史』, 「第8章 ミニコンピュータの登場とオフィスコンピュータ」
- (11) ベギー・キドウエル, ポール・セルージ, 渡邊了介訳: 『デジタル計算の道具史』, 「ネットワーク、スーパーコンピュータ、ワークステーション」, ジャストシステム, pp.117-125 (1995)
- (12) オフィスコンピュータ関係:
  - ・前掲 (1) 『日本のコンピュータ発達史』, 「第8章 ミニコンピュータの登場とオフィスコンピュータ」
  - ・電子協昭和50年度オフィスコンピュータ技術専門委員会有志: 「オフィスコンピュータ40年の歴史を振り返って (その1～その3)」, 『電子工業月報』, pp.15-22 (2000.7), pp.13-20 (2000.8), pp.25-33 (2000.9)
- (13) パーソナルコンピュータ関係:
  - ・石田晴久: 『新パソコン入門』, 岩波新書 (2000.11)
  - ・前掲 (10) 『デジタル計算の道具史』, 「パーソナルコンピュータ」, ジャスト pp.101-116 (1995)
- (14) 萩原宏: 『マイクロプログラミング』, 産業図書, p.9およびpp.281-286 (1977)
- (15) H. Hagiwara, K. Amo, S. Matsushita and H. Yamaguchi: "The KT pilot computer —A microprogrammed computer with a phototransistor fixed memory," 『Proc. IFIP Congress 62』, pp.684-689, North-Holland (1963)
- (16) FONTAC関係:
  - ・前掲 (1) 『電子工業振興30年の歩み』, 「第2章 2.6 超大型計算機FONTACの開発」 pp.53-54
  - ・前掲 (1) 『日本のコンピュータ発達史』, 「第3部 2.2 日本電子計算機株式会社, 税制優遇・直接投資規制とFONTAC」 p.172
- (17) 大型プロジェクト関係:
  - ・前掲 (1) 『日本のコンピュータ発達史』, 「第2部 1.4 大型プロジェクト「超高性能電子計算機」」, pp.66-70, および「第3部 2.3 IBMシステム360と大型プロジェクト」, pp.172-175
  - ・前掲 (1) 『電子工業振興30年の歩み』, 「第3章 2.7 超高性能電子計算機用ICの開発」 pp.107-108
- (18) 日本電気NEACシリーズ2200関係:
  - ・『NECの100年—情報通信の歩みとともに』, 日本電気(株) (2000)
  - ・前掲 (1) 『国産コンピュータはこうして作られた』 「第II編 日本の商業計算機の発展の流れと展望 日本電気」
  - ・金田弘・石井善昭・水野幸男: 「NEACシリーズ2200モデル500のMACシステムについて」, 『電子計算機研究会資料』 電気通信学会 (1965.12)
  - ・北村拓郎: 「NEAC-2200/500計算機における設計自動化」, 『電子計算機研究会資料』 電気通信学会 (1967.1)
- (19) 富士通FACOM230シリーズ関係:
  - ・『社史II (昭和36年～50年)』, 富士通(株) (1976)
  - ・前掲 (1) 『国産コンピュータはこうして作られた』, 「第II編 日本の商業計算機の発展の流れと展望 富士通」
  - ・池田敏雄・山田博: 「電子計算機」, 『FUJITSU』, Vol.19, No.5, pp.183-186 (1968)
  - ・黒崎房之助・野沢興一・三輪修・菅野淑郎・槌本隆光: 「FACOM230-60システム」, 『FUJITSU』, Vol.20, No.6, pp.10-34 (1969)
- (20) 日立製作所HITAC 8000シリーズ関係:
  - ・『汎用コンピュータ事業部35年の歩み』, (株)日立製作所汎用コンピュータ事業部 (1998)
  - ・前掲 (1) 『国産コンピュータはこうして作られた』 「第II編 日本の商業計算機の発展の流れと展望 日立製作所」
  - ・中沢喜三郎・森田宏・泉千賀彦: 「HITAC 8700/8800システムにおけるメモリの構成」, 『情報処理』 Vol.16, No.4 (1975)
- (21) 前掲 (1) 『国産コンピュータはこうして作られた』 「第II編 日本の商業計算機の発展の流れと展望 東芝」
- (22) 前掲 (1) 『国産コンピュータはこうして作られた』 「第II編 日本の商業計算機の発展の流れと展望 三菱電機」
- (23) 前掲 (1) 『国産コンピュータはこうして作られた』 「第II編 日本の商業計算機の発展の流れと展望 沖電気工業」
- (24) 富士通Mシリーズ関係:
  - ・神田泰典ほか: 「FACOM Mシリーズのハードウェア」, 『FUJITSU』, Vol.27, No.4, pp.19-46 (1976)
  - ・前掲 (1) 『国産コンピュータはこうして作られた』, 「第II編 日本の商業計算機の発展の流れと展望 富士通」
  - ・丸山武・田口尚三・瀬川昌平: 「富士通日本語情報処理システムJEF」, 『FUJITSU』, Vol.36, No.4, pp.312-322 (1985)
- (25) 日立製作所Mシリーズ関係:
  - ・前掲 (20) 『汎用コンピュータ事業部35年の歩み』
  - ・前掲 (1) 『国産コンピュータはこうして作られた』, 「第II編 日本の商業計算機の発展の流れと展望 日立製作所」
- (26) ACOSシリーズ関係:
  - ・前掲 (18) 『NECの100年—情報通信の歩みとともに』
  - ・前掲 (1) 『国産コンピュータはこうして作られた』, 「第II編 日本の商業計算機の発展の流れと展望 日本電気」
- (27) COSMOシリーズ関係:
  - ・前掲 (1) 『国産コンピュータはこうして作られた』 「第II編 日本の商業計算機の発展の流れと展望 三菱電機」
- (28) 富士通スーパーコンピュータ関係:
  - ・三輪修ほか: 「FACOM 230-75アレイプロセッサ」, 『情報処理』, Vol.18, No.4 (1977)
  - ・平栗俊男・田畑晃・小池康允: 「ベクトルプロセッサVPシリーズ」, 『FUJITSU』, Vol.36, No.4, pp.303-311 (1985)
  - ・阿部芳彦: 「ベクトル計算機の概要—VP-100を中心に—」 『核融合研究』, Vol.50, No.6, pp.677-699 (1983)
- (29) 日立製作所スーパーコンピュータ関係:
  - ・前掲 (1) 『国産コンピュータはこうして作られた』 「第II編 日本の商業計算機の発展の流れと展望 日立製作所」
  - ・前掲 (20) 『汎用コンピュータ事業部35年の歩み』
- (30) NECスーパーコンピュータ関係:
  - ・T. Watanabe, H. Matsumoto and P. D. Tannenbaum: "Hardware Technology and Architecture of the NEC SX-3/SX-X Supercomputer System," 『Proc. Supercomputing'89』, pp.842-846 (1989)
  - ・「スーパーコンピュータ“SX-3シリーズ”特集」, 『NEC技報』, Vol.45, No.2 (1992)

- ・『NECの100年—情報通信の歩みとともに』, 日本電気株 (2000)
- (31) 機械翻訳の動向について:
  - ・和田弘:「機械翻訳の現状と将来」, 『情報処理』, Vol.6, No.3, pp.126-128 (1965)
  - ・田町常夫:「機械翻訳の概要と歴史」, 『情報処理』, Vol.26, No.10, pp.1140-1147 (1985)
- (32) 電気試験所「やまと」関係:
  - ・和田弘:「計算をしない計算機」, 『情報処理』, Vol.1, No.1, pp.11-15 (1960)
  - ・前掲 (1)『日本のコンピュータの歴史』, 「第2部 7.5 やまと」および「第4部 第5章 機械翻訳」
  - ・前掲 (1)『国産コンピュータはこうして作られた』, 「第1編 2.3 ETL Mark IV系列の計算機」
  - ・Takahashi, S. et al: “English-Japanese Machine Translation”, 『Proc. Of the International Conference on Information Processing』, UNESCO, Paris, pp.194-199 (1959)
- (33) 機械翻訳実験機KT-1関係の論文:
  - ・大野克郎・田町常夫・栗原俊彦:「翻訳機械の系統設計と翻訳操作」, 昭和34年度電気通信学会全国大会 シンポジウム予稿 (1) (1959)
  - ・T. Tamachi, T. Kurihara and A. Yoshimura: “The Translation Process and the Design of an Automatic Translator as an Information Processing Machine,” 『Inform. Stor. Retr.』, Vol.1, pp.51-68, Pergamon Press (1963)
  - ・大野克郎・田町常夫・栗原俊彦・三谷尚正・河野隆一・三上晃一:「自動翻訳機 (1)」, 『三菱電機』, Vol.38, No.8, 臨時増刊, pp.31-41
- (34) 国鉄座席予約システム関係:
  - ・「第2章 座席予約の自動化」, 『鉄道通信発達史』, (社)鉄道通信協会 (1970)
  - ・「コンピューターエージを開く」『源流を求めて—鉄道技術戦後の歩み—』, (財)交通協力会出版部, pp.224-241 (1974)
  - ・前掲 (1)『日本のコンピュータの歴史』, 「第2部 第8章 MARS-1」
  - ・前掲 (1)『国産コンピュータはこうして作られた』, 「第II編 日立製作所, 2.5 オンライン処理用計算機」
  - ・浦城恒雄:「日本における計算機開発の歴史—日立製作所における計算機開発の歴史—昭和30年代—」, 『情報処理』, Vol.19, No.8, pp.776-777 (1978)
- (35) アーキテクチャ関係:
  - ・飯塚肇:『コンピュータシステム』, オーム社 (1994)
  - ・橋本昭洋:『計算機アーキテクチャ』, 昭晃堂 (1995)
  - ・村岡洋一:『コンピュータ・アーキテクチャ 第2版』, 近代科学社 (1981)
  - ・前掲 (8)『コンピュータ・アーキテクチャ』
- (36) 前掲 (1)『日本のコンピュータ発達史』, 第3部
- (37) 前掲 (1)『日本のコンピュータ発達史』, 第2部
- (38) DIPSプロジェクトの歴史については下記の報告がある。
  - ・『DIPS研究実用化の歩み—改訂版—』, NTT (2002.3)
  - ・『DIPS開発維持管理の歩み』, NTT (2002.3)
  - ・前掲 (1)『日本のコンピュータ発達史』, 「第3部 第3章 電電公社とコンピュータ開発」
- (39) 『Annals of History of Computing』, Vol.24, No.1, (Jan.-Mar. 2002)



## History of the Japanese Third Generation Computers and Supercomputers and the Preservation of Examples

Akihiko Yamada

The third generation of computers began when IBM announced a new computer series IBM System/360 in April 1964. It was a single architecture series based on one machine concept. Six Japanese computer manufacturers started developing their new series to compete with IBM. They had been introducing technique from the US computer manufactures except Fujitsu. In 1965 NEC, Fujitsu and Hitachi announced their new series. NEC developed NEAC Series 2200 based on Honeywell's H200 series and added larger models by developing them using monolithic integrated circuits. Hitachi developed HITAC 8000 series based on RCA's Spectra/70 series and they also designed larger models by their own. Fujitsu announced FACOM 230 series and developed a large model based on the FONTAC processor. FONTAC was a joint national project to research and develop a prototype comparable to the IBM 7000 series machines.

Toshiba developed TOSBAC 3400 series based on KT pilot computer jointly developed by Kyoto University and Toshiba. They also announced TOSBAC 5400 series based on GE 400 series. Mitsubishi Electric had introduced technique from TRW. Based on this experience they developed MELCOM 3100 Series. Later they introduced Sigma 5 and 7 from SDS and announced as MELCOM 7000 Series. Oki Electric developed OKITAC 5000, 6000 and 7000 by themselves. Later they established a joint venture, Oki Univac, with Sperry Rand and manufactured UNIVAC 1004 and 1050 as OUK 1004 and 1050.

In 1970 IBM announced System/370 by extending and enhancing System/360. Six Japanese manufactures were organized into three groups: Fujitsu-Hitachi, NEC-Toshiba and Mitsubishi Electric and Oki Electric under the MITI's guidance. They developed M Series, ACOS Series and COSMO Series, respectively. M Series architecture was compatible with IBM.

In 1980's Fujitsu, Hitachi and NEC brought supercomputers into market. Fujitsu announced VP 100 and 200 supercomputers in 1982. VP 200 had a peak performance of 500MFLOPS. Hitachi shipped S-810 in 1983. It achieved the peak performance of 630MFLOPS. NEC announced SX-1 and SX-2 in 1983. SX-2's performance was 1.3GFLOPS. Japanese supercomputers all adopted a vector register approach like CRAY -1 and equipped with very powerful vector pipelines and vector registers.

**国立科学博物館  
技術の系統化調査報告 第2集**

平成14（2002）年3月29日

- ◎編集 独立行政法人 国立科学博物館  
「産業技術史資料の評価・保存・公開等に関する調査研究」企画推進委員会
- ◎発行 国立科学博物館 〒110-8718 東京都台東区上野公園7-20  
03-3822-0111(代)
- ◎印刷 社会福祉法人 東京コロニー
- ◎編集協力 有限会社うつばや