

コンピュータ開発史概要と資料保存状況について

— 第一世代と第二世代コンピュータを中心に —

"History of First and Second Generation Japanese Computers and the Preservation of (Early) Examples"

山田昭彦

1. はじめに
2. 日本におけるコンピュータの研究開発
3. 真空管コンピュータ
4. パラメトロンコンピュータ
5. トランジスタコンピュータ
6. 資料の保存状況

[要旨]

本年度の調査研究ではコンピュータの基本技術が確立するまでの第一～第二世代（1950～1960年代）を系統化の対象とした。

わが国では1950年代初めに大阪大学、富士写真フィルム、東京大学でほぼ同時期に真空管を用いたコンピュータの開発が開始された。富士写真フィルムのFUJICは1956年に稼動し、わが国最初のコンピュータとなった。

1954年に東京大学でパラメトロンが発明され、これを用いてわが国独自のパラメトロンコンピュータが開発された。東京大学理学部におけるPC-1試作につづいて電電公社電気通信研究所など大学、研究所でパラメトロンコンピュータの開発が開始され、電気通信研究所のMUSASINO-1が1957年に稼動し最初のパラメトロンコンピュータとなった。企業でも次々製品が開発されたが、高速化が難しく消費電力が大きかったため、トランジスタの進歩とともに1960年代前半でパラメトロンコンピュータの開発は打ち切られた。

トランジスタコンピュータについては電気試験所でETL Mark IIIが1956年に試作され、世界で初めてのプログラム内蔵式トランジスタコンピュータとなった。実用機ETL1 Mark IVが1957年に開発され、これをもとに各社の商用機が開発された。1960年代前半までにわが国コンピュータのハードウェアの基本技術はほぼ確立した。

PROFILE

AKIHIKO YAMADA

国立科学博物館産業技術史資料調査主任調査員

昭和34年3月 大阪大学工学部通信工学科卒業

昭和34年4月 日本電気(株)入社
主としてコンピュータおよびCAD
の開発に従事

平成4年7月 同C&Cシステム事業グループ主
席技師長

平成5年4月 東京都立大学工学部電子・情報
工学科教授

平成12年4月 国立科学博物館 主任調査員

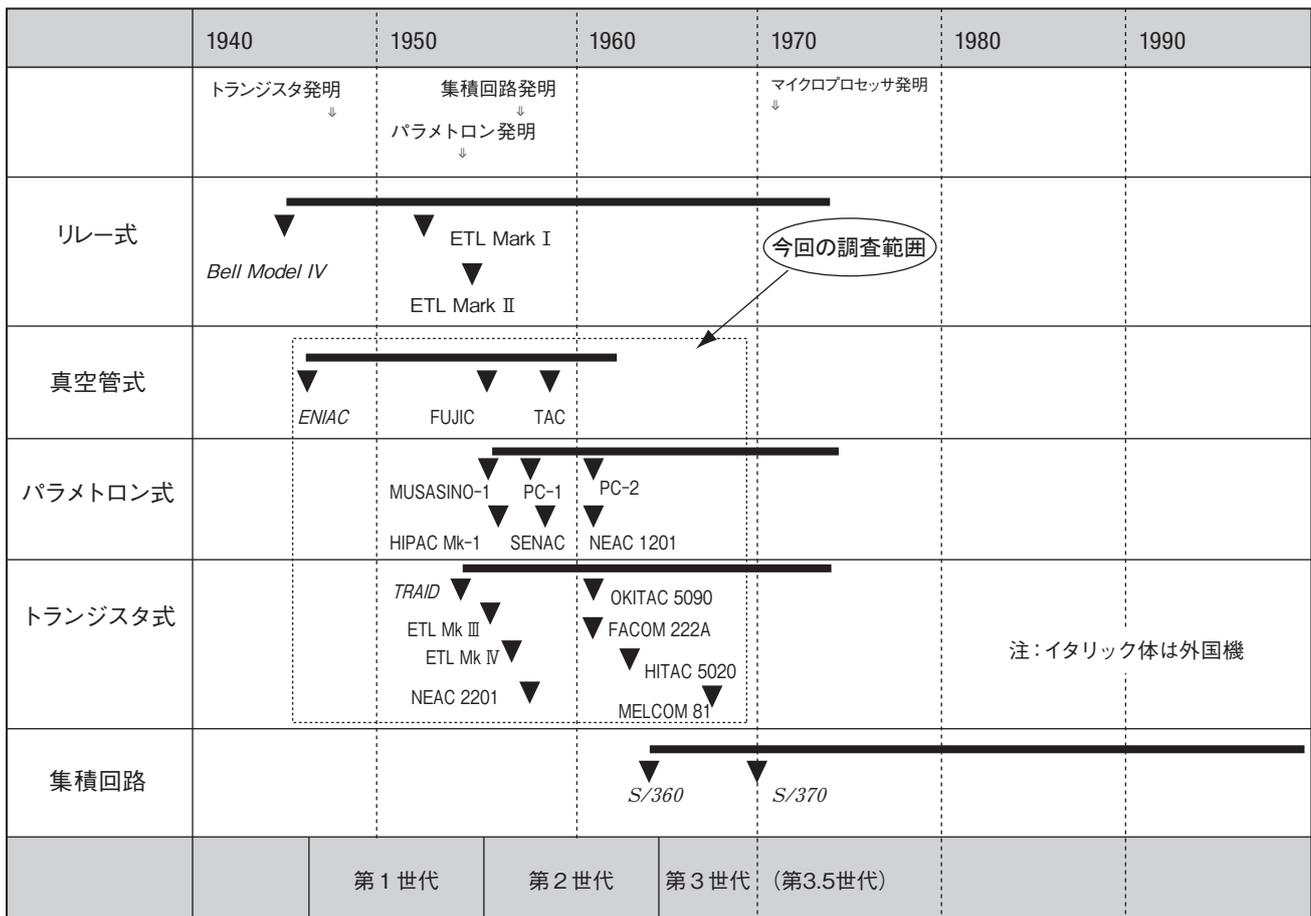
情報処理学会歴史特別委員会委員、
IEEE Computer Society理事、工学博士

1. はじめに

わが国では第二次大戦中までは理論面の研究や機械式卓上計算機などの計算機械の研究は行われていたが、今日で言うコンピュータ（電子計算機）⁽¹⁾の研究は行われていなかった。そして戦後ほとんど何もないところからコンピュータの研究開発が開始された。まず真空管式コンピュータの研究試作から始まったが、1948年のベル研究所におけるトランジスタの発明、1954年の東京大学におけるパラメトロン発明とともにトランジスタ式およびパラメトロン式のコンピュータの研究開発も開始され、これらの研究試作および実用化が並行して行われることになった。初期の段階ではリ

レー式自動計算機の研究開発も行われ、リレー式がまず実用化されている。

コンピュータの発達は真空管コンピュータの第一世代、トランジスタコンピュータの第二世代、集積回路を用いた第三世代に大別される。今回コンピュータ分野の産業技術史資料調査の第一段階として、日本のコンピュータの黎明期、すなわち真空管コンピュータからトランジスタコンピュータの第二世代までについて現物の保存状況を中心とした調査を行った。本報告では調査対象となった時代のコンピュータ開発史の概要および調査結果について述べる。



【図1.1】 コンピュータの発達

2. 日本におけるコンピュータの研究開発 ⁽²⁾

2.1 コンピュータの黎明期

コンピュータの研究開発は欧米においては第二次世界大戦中に急速に進展した米国のペンシルバニア大学で弾道計算を主目的として真空管18,000本を使用したコンピュータのENIAC(Electronic Numerical Integrator and Computer)が1943年から開発され、1945年に完成し稼動を開始したが、軍事目的であったため終戦の翌年1946年に始めて公表された。これが世界最初のコンピュータとされているが、プログラムは外部制御方式で内蔵方式ではなかった。

1949年にはプログラム内蔵方式としては初めてのコンピュータEDSAC(Electronic Delay Storage and Calculator)が英国ケンブリッジ大学で開発され、以降はこの方式のコンピュータが<表2.1>に示すように次々と開発された⁽³⁾。1948年のトランジスタの発明以降はトランジスタ式コンピュータの研究開発が進み1950年代後半にはその実用化が行われた。

日本では戦前および戦中に計算機械の研究は行われてきたが、コンピュータ(電子計算機)の研究開発は終戦後開始された。1950年前後に大阪大学、富士写真フィルムおよび東京大学で真空管式コンピュータの開発がほとんど時を同じくして開始された。大阪大学の城憲三は“Newsweek”1946年2月号のENIACの紹介記事を見て、コンピュータの具体的な研究開発を開始した⁽⁴⁾。1950年にENIAC追試実験装置を試作し、続いて本格的な2進法真空管コンピュータの開発に着手した。1953年からは文部省科学試験研究費の補助をうけて本格的な開発が始まっている。1959年ごろには基本的な機能動作は確認されたが、その後トランジスタコンピュータの商用機導入が決定されたため開発

稼動時期	コンピュータ名 (開発機関)
1949年	・EDSAC (ケンブリッジ大学, 英国) ・Manchester Mark I (マンチェスター大学, 英国)
1950年	・EDVAC (ペンシルバニア大学, 米国) ・SEAC (NBS (国立標準局), 米国) ・Pilot ACE (国立物理研究所, 英国) ・BINAC (エッカート・モークリ計算機会社, 米国)
1951年	・Whirlwind (マサチューセッツ工科大学, 米国) ・SWAC (NBS (国立標準局), 米国) ・Ferranti Mark I (フェランティ社, 英国) ・UIVAC I (レミントン・ランド社, 米国) ・ERA 1103 (ERA社, 米国)

【表2.1】1950年代前後の英米におけるコンピュータの開発状況

が中止された。

富士写真フィルムでは岡崎文次がレンズ設計の自動計算のため真空管コンピュータFUJICの開発を1949年から開始し、1956年に完成した⁽⁵⁾。FUJICは社内のレンズ設計計算業務のほか、外部から委託された計算も実施した。電気試験所ではそれまでの理論研究の成果を適用しリレーを用いた自動計算機を開発し、1952年3月にパイロットモデルETL Mark Iを、1955年11月に実用機ETL Mark IIを完成した⁽⁶⁾。その後トランジスタ式コンピュータの開発を行いETL Mark IIIを1956年に試作したが、これが世界で初めてのプログラム内蔵式トランジスタコンピュータとなった。つづいて実用機のETL Mark IVを1957年に開発している⁽⁷⁾。

東京大学では1951年に文部省科学研究費研究費を得てコンピュータの研究を

開始し、翌1952年に1011万円の機関研究費を得て東芝と共同で真空管式コンピュータTACの開発を開始し、1959年に完成した⁽⁸⁾。真空管コンピュータから第二世代機への直接の技術継承はなかったが、先駆者として果たした教育的、啓蒙的役割は非常に大きい。

東京大学では真空管式のTACと並行して1954年に東京大学の後藤英一が発明した新しい演算素子パラメトロンを用いたコンピュータPC-1の試作を開始した⁽⁹⁾。つづいて電電公社電気通信研究所、東北大学(日本電気と共同)、国際電信電話研究所など国内の大学、研究所でパラメトロン・コンピュータの研究開発が開始された。電気通信研究所のMUSASINO-1が1957年に稼動し最初のパラメトロンコンピュータとなった⁽¹⁰⁾。企業でも日立製作所、日本電気、富士通信機製造(現在の富士通)、沖電気工業、日本電子測器、光電製作所でつぎつぎパラメトロンコンピュータが製品化された。また大井電気ではパラメトロン電卓が製造された。

パラメトロンコンピュータは科学技術計算を主目的としていた製品が多く、それらでは2進法並列方式がとられた。パラメトロンは信頼性の面では優れていたが速度、消費電力の面でトランジスタに比べ不利であった。改良にも限界があり、トランジスタの信頼性が向上するにつれてトランジスタに置き換えられていき、1960年代前半でパラメトロン・コンピュータの開発は打ち切られた。唯一日本電気の超小型シリーズは事務用に特化し小型・安価であったため多数出荷され、1970年代後半まで開発、販売が続けられ、その後のオフィス・コンピュータの原型となった。

トランジスタ・コンピュータについては、電気試験所のETL Mark IVにもとづく製品化が日本電気、日立製作所、松下電器産業、北辰電機などでつぎつぎ行われた。ETL Mark IVは10進方式を採用していたため各社の製品も事務処

理に適したものとなり多数販売された。

1960年までの日本のコンピュータの歴史については情報処理学会歴史特別委員会編(委員長高橋茂)『日本のコンピュータの歴史』にまとめられている⁽¹¹⁾。

2.2 コンピュータ技術の発達

本節ではコンピュータの要素技術とコンピュータ(電子計算機)以前の機械式計算機などの技術の発達について概観する。

2.2.1 スイッチング理論⁽¹²⁾

コンピュータ工学の基礎となるスイッチング理論の分野ではわが国において世界に先駆けた研究が行われた。まず交換機に使用されていたリレーの接点回路網の理論として、日本電気の中島章、榛澤正男によって研究され、その後電気試験所の大橋幹一、後藤以紀などによって発展をみた。

中島らは1930年代に自動交換機などのリレー回路の設計に従事したが、リレー回路の基本的な性質を明らかにし、それに適合した数学的な形式を見出すことにより、設計を理論的に取り扱えないかと考え研究を開始した。中島らはリレーにおける代数的表現に適合する演算法則が初等代数学のそれとは全く異なるもの(今日でいうブール代数)であることを見出すとともに、この代数的な取扱いによる2端子網リレー回路網の等価変換の理論に到達した。本研究に関する論文はシャノンのブール代数の論文より前(1936年)に発表されている。

電気試験所の大橋幹一は、中島らの理論がリレーの接点回路網、いわゆる組合せ回路の理論に止まっていたため、リレーのコイルに与える電流が変化してから接点が動作するまでの遅れを考慮したリレー回路理論を提案した。これはスイッチング関数の変数として時間的要素を含む関数方程式によるものであったが、数学的解法は困難であった。

電気試験所の後藤以紀は大橋の理論

の解法を容易にするため時間遅れを論理関数に取入れるよう論理代数を拡張した論理数学を提案した。この体系のもとに論理関数方程式を解くことにより、リレー回路の動作を時間の関数として求め、その解析および構成を計算によって行うことに成功した。

電気試験所の駒宮安男は2値以外の値をとる多値論理の論理数学の体系を展開した。また後藤以紀による論理関数方程式の解法理論を2進加算回路、10進2進変換回路などの設計に応用し、電気計算回路理論としてまとめた。これらの成果はわが国最初の逐次式自動計算機ETL Mark Iの設計に応用され、これに続いて開発されたETL Mark IIの基礎にもなった。

2.2.2 計算機械⁽¹³⁾

1) 大阪大学における研究

大阪大学では計算機械の研究が戦前より行われてきた。コンピュータ(電子計算機)以前の計算機械としては、機械式卓上計算機、パンチカード式統計機、リレー式計算機などがある。工学部の城憲三は1939年より精密工学科の第一講座担当となり計算機械の研究に着手した。授業では加算器、機械式・電動式卓上計算機、統計機械などのデジタル計算機およびアナログ計算機を対象とした「数学機器」の講義を行ったが、この内容は1941年から1943年まで雑誌『機械及電気』に“数学機器”として連載された。戦後これに手を加え1947年に『数学機器総説』を出版したが、これは日本初の数学機械の書物である。また1953年に刊行された城憲三・牧之内三郎共著『計算機械』は機械式計算機およびコンピュータに関するわが国最初の専門書で、次のような章立てになっている。

1. 卓上計算機
2. 統計機械
3. IBM逐次演算機
4. 継電回路の理論と記号論理学

5. 10進方式電子計算機
6. 2進方式電子計算機
7. 微分解析機

すなわち1章～3章はコンピュータ以前の計算機械、4章はスイッチング理論、5章～6章はデジタルコンピュータ、7章はアナログコンピュータの一種である微分解析機となっている。

2) 機械式卓上計算機

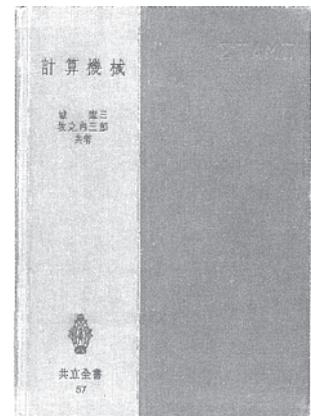
ヨーロッパでは歯車を用いた手回しの機械式計算機は1840年ごろ実用化され、1900年代初頭にはわが国にも輸入されていたという。わが国では矢頭良一が10進法の各数字の表示にそろばん式の2・5進法を採用し、桁上げ機構などに独自の工夫をこらした機械式卓上計算機を発明して特許をとり、200台ばかり製造販売したという。1916年には大本寅治郎がドイツのBrunsviga型の計算機を改良して特許をとり、「虎印計算機」(後に「タイガー計算機」と改称)として販売した。製造累計台数は約50万台といわれ、タイガー計算機は機械式卓上計算機の代名詞となり、1950年代後半までは広く利用されていた。

3) パンチカード統計機

パンチカード統計機は米国の国勢調査の集計業務の効率化のためH. Hollerithによって発明された。わが国で国勢調査が全国的に実施されたのは1920年であったが、1890年代にはHollerithの機械が紹介され、その重要性が指摘されるようになった。電信灯台用品製造所において川口式電気集計機が試作され1908年に完成した。1920年の第1回国勢調査実施のために、1918年に通信省に製表機械の製作が委託されたが、調整中に1923年の関東大震災で破壊された。その後の試作も結果が思わしくなく、米国製パンチカード統計機が輸入され、第2次大戦前には1,000台以上の輸入機が使用されていたといわれる。

4) リレー式計算機・統計機

1940年ごろには米国製パンチカード統計機の輸入が困難になり、東京大学



【図 2.1】
日本で最初のコンピュータの解説書：
城・牧之内共著
『計算機械』、共立出版（1953）

の山下英男はパンチカードを使用しない方式の相談をうけ、中川友長（内閣統計局）、小野勝次（名古屋大学）、佐藤亮策（東京大学）らと、パンチカードを入力せずにキーボードから直接入力しリレーのレジスタに蓄え、度数計で計算する装置を試作した。終戦後1948年ごろに実用機が完成し、社団法人中央統計社で統計委託業務を開始した。この機械は「山下式画線統計機」*1とよばれ、入力用キーボードを20組もち、各組は正副に分かれ、入力は相互にチェックされ、一致していれば受け付け、正副の演算回路に入力し、両者の答えを比較回路でチェックする方式であった。1951年に日本電気、富士通信機により商品化され、総理府統計局、東京都統計部にそれぞれ納入された。

富士電機の塩川新助は1935年にリレーによる個数積算回路を発明し特許を得た。この数表現には2進化10進法が用いられた。1939年には富士電機から分かれた富士通信機製造（後の富士通）が加減算集計装置を試作した。

富士通信機では1941年には競馬の馬券発売状況算出のための統計計数装置を試作し、1943年にはリレーによる乗算回路、除算回路、選択計数回路などを試作した。その後リレー式の株式取引高精算装置を池田敏雄らが1953年に試作した。

富士通信機ではこれまでの経験をいかし技術用計算機を開発することになり、内部10進3余りコードのFACOM 100を1954年に完成した。商用機FACOM 128Aが1956年に完成し、文部省統計数理研究所、有隣電機精機に納入された。この計算機は2・5進コードを採用し、独自のチェック方式、非同期方式、クロスバスイッチによる記憶装置、大きな紙カードによる半固定記憶装置、インデックスレジスタの採用など多くの工夫がされた。

電気試験所では駒宮安男の電気計算回路理論の最初の応用として1952年末

にリレー式自動計算機のパイロットモデルETL Mark Iを完成した。これと同一理論にもとづき実用機ETL Mark IIが駒宮安男、未包良太らにより開発された。Mark IIは内部2進、1語40ビット、データ用の内部記憶容量200語、使用リレー数22,253個（FACOM 128Aの4.5倍）の大型機であった。特長の一つは、制御方式が将棋倒し方式で完全な非同期方式となっている。入力、内部論理とも正・副からなり、誤りがなければ互いに逆になるように設計され、誤動作すれば動作を停止する。1955年11月に完成し、その後約10年間電気試験所内外の計算に利用された。現在その一部が国立科学博物館に保存されている。

2.2.3 演算素子

1) 真空管

最初のコンピュータENIACは真空管を用いて実現されたが、わが国でも真空管がまずコンピュータの論理素子として用いられた。わが国の真空管コンピュータは富士写真フィルムのFUJIC、大阪大学の「阪大真空管計算機」（以下阪大計算機と略称する）、東京大学のTAC、電気試験所のETL RTCの4台である。

FUJIC、阪大計算機およびTACは1950年前後に、ほとんど同時に開発に着手された。FUJICは3極真空管のほか2極真空管も使用したが、阪大計算機とTACは3極管と半導体のダイオードを使用した。FUJICと阪大計算機の真空管にはラジオ用のST管、GT管が用いられ、阪大の場合真空管とダイオードは輸入している。

フリップフロップを構成する2本の真空管の特性がそろっている必要があるため、特性をチェックするためのブラウン管を用いた専用の測定器を富士写真フィルム、大阪大学では作成した。大阪大学では高速化の実験のため、超短波用のエーコン管を用いたカウンタも試作された。

FUJICを製作した岡崎によると、当時

の真空管の寿命は3,000～4,000時間で、全体で1,700本の真空管を使用した
が、1日2～3本の真空管を交換したと
いう⁽¹⁴⁾。阪大計算機では真空管の寿命
を長くするためヒータ電圧を規格値の90
%で使用した。ENIACにおいても同様な
方法がとられていたといわれる。ENIAC
に使用された真空管の信頼度について
は、『計算機械』にも紹介されているが、
1945年11月から1年間、約7,000時間
でのフリップフロップとカウンタに使用さ
れた6,550本の6SN7のうち故障本数は
200本となっている。

TACの場合は東芝の真空管(長寿命
管)を使用した
が、電源電圧を下げ
て誤動作する真空管を見
つけ、寿命になる前に
真空管を交換した。

2) パラメトロン⁽¹⁵⁾

パラメトロンは東京大学理学部物理
教室高橋研究室の大学院学生後藤英
一によって1954年に考案された。高橋
研究室ではコンピュータに関する断片的
な情報が見え始めた1940年末ごろから
コンピュータに具体的な関心を持ち始め、
プログラム記憶型のコンピュータにつ
いて研究を始めた。主としてコンピュータ
の基本回路、ブラウン管記憶装置、磁
気ドラム、計数回路などについて研究を
おこなった。当時研究した回路一つと
して、周波数分割回路を使って、記憶や
演算を行う回路があり、これを使って小
型計算機を作ることを考えた。

小型計算機を安価に作るため、高橋
秀俊と後藤は回転スイッチと真空管を用
いた機械電子式計算機を考案し日本電
子測器の援助を得て実験が進められた。
この実験中に後藤が励振遅延線を考案
した。これは非直線リアクタンスからな
る遅延線に適当な進行波の励振電圧を
加えることにより、この遅延線を伝わる
信号波を増幅使用とする考えである。

しかしLC回路のパラメータ励振を使
う方が、発振の位相により1ビットの情
報が記憶できるため、実用的と思われ
た。発振は非常に安定なため、新しい情

報を入れるときは励振を断続すればよ
く、一度切った励振を再度入れたときに
発生する振動の位相が、外部から微小
信号により制御できること、またこれ
を使って多数決演算ができること、すな
わちコンピュータに必要な記憶、論理演
算、増幅のすべてがこの一つの素子によ
って出来ることに後藤は着目した。

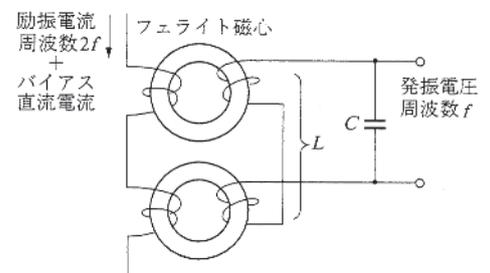
後藤は11個のパラメータ励振共振回
路を作り、それらを結合して2進加算回
路を組立て、これに加える励振を手動
で断続して実際に加算できることを確
認した。この新回路素子はパラメータ
励振の原理を使う素子ということでパラ
メトロンと名づけられた。最初の研究報
告は1954年7月に行われた。

パラメトロンは磁心入りコイル、コン
デンサ、抵抗から構成されるため、安
価で安定な論理回路を作ることができ
る特長をもつ。(＜図2.2＞参照)当時真
空管の寿命が短く、トランジスタは非
常に高価で安定性も十分でなかったた
め、パラメトロンに大きな期待が寄せ
られた。

最初に東京電気化学工業(現在の
TDK)の外径16mmの環状フェライト
磁心を用いたが、消費電力を減らすた
め、TDKの協力を得て外形4mmの磁
心500個を作り、これによって48個
のパラメトロンが作られた。1954年
秋にこのパラメトロンを用いて2進3
桁の加算器が作られた。励振周波数は
約2MHzであった。

パラメトロンに関して国際電信電話
の大島信太郎、日本電信電話の電気通
信研究所の喜安善市が強い関心を示
し、東京大学とこれらの研究機関で
パラメトロンに関する共同研究を1954
年12月に開始した。この共同研究の
成果は2年後に公開され、多くのメー
カが技術導入した際に大いに役立
った。

パラメトロンは安定ではあるが動作
が低速であること、消費電力が大き
いこと、の欠点があり、種々の改良
が試みられたが、その後のトランジ
スタの進歩が著しく安定度も改善
されたため、コンピュー



【図2.2】
わが国で発明された論理素子
“パラメトロン”

タの論理素子の座を譲ることになった。しかし安価であることの長所を生かして日本電気では事務用の超小型コンピュータ用パラメトロンを開発し量産に成功した。

3) トランジスタ

1950年代はまだトランジスタが高価で安定性も十分でなく、わが国のコンピュータの多くの研究開発がパラメロンコンピュータに対して行われていたが、電気試験所電子部ではトランジスタを用いたコンピュータの研究を開始した⁽¹⁶⁾。最初は点接触トランジスタが論理素子として採用された。

トランジスタは1本4,000円と高価であったため米国標準局で開発された真空管式コンピュータSEACのダイナミックフリップフロップをもとにした基本回路が採用され、これはトランジスタ1本とダイオードで構成された。当時入手可能な国産の点接触型高速トランジスタのT-1698(当時の東京通信工業、後のソニー製)の周波数特性を向上させたものとゲルマニウムダイオードを用いてELT MarkⅢが試作された。クロックパルスは4相1MHzが用いられた。

ETL MarkⅢにつづいて実用機として開発されたETL MarkⅣでは、動作が安定な接合型トランジスタが採用された。しかし低速であったためクロック周波数は点接触型トランジスタを用いたETL MarkⅢの1MHzに対し約1/6の180kHzとなった。このため並列方式や10進コードの採用により高速化が図られた。ETL MarkⅣは1957年11月に完成し、MarkⅣ型基本回路を用いて日本電気、日立製作所、北辰電機、松下通信工業などで商用コンピュータがつぎつぎ開発された。

ETL MarkⅣ型では基本回路はすべて1クロック分の遅延を伴うが、日本電気では無遅延増幅器を導入し、並列型の高速移送を可能にし、大型高速コンピュータを実現した。

その後トランジスタの低価格化が進む

とともに1961年頃にはクロック周波数200kHzのゲルマニウムトランジスタによるスタティック・フリップフロップ型基本回路が開発され、これを適用したOKITAC 5090(沖電気工業) TOSBAC 3100(東芝)、FACOM 222A(富士通)、MELCOM 1101(三菱電機)などが開発された。

同じ頃、さらに高速な回路を実現するため電流切換型超高速スイッチング回路が日本電気の小林亮により考案され、単体でクロック30MHzを実現した。これはスーパーグロン形トランジスタ3個とメサ形トランジスタ2個で論理1ゲートを構成するもので、この基本回路を用いて10MHz 2相クロックの高速大型コンピュータNEAC-L2が日本電気の研究所において試作され、後の大型コンピュータ開発のための貴重なデータが得られた。

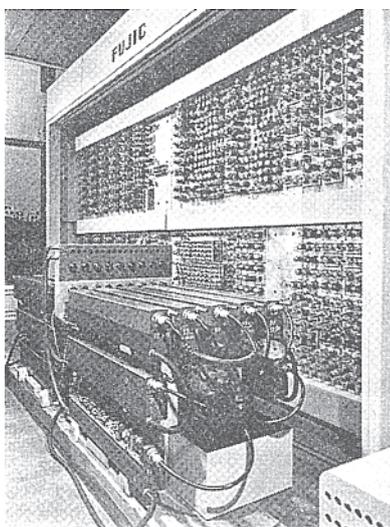
1964年にエピタキシャル・メサトランジスタを用いて高速クロックパルス(2相、18MHz)を実現し、直列演算方式を採用した大型高速コンピュータHITAC 5020が日立製作所により開発された。このレジスタには電磁遅延線が用いられ、フリップフロップと電磁遅延線が1枚のプリント基板に実装された。上位機として4ビット直並列処理とした5020E/Fも続いて開発された。

1963年から1964年の間、通産省の指導のもとに富士通、沖電気、日本電気の3社がIBM 7040/7044相当の大型コンピュータFONTACを開発した。セントラル・プロセッサを担当した富士通はこれを商品化してFACOM 230-50として1965年に発売したが、この論理回路はクロック4MHzで処理速度30nsのシリコン・トランジスタが用いられた。

その後は集積回路(IC)が実用化され、ICを用いた第3世代へと進んだ。

2.2.4 記憶素子

初期の記憶素子としては水銀やガラスを用いた遅延線、ブラウン管、磁気ド



【図 2.3】 FUJIC の水銀遅延線記憶手前の黒い装置が水銀遅延線 1本に32語、全体で256語記憶

ラムが使用され、その後磁心記憶に置き換わっていった。

1) 遅延線記憶

a) 超音波水銀遅延線⁽¹⁷⁾

水銀遅延線記憶は水銀槽の両端に水晶振動子をおき、一方の水晶片に電氣的パルス信号を超音波に変換して与え、水銀槽内を伝播させ、他方の水晶片で電氣的信号に変換する。パルス信号の伝播時間に相当する量だけ記憶されることになる。一度水銀槽を通過したパルス信号を再び入力側に帰還して循環させることにより必要な時まで信号を記憶を保持できる。

日本で最初のコンピュータFUJICでは水銀遅延線記憶が用いられた。この記憶ではクロックの周期に比例した量の水銀を必要とするため、クロックをあまり遅くすることができず、1MHzが採用された。増幅器の調整はNHKの指導を得てスイープ・ジェネレータで行った。1MHzで動作するフリップフロップの調整は手持ちのオッシロスコープでは無理なため、当初はNHK技術研究所のテクトロ社製オッシロスコープを借用して測定し後にこれを購入したと岡崎は報告している。

FUJICでは1本の遅延線に32語(1語32ビット)記憶させ、これを8本用いて記憶容量256語、アクセス時間0.5ms(平均)の記憶装置を実現している。水銀の温度が変わると水銀の密度が変わり遅延時間が変化するが、FUJICでは水銀の温度調節は行わず、代わりにクロックパルスの周波数を温度に対して自動的に調整することにより遅延時間(記憶ビット数)を一定にする方法をとっている。

b) 超音波固体遅延線

電気試験所では光学ガラスを媒質とする超音波遅延素子を金石研究所の協力を得て開発した。遅延時間512 μ s、クロック1MHz、記憶容量512ビットで、これをETL Mark IIIでは4本採用し128語とした⁽¹⁸⁾。

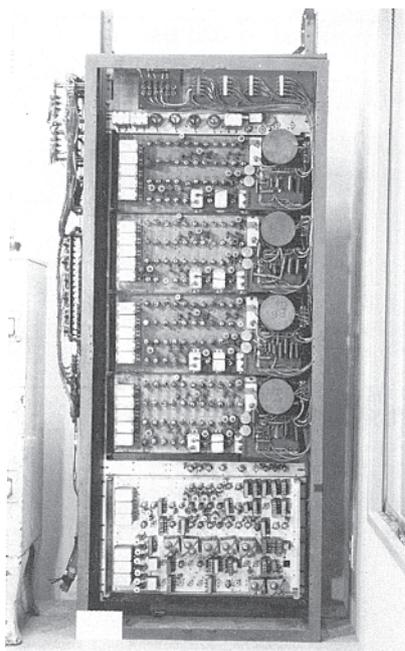
阪大計算機では当初水銀遅延線記憶

を用いていたが、水銀の取扱いに難があるため、電気試験所が開発した固体遅延線に変更し、32語(μ s)のものを32個使用して1024語の記憶装置を実現した⁽¹⁹⁾。

2) ブラウン管記憶

ブラウン管記憶では、電気信号をブラウン管の蛍光面の荷電された電気量として記憶する。ブラウン管1本に多数のビットを記憶するには、管面上に多数のビット位置を決め、そのアドレス位置に対応するX,Y偏向電圧を与える。ランダムアクセスが可能なメモリとしてフォン・ノイマンのIASコンピュータ、IBMの701、702などに採用された。わが国ではTACが唯一この記憶方式をとっている。

TACはマツダ3インチブラウン管M7118を16本用い、1本あたり32長語(1長語35ビット)、合計512長語(1024短語)の記憶装置を実現した⁽²⁰⁾。1筐体には4つのブラウン管ユニットが実装され、記憶装置は4筐体より構成された。〈図2.4〉



【図2.4】 TAC 記憶装置の一部
4本のブラウン管ユニットが実装されている。この筐体4架で記憶装置を構成する。(東芝科学館所蔵)

3) 磁気ドラム

ブラウン管記憶はランダムアクセスという大きな長所をもっていたが、調整が困難で安定性に欠けるため、比較的安価で安定した記憶として、磁気ドラムが多くのコンピュータで採用された。

電気試験所ではETL Mark IVトランジスタコンピュータの開発に際して高速磁気ドラムを内部記憶用に開発することになり、機械的な部分はジャイロスコープの経験のある北辰電機（後の横河北辰電機、現在の横河電機）に依頼し、

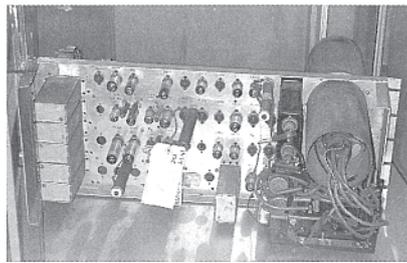
磁気的な部分は、東通工（後のソニー）に依頼し、記憶容量1000語、回転数18,000rpm、アクセス時間1.65ms（平均）の磁気ドラム記憶を実現した⁽²¹⁾。

初期の国産トランジスタコンピュータの製品にはこの北辰電機製磁気ドラムが内部記憶として多く使われた。<図2.6>

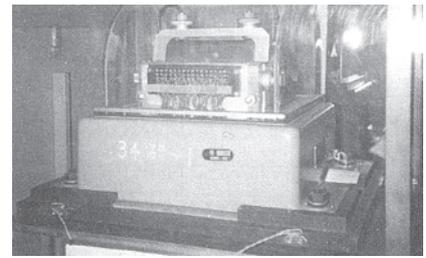
4) 磁心記憶<図2.7><図2.8>

a) 電流一致型

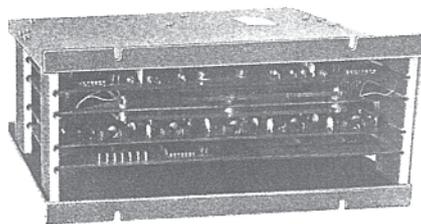
磁心記憶はランダムアクセス性、高速性能、安定度を兼ね備えた理想的な記



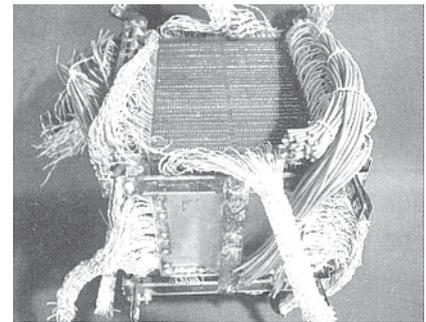
【図2.5】TACブラウン管記憶ユニット
ブラウン管1本で32語
(1語35ビット)記憶できる。
これを16本使用し512語の記憶装置を実現。
(東京農工大所蔵西村コレクション)



【図2.6】内部記憶用磁気ドラム
(北辰電機製、横河電機所蔵)



【図2.7】磁心記憶システム
(東北金属製、写真はトーキン所蔵)



【図2.8】HITAC 5020用磁心記憶システム
(日立製作所製、日立製作所所蔵)

憶といわれ、1954年に発表されたIBM704に使用された。わが国でも1959年には本格的な取組みが始まり、1962年に完成したほとんどのコンピュータは磁心記憶を採用していたといわれる。

1961年に発表された沖電気工業のOKITAC-5090はわが国で最初に主記憶装置に磁心記憶を採用したが、これは東京大学の元岡達の研究成果にあずかるところが大きかったといわれる⁽²²⁾。

b) 2周波記憶⁽²³⁾

2周波磁心記憶はパラメトロンコンピュータ用に考案されたわが国独自の磁心記憶である。パラメトロンコンピュータPC-1の記憶装置にはこの2周波方式磁心記憶と誤り訂正できる符号を利用するアドレス選択方式が新しく開発され採用された。2周波方式磁心記憶では、記憶素子としては通常の電流一致型のコア・メモリと同様に磁心マトリックスを使用するが、内容の読み取り、書

き込みにパラメトロンを使用する。2種類の周波数の電流を使用するため2周波方式と名づけられた。

読み取りの原理は、パラメトロンの発振周波数をfとして周波数f/2の電流を記憶磁心に流すと、その残留磁化の方向に応じて位相が逆転する。

2.2.6 コンピュータの技術

初期のコンピュータでは<表2.2>に示すように、機種によって種々の方式、技術が使用された。要素技術を中心としたコンピュータ技術の世代による変遷を<表2.3>に示す。

第二世代は種々の技術が開発されそれを用いた試作機、実用機が作られた。特に方式およびハードウェア技術については種々の新技術が試みられた。その成果が集大成されて第三世代の技術が確立したといえよう。

	方式	クロック	演算素子数*	加算**	乗算**	記憶装置
阪大計算機	2進法直列	1 MHz	V 1500 D 4000	0.04ms	1.6ms	固定遅延線 1024 語
FUJIC	2進法並列	30kHz	V3 極管 1200 2 極管 500	0.1ms	1.6ms	水銀遅延線 256 語
TAC	2進法直列	330kHz	V 7000 D 3000	0.48ms 1.44 ~	5.04ms 5.28 ~	ブラウン管 512 語
ETL Mark III	2進法直列	1MHz (4相)	Tr 130 D 1800	0.56ms	0.76ms	固定遅延線 128 語
ETL Mark IV	10進法 b並d直	180kHz	Tr 470 D 4600	3.4ms	4.8ms	磁気ドラム 1000 語
PC-1	2進法並列	(2 MHz) ***	P 4300	0.4ms	4.4ms	磁心記憶 256 語
MUSASINO-1	2進法並列	(2.4MHz) ***	P 5400 V 519	1.0ms	6.5ms	磁心記憶 256 語

* V: 真空管, D: ダイオード, Tr: トランジスタ, P: パラメトロン, **下段: 浮動小数点 *** 励指周波数

[表 2.2] 1940 年代～1950 年代開発のコンピュータ

	項目	第一世代	第二世代	第三世代
方 式	演算方式	・2進法 直列 並列	・2進法 直列 直並列 並列 ・10進法 直列 直並列	・2進法および10進法
	数値形式	・固定小数点 ・浮動小数点	・固定小数点 ・固定小数点および 浮動小数点 ・浮動小数点	・固定小数点 ・固定小数点および 浮動小数点
	語長	・固定語長	・固定語長 ・可変語長	・可変語長 ・可変語長および 固定語長
ハ ー ド ウ ェ ア	演算素子	・真空管	・パラメトロン ・トランジスタ 素子 ①ゲルマニウム ・点接触型 ・接合型 ②シリコン 基本回路 ・ダイナミックFF ・スタティックFF	・集積回路 (初期は混成集積 回路)
	記憶素子 (内部記憶)	・超音波遅延線 ・水銀 ・固体ガラス ・ブラウン管	・磁気ドラム ・磁心記憶 ・電流一致型 ・2周波法 (パラメトロン用) ・電磁遅延線	・磁心記憶 (3.5世代: ICメモリ)
ソ フ ト ウ ェ ア	制御プログラム	・イニシャルオーダ	・イニシャルオーダ ・モニタ (バッチ処理) ・TSS	・オペレーティング・ システム (OS)
	言語処理	・マシン語	・マシン語 ・アセンブラ ・コンパイラ	・アセンブラ ・コンパイラ

【表 2.3】 コンピュータ技術の変遷

3. 真空管コンピュータ

わが国のコンピュータの研究開発は戦後スタートしたこともあって、第一世代のコンピュータである真空管式コンピュータの研究開発および実用期間は非常に限られているが、日本における最初のコンピュータという意味で真空管式コンピュータの果たした役割は大きい。日本で開発された真空管式コンピュータは阪大真空管計算機、富士写真フィルムのFUJIC、東京大学のTAC、電気試験所ETL RTCの4台である。わが国の商用機で真空管を採用したものはない。

これらのコンピュータはすでに英米で稼動していたコンピュータから影響を受けたが、とくにEDSACからは強い影響を受けている。阪大真空管計算機と東大のTACはEDSACと同じ命令体系を用いている。阪大真空管計算機の場合はサンドイッチ・ビットの数が異なるため語長は異なるが命令の形式と種類はEDSACと同じである。TACは語長および基本的な命令はEDSACと同じであるが、浮動小数点演算命令とインデックス演算の命令が追加されている。

EDSACの開発者M.N.WilkesらがEDSACで開発したプログラム・リストをまとめた著書は、世界で最初のプログラミングの解説書として当時わが国の研究者に必読の書であった。

3.1. FUJIC⁽²⁴⁾

1) 開発経緯

FUJICは富士写真フィルムに1939年に入社しレンズ設計を担当していた岡崎文次により開発された。新しいレンズの設計には光線を何千本も追跡する必要があり大量の数値計算を必要とする。この計算は光線がレンズの中を進んでいく道を5~6桁の精度で追跡し、収差を求める仕事である。レンズの構成データを色々変えて計算を繰り返す必要があり、

当時はこれを6桁の対数表を使って1組2人で確認しながら計算を行っていた。このため多大の時間と工数を必要とし、高速自動計算の実現が強く望まれていた。

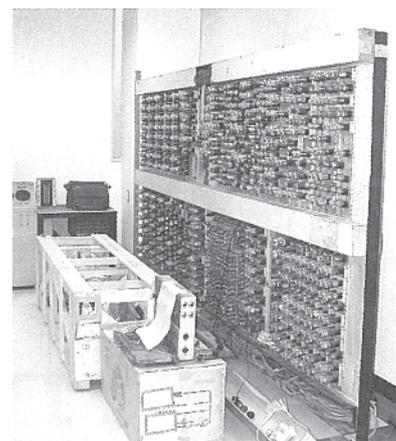
岡崎は1948年8月に『科学朝日』に掲載されたIBMのSelective Sequence Electronic Calculator (SSEC)⁽²⁵⁾の写真と解説に接しコンピュータの実現可能性を知り、「レンズ設計の自動的方法について」というレポートを会社に提出した。その後コンピュータの研究予算要求が承認され、要求した20万円が1949年3月に認められた。

2) 方式

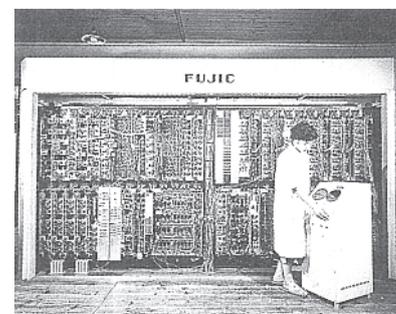
FUJICでは対数計算の1,000人分以上の能力を目標として設定したが、もし困難な場合は100人分の能力でよいとし、稼動させるものをまとめることを第一としている。そしてこの目標実現のため、次のような方式が採用されている。

(1) 演算制御方式

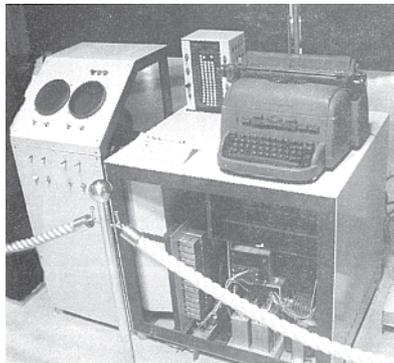
- ・命令は3アドレス方式とする。ただしアキュムレータの指定も可能にする。命令の種類は寄せ算／引き算、掛け算、割算、移動、飛越し、入力、出力、停止の8種。技術計算では掛け算が多いので、掛け算には4種類の命令コードを設けステップ数が減るようにする。
- ・1数値の内部表現は固定小数点方式で、符号1ビット、絶対値32ビットとする。
- ・演算、制御の論理装置はクロックレックを低速とする代わりに演算回路は並列方式とする。
- ・算術装置の絶対値レジスタは、オーバフローおよび四捨五入の誤差減少のために40ビットの長さにする。
- ・制御装置では、一つの命令を2段階の直列の指示群に分け、制御をおこな



【図3.1】FUJIC真空管1700本を使用した日本で最初のコンピュータ(国立科学博物館所蔵)



【図3.2】FUJICの当時の外観配線面よりみたところ



【図 3.3】 FUJIC の監視装置と出力用タイプライタ (国立科学博物館所蔵)

う。

(2) 記憶方式

- ・メモリ容量はレンズ計算に必要な容量から 256 語とする。
- ・水銀超音波遅延線方式とシクロックは 1MHz 程度とする。メモリの遅延時間を 1ms、その 32 分の 1 を低速クロックの周期とする。水銀は温度調節せず、クロックパルスの周波数を温度に対し自動調整し、遅延線に常に 36 × 36 ビット保持させる。

(3) 入出力方式

- ・入力データの一部を取り替えて繰り返し計算が容易にできるようカード入力とし、1段で1語（1枚で12語）を入れる。1個の数値または1個の命令を1語とする。
- ・出力は計算量に比べてわずかなのでタイプライタとし本体とは別に低速で並列的に動作させる。

3) 研究と製作

基礎研究の3年間の間は1名の補助者のみで実験する状態であった。フリップフロップを作る実験では戦前の文献を調べ、特性のあった真空管を選んで安定に動作するフリップフロップを作成した。続いて2極管、3極管を用いて2進4桁

の加減乗除を行うモデルを作成した。レジスタ3個とコントロール部から構成され、フリップフロップはプラグイン式にして真空管が切れた時の特性合わせを不要にし交換を容易にした。このモデルの完成で論理回路の基礎実験は終了した。

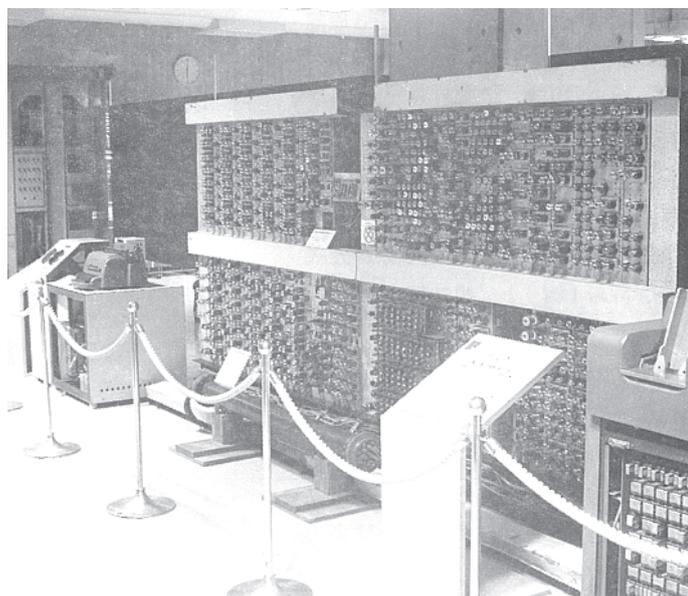
メモリとして水銀の超音波遅延線の採用を決め、クロックはオシロスコープの精度から1MHz程度を目標とした。途中より矢野昭が加わりメモリ関係の研究、実験を担当した。メモリ関係の研究と並行して、1952年12月に全体の組み立てに着手した。論理装置の配線図のできたところから組み立てる一方、配線作業は人手も数名とした。論理装置は半年あまりで外観的に完成時のおもむきをもつようになった。

1953年10月に岡崎はFUJICに関する初めての論文「数字式電子計算機の一方式」を電気三学会連合大会で発表した。FUJICの写真の回覧しながらその大要をあきらかにし、大きな反響を得た。その後学会に引続き論文発表をするとともに社内に対しても『数字式電子計算機』というくわしい調査報告書を提出している。

1955年11月16日電子通信学会の電子計算機研究専門委員会の見学会で公開され好評であった。10進2進変換の制御回路は未配線だったため、データは2進法で入れ、結果は16進法でタイプさせている。翌1956年3月初めに配線と調整を終了し完成した。完成後は種々の雑誌に写真入りでFUJICが紹介されるようになった。

4) プログラムと成果

FUJICのプログラムは3アドレス方式で16進数の機械語で書く。レンズ設計をしていた龍岡静夫がプログラムを担当し、社内でレンズ設計計算の実用に供されるとともに社外の計算にも利用された。光線の追跡に要する時間の人手による対数計算の速さとの比較では、平均人手の約2,000倍と報告されており、最初の目標を大幅に上回っている。FUJIC



【図 3.4】 FUJIC 全景 “「情報世紀」の主役達” 展示より (国立科学博物館所蔵)

で計算した結果は論文として多数発表されている。岡崎はコンピュータの研究成果を学位論文にまとめ大阪大学に提出し1962年に学位を得ている。

FUJICは約2年半の使用後、早稲田大学に寄贈され、その後国立科学博物館に移され、現在はその筑波資料庫に保管されている。2001年3月より「情報世紀」の主役達”で展示された。

3.2 阪大真空管コンピュータ⁽²⁶⁾

1) コンピュータに関する研究

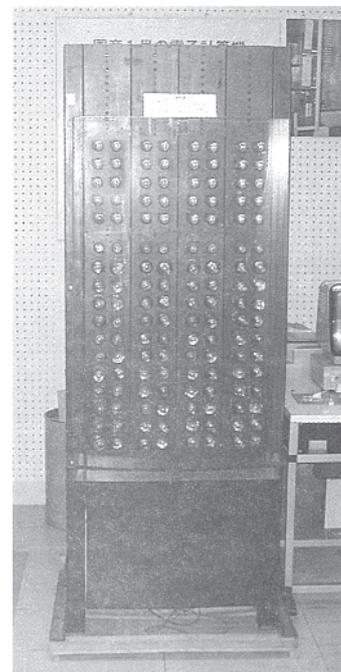
大阪大学工学部精密工学科の城研究室では前述のように計算機械の研究は戦前より行われてきた。1946年に世界で最初のコンピュータENIACの稼動が米国で発表され日本にもこの情報が伝わるが、『数学機器総説』の中でもその第4章第27節で「電子計算機のENIACを紹介して読者の真摯なる御批判を期待する。」と前置きして、1946年2月18日付け“Newsweek” および同2月25日付け“Time”に掲載されている米国の新式計算機ENIACの概要を説明している。「ENIACはall electronic mathematical instrumentであって、軸や歯車等を持った従来のelectro-mechanical computerとは全然異なり、機械運動の無い、動くものはただ真空管内を早く走る電子あるのみといわれている。電氣的が電子的になってしまった！」と述べ、ENIACが人手で100年かかる仕事を2週間で成し遂げたことを述べた後、「文字や数学の取り扱い、何ととっても学問、文化の根本の問題である。これを取り扱う計算機は、かりそめにあった方がよいというようなものではない。無ければ、学問も文化も経済もその健全性を失調するのである。」とコンピュータの重要性を強く訴えている。

そして城はすぐにENIACの追試実験を始める。これについては1953年に刊行された『計算機械』5章のENIACの説明のなかで「ENIAC型計算機の小実験」として概要が述べられている。『計算機

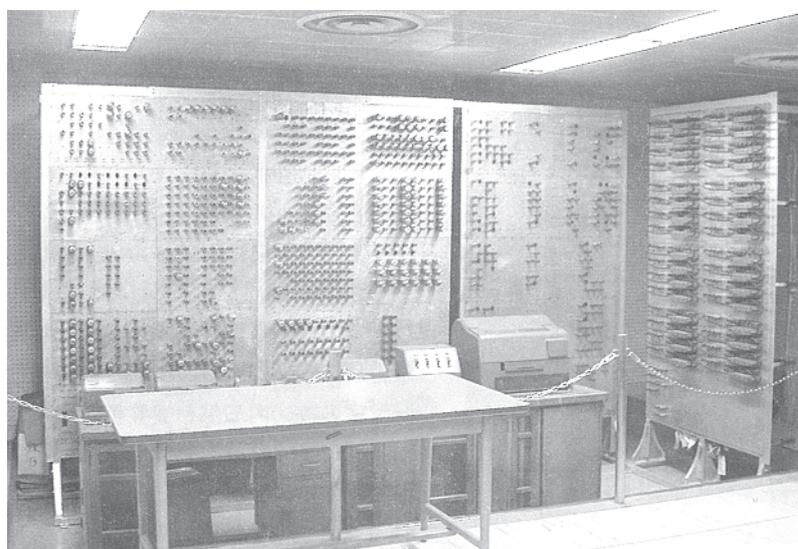
械』では「本書の目的は、これら大型計算機の説明を試みることであるが、同時にまた、どのようにしてこれらの大型計算機が生まれてきたのか、そのバックグラウンドを示すところの、歴史的背景を知ることでもある。(中略)日本においては、まだ国産された電子計算機が、実際に活用されるまでに立到ってはいないが、早くその時期がくるようになりたいものである。」と国産コンピュータの開発推進を訴えている。

本文では10進および2進方式のデジタル計算機およびアナログ計算機について説明し、最後に「あとがき」で、コンピュータは数値計算専用ではないことに注意を促したのち、コンピュータの将来について、「電子計算機の仕事は、実に雄大というべきであって、その将来性が大きいことが想像される。トランジスタ、ゲルマニウムダイオードなどの発達はやがて、電子計算機を複雑かつ小型にしてしまうに違いない。そのようになれば、電子計算機は頭脳機械とよばれてもおかしくはあるまい。」と述べておりすでに今日ある姿を見通している。

これをみても城はコンピュータの可能性についてはっきりした見通しと大きな期待をもって研究を進めていたことがう



【図 3.5】 ENIAC 演算装置モデル
(大阪大学所蔵)



【図 3.6】 阪大真空管計算機全景
(大阪大学所蔵)

かがえる。そしてその実現のためまず ENIAC のモデルにより基本動作を確認した後 EDSAC などについても研究し、2進方式の真空管コンピュータの開発に着手する。

2) ENIAC 追試実験装置

城研究室では1950年に ENIAC 追試のための10進演算装置を試作し、ENIAC の真空管による基本回路の動作を確認している。当時真空管はラジオなどにはすでに用いられていたが、デジタル信号を扱う真空管回路については一般に知られていなかった。当時は学術文献の自由な購入ができず、文献の入手も非常に困難であった。戦前の文献などを参考にフリップフロップを作成しこれと AND 回路、OR 回路などをあわせ基本的な論理回路の実験を行った。

1948年にまずラジオ用の UY76 真空管用いて10進カウンタを作成し1949年にこれを関西統計機械研究会で実演した。続いて ENIAC の演算装置の機構を説明した文献で示された1桁のブロック線図に基づいて、4桁の演算装置を1950年に試作した。カウンタにより4桁のアクムレータを構成し、これを ENIAC と同じ100kHzの同期パルスにより動作させ、演算結果をネオンランプで表示させている。

真空管には6SN7を用いている。4桁のアクムレータを左右2桁ずつに区分して、2桁の数字を一方から他方に転送して加算あるいは減算の結果を表示出来る。1加算時間は200 μ Sでこの動作は制御回路により自動的に行われる。ENIAC と同じ速さで4桁のアクムレータについてのいろいろの動作実験を行い、すべての動作が確実に起こることを確認している。この実験装置の試作は城研究室の牧之内三郎と安井裕が担当した。この装置は現在大阪大学工学部に保存されている。〈図3.5〉

3) 2進方式電子計算機の研究と試作

(1) 2進方式真空管電子計算機の研究 試作

ENIAC は電気機械式自動計算機を電子化したため10進方式となっていたが、その後コンピュータの研究の主流はプログラム内蔵式の2進方式コンピュータの試作研究へと移っていった。

1949年に開発された EDSAC に用いられたプログラムについて Wilkes 等が記述した著書は、プログラミングに関する最初の著書であったため、城研究室でもこの本を精読し、その知識にもとづいてコンピュータを試作することを決意した。試作のため科学試験研究費の補助を1953年度に80万円、1954年度に30万円受けているが、研究室の経常費もほとんどこの研究費に注ぎながら試作したと報告されている。このハードウェアの設計および組み立て作業は前述の ENIAC のモデルなどを試作した牧之内と安井が担当した。

(2) 構成の概要

このコンピュータは記憶装置、演算装置、制御装置、入力装置および出力装置で構成された同期式直列形2進方式のコンピュータである。バス方式をとり各装置はインプットバス/アウトプットバスに接続されている。真空管約1,500本、ゲルマニウムダイオード約4,000個を使用し、真空管回路部分は5.8m \times 6mのコの字形パネルに取り付けられている。クロック周波数は1MHzである。消費電力は約10kVAで、当初は扇風機で真空管を空冷していたが、その後空調装置が計算機室に設置された。現状の外観を〈図3.6〉に示す。

命令は1アドレス方式で、一命令は1語20ビットで表される。その形式、種類とも EDSAC I のそれとほとんど同一である。数値表現は固定小数点方式であり、浮動小数点はサブルーチンで行う。数値はロングワード40ビットで表すが、20ビットのショートワード表現も可能である。EDSAC I のイニシャルオーダーを一部変更したものを制御装置内にイニシャルオーダー発生回路として組み込んでおり、計算開始のボタンでプログラ

ムを自動的に読み込み、紙テープの最後に指定された実行開始番地から命令の実行を開始する。

記憶装置は1024語の記憶容量をもつ超音波遅延記憶装置で、32語(640 μ s)の固体記憶遅延子32個で構成されている。当初は水銀遅延記憶装置で実験を行ったが、水銀洗浄などの問題があったため、電気試験所の高橋茂らがETL Mark IIIのために開発した金石舎研究所製固定遅延素子32個を用いた超音波遅延記憶装置に変更した。

演算装置はアキュムレータ、マルチプライア・レジスタ、マルチプリカント・レジスタおよびテンポラリ・レジスタの四つのレジスタで構成される。これらのレジスタにはコイルとコンデンサで手製した集中定数遅延回路によるダイナミックレジスタが用いられており、ロングワード(40ビット)を一つ置数できる。集中定数遅延回路の適当な箇所からタップを出し、アキュムレータに置数された数値の桁移動を、桁移動の桁数に無関係に同一時間内で行う事を可能にしている。加算、減算および乗算用の演算回路は組み込まれているが、割り算回路は組み込まれていないので割り算はプログラムで行われる。演算時間は加減算40 μ s、乗算1.6msである。

制御装置にはタイミングパルス発生回路、イニシャルオーダ発生回路、シーケンスコントロール・カウンタ、シフトコントロール・レジスタなど13の回路が含まれている。

英字および数字は5ビットコードを用い、プログラムおよびデータはオフラインで単位の紙テープに穿孔する。これを5単位並列に読み込ますため、黒沢商店が阪大計算機用に機械式の並列式テープ読取機を製作した。その速度は540字/分である。出力装置も並列式である。出力命令の実行時間をできるだけ短くするために、出力する文字をいったん受信穿孔機でテープに穿孔する。これを受信穿孔機で読み取り、オフラインでペ

ージ式テレタイプライタに印字する。この速度は360字/分である。

(3) 製作

真空管およびダイオードは輸入し、その他の部品は外部より購入したが、組み立て配線などの作業の大部分は牧之内、安井の2名で行った。一部を学部4年生の学生が手伝った部分もあるが、中心となった作業者はこの2名であり、製作には長時間を要した。1959年ごろ実験的に加減乗除が実現できる状態になった。各装置はほとんど出来上がり、コンピュータ全体の調整を行う段階には到達したが、このときすでにトランジスタコンピュータの時代になっていた。国産トランジスタコンピュータの1台が阪大にも導入されることになり、国産コンピュータに対するプログラムの開発が切望されたため、阪大計算機の総仕上げ作業は中止された。この計算機は<図3.6>に示すように現在大阪大学工学部計算センターに保管されている。

3.3. TAC⁽²⁷⁾

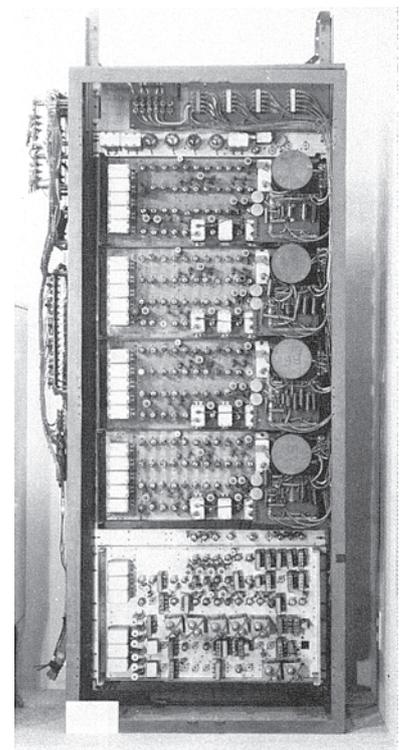
1) 開発経緯

1951年に東京大学の山下英男が研究担当者となり文部省科学研究費を得て東京大学におけるコンピュータの正式な研究が開始され、その翌年度に科学試験研究費が申請され「電子計算機の製造研究」の研究テーマのもとに大々的に研究開発がスタートした。

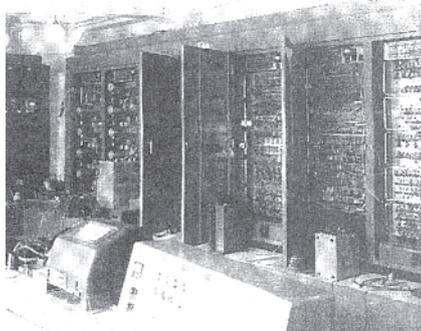
この研究開発は東京大学と東芝の共同研究として行われた。東芝では東芝マツダ研究所において三田繁らにより真空管を用いた論理回路やブラウン管による記憶装置などの研究が行われ、「東京自動算盤機」*2が作成されていた。東京自動算盤機を用いて東京大学のTACのためのデータ取得が行われた。TACは途中再設計を行い、7年後の1959年に運転に成功した。その後一般公開し学内の各種の計算を行った。

2) TACの仕様と特徴

TACは7,000本の真空管を用いた



【図 3.7】 TAC の記憶装置部の 1 架
TAC は 32 架で構成された。
(東芝科学館所蔵)



【図 3.8】 開発中の TAC
((社) 日本電子工業振興協会
「電子工業振興 30 年の歩み」より)

EDSAC の命令体系をもつ 2 進法直列方式のコンピュータで、命令は短語 17 ビット、数値語は長語 35 ビット、主記憶容量は 1024 短語 (512 長語) である。以下の特徴をもっている。

- ・主記憶装置にブラウン管を用いたランダムアクセス方式を採用しており書き込み読み出しが高速である。当時は他にはランダムアクセスのものはパラメトロン式 PC-1 の 2 周波メモリー (512 短語) のみであった。
- ・浮動小数点方式の演算装置をハードウェアで用意し、かつ計算過程での溢れについて細心の注意を払った。
- ・EDSAC II で初めて採用されたインデックスレジスタをいち早く取り入れた。命令語のなかの B デジット 1 ビットを用いて指定した。

1959 年 2 月に固定小数点方式として完成し、同年 6 月に浮動小数点回路が付加された。TAC は EDSAC をモデルにして作られたが、EDSAC と異なり除算命令および浮動小数点演算制御回路が装備されている。浮動小数点演算は指数部 7 ビット、仮数部 70 ビットとして処理される。

3) ハードウェア

加減算器は通常の JK タイプフリップフロップを用いているが、真空管は双三極管 12AU7 の長寿命版 5814 を約 20 本、ゲルマニウムダイオード 1N39A を約 40 本使用している。

記憶装置は Willams Kilburn が 1949 年に発表したブラウン管メモリーを採用し、記憶容量 18,000 ビット、クロック周波数 333kHz で非常に高速であった。ブラウン管の管面上に多数のビット位置を決めそれにアドレスを与えるが、TAC の直列方式に合うようにブラウン管番号と Y 偏向電圧により 512 長語アドレス

を、X 偏向電圧に長語内ビットアドレスを対応させている。

TAC の本体は約 7.5m × 17m の部屋一杯に配置され一部は廊下にはみ出していた。接地を完全にするため幅 30cm、厚さ 2mm の銅板の帯が各ラック上方に張りめぐらされ、主要信号線はすべて 75 Ω 同軸ケーブルでこの銅帯に束ねられてラック間を接続した。ケーブルの最大線長は約 20m、信号遅れ約 0.1 μs である。使用場所に応じ、パルス発生器出力端子では遅延を補正するため位相の異なる数本の出力が使われた。<図 3.8> に開発中の TAC の状況を示す。

4) TAC による計算

TAC のユーザは学内の各学部にわたっており、ユーザの便宜を図るためライブラリルーチンが用意された。下記に計算の例を示す。(括弧内は所要記憶語数)

- ・水晶の振動 (910)
- ・開水路乱流の統計 (1000)
- ・産業連関分析 (450)
- ・アーチダムの振動解析 (1020)
- ・パタンのフーリエ解析 (600)
- ・構造物の伝達関数 (200)
- ・電力系統の負荷分析 (700)
- ・軸対称流の激み点 (150)

TAC はランダムアクセス方式の記憶装置を用いていたためメモリアccessが早く、TAC で 2 時間で出来る計算が、真空管式商用機の IBM650 (主記憶は磁気ドラム) では 1 シフト (8 時間) 借りてもできない例があったといわれている。

TAC は 1962 年に運転を終了し翌年解体されたため、現在は全体で 32 架あったなかの記憶部 (4 架) の 1 架が東芝科学館に、ブラウン管ユニットが 1 つ東京農工大学に保存されているのみである。

4. パラメトロンコンピュータ

パラメトロンは当時東京大学理学部高橋研究室の大学院学生であった後藤英一が1954年に発明した。電磁遅延線で増幅作用をもたせることを検討していた時に、LC回路のパラメータ励振^{*3}により2分の1の周波数を発振させた場合の位相に記憶作用があることに気づき、次いで励振の断続によって、増幅作用と多数決に基づく論理演算が出来ることに気付いてパラメトロンが生まれたといわれる。

1954年の春に市販の円板状で中央に穴のあるオキサイド・コアでパラメータ励振による2分の1の周波数の発振が起こることと、位相による2進数字の記憶を確認し、7月には電子通信学会非直線理論研究専門委員会と電子計算機研究専門委員会で研究報告が行われた。

東京大学高橋研ではまず10進法のパラメトロン計算機を製作した。また東京大学と日本電子測器が共同で15桁の10進数レジスタ15個をもつパラメトロンコンピュータPD-1516が作られた。

電気通信研究所ではMUSASINO-1が試作され、また日立製作所の研究所ではHIPAC-Mk1が、日本電気の研究所ではNEAC1101が試作された。

4.1 大学・研究所における研究開発

1) 東京大学⁽²⁸⁾

東京大学ではすでに真空管式コンピュータのTACの開発プロジェクトが進行中であり、高橋研でもこのプロジェクトに参加していたが、手許に置いて使えるもっと簡単な方式のものをほしいと考えていた。これがパラメトロンの発明につながったことになると思われるが、パラメトロンを演算素子に使用した本格的なコンピュータPC-1の開発試作が行われた。

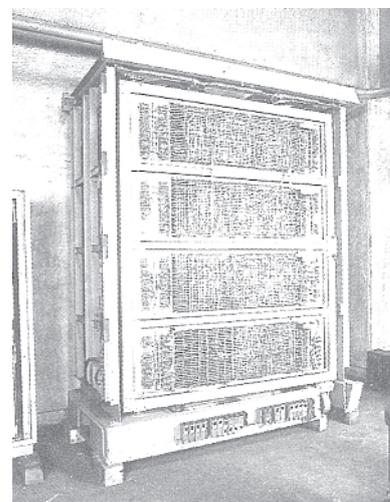
PC-1製作の前にその1/4のPC-1/4が

作られ、高速桁上げ回路の正当性を確認された。PC-1は命令語18ビットの短語、数値は短後8ビット、長語36ビットの固定少数点2進法コンピュータで、命令体系はEDSACに似ているが一部変更が行われている。

PC-1の記憶装置は512短語で、演算時間はロード、加減算が0.4ms、2進36桁の乗算が4.4ms、除算は16.1msであった。当時東京大学理学部で利用できる唯一のコンピュータであったから、種々の科学計算に使用された。プログラミング手法の研究としては割り込み処理プログラム、高速フーリエ変換プログラム、加法定理による楕円関数ルーチンなどがあった。

1959年夏の日本物理学会主催の“電子計算機”に関する講習会ではPC-1を用いてプログラミングの実習が行われた。

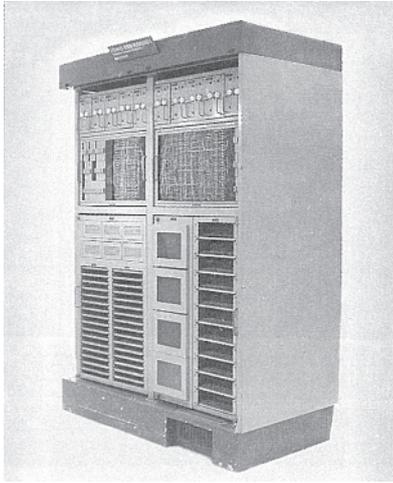
PC-1の成果にもとづき東京大学では大型高速のパラメトロンコンピュータPC-2を開発した。<図4.1>励振周波数を6MHzに高めてクロック周波数をあ



【図4.1】大型パラメトロン・コンピュータPC-2
13,000個のパラメトロンを使用
(国立科学博物館所蔵)

	PC-1	PC-2
方式	2進法並列	2進法並列
励振周波数	2MHz	6MHz
数値語 固定小数点	36ビット	48ビット
浮動小数点	—	仮数部 36ビット 指数部 12ビット
命令語	18ビット	24ビット
記憶装置	1アドレス 磁心記憶装置	1+1/2アドレス 磁心記憶装置
演算時間 加算	0.4ms	0.04ms
乗算	4.4ms	0.3ms
除算	16.1ms	1.5ms
パラメトロン使用数	4,300個	13,000個

【表4.1】東京大学で開発されたパラメトロン・コンピュータPC-1およびPC-2の概要



【図 4.2】 MUSASINO-1
パラメトロン・コンピュータで
最初に稼動したもの
(NTT 情報流通基盤総合研究所蔵)

げ、48ビット／語の浮動小数点演算回路、高速アドレス計算回路を装備し、13,000個のパラメトロンを使用した。

PC-2はFACOM 202として富士通で製作され、東京大学物性研究所にも1台納入された。物性研では固体中のバンドエネルギー計算に使用され世界第一級の計算が出来たといわれる。物性研究所ではISSP ALGOL コンパイラが開発された。

現在PC-2は国立科学博物館筑波資料館に保存されている。

伝送方式	並列方式
数字表現法	40ビット／語
	2進法
	固定小数点方式
命令形式	単一番地の命令1対
演算命令	約130種
主要部品	
パラメトロン	制御装置 1600個
	演算装置 2800個
	記憶装置 1000個
	合計 5400個
真空管	演算、制御装置 280本
	記憶装置 239本
	合計 519本
パラメトロン励振方式	
励振周波数	2.4MHz
繰返し周波数	6kHz～25kHz
磁心記憶装置	
書込み方式	2周波重ね合せ
読取方式	2倍高調波発生
記憶容量	256語
入出力装置	和文電信用6単位
	紙テープ、パリティ
	チェック付
入力装置	光電式(200字/秒)
	電信用局内送信機
	(12字/秒)
出力装置	電信用局内用さん孔
	機(12字/秒)
所用電力	一次側全入力9kVA
	定電圧出力5kW

【表 4.2】 MUSASINO-1 の主要諸元

2) 電気通信研究所⁽²⁹⁾

a) 開発経緯 MUSASINO-1は電気通信研究所で開発されたパラメトロンコンピュータで、1957年3月に稼動し、パラメトロンコンピュータとして最初に稼動したコンピュータとなった。MUSASINO-1の名称は当時の電子応用研究室長喜安善市により命名された。

コンピュータの研究は1953年から開始し、1954年にパラメトロンが発明されたためパラメトロンの実験的研究を行いその技術を確認した。イリノイ大学留学より帰国した室賀三郎がコンピュータ試作のリーダーとなり、ILLIAC Iのライブラリを利用できるようMUSASINO-1の論理構成をILLIAC Iの命令体系とほとんど同一とし、パラメトロンを演算素子として試作することになった。室賀三郎が論理設計を、山田茂春が記憶装置を、高島堅助がパラメトロン素子と励振装置を担当した。記憶装置は2周波方式による磁心記憶が採用された。

磁心は東京電気化学、磁心特性測定器は日本電子測器のものを用品、パネル製作は大井電気に、パラメトロン励振用電力増幅器は日本電気に依頼した。1956年春に試作が完了し試作費用は約1,500万円であった。1957年3月に32語の記憶装置をもつプログラム制御方式のパラメトロンコンピュータが初めて誕生した。

1年後には記憶容量は256語に拡張され、所内一般の数値計算サービスが実施された。その後電気通信研究所で実用化された眼鏡形パラメトロンを使用し、MUSASINO-1と同じ論理構成のM1-Bが富士通で製造された。

b) 主要な諸元 MUSASINO-1は励振周波数2.4MHz、3相繰返し周波数6kHz以上25kHzまでの範囲で動作する。20kHzの場合の加減算平均時間は1.01～1.35msとなる。主な諸元を<表4.1>に示す。

3) 東北大学⁽³⁰⁾

高精度演算が可能な科学技術計算用

の高性能コンピュータが東北大学電気通信研究所および日本電気社内より求められ、両者によ大型パラメロン・コンピュータ SENAC (NEAC-1102) の共同開発が1956年にスタートした。

SENACは下記の特徴をもっている。

- ・磁気ドラムを用いて1024語の大容量記憶装置を実現
- ・固定小数点演算モードと浮動小数点演算モードを、命令により切り換えられる。
- ・2組のアクムレータと加算回路を持ち、倍長演算が容易に行える。
- ・5個のインデックスレジスタによるインデックス修飾が出来る。
- ・先回り制御方式が採用されている。
- ・語長が48ビットで演算精度が高い。
- ・命令語が24ビットで、1語に2命令格納できる

SENACは10,000個のパラメロンを使用した。日本電気で製造され東北大学には1958年3月に設置され、同年11月より計算センター公開された。

4.3 企業における研究開発

4.3.1 日立製作所⁽³¹⁾

1) HIPAC MK-1

1956年に日立社内の電線工場から中央研究所に対して弛度張力の計算のためコンピュータの開発依頼がなされたことがデジタルコンピュータ開発のきっかけになっている。当時トランジスタは点接触方式のもので信頼性が低くまた高価であったため、安価で信頼性が高いと思われるパラメロンが演算素子として選択された。記憶装置は安全と思われる磁気ドラムが採用された。

1957年12月にプログラム内蔵式コンピュータとして稼動し、企業のパラメロンコンピュータでは最初のものとなった。本機は現在日立製作所中央研究所に保存されている。

2) HIPAC 101

1959年6月にパリで開催される展示会 Automath に出品するために改良され

たのがHIPAC 101である。約7ヶ月で完成し、下記の点が改良された。

- ・論理素子としてめがね形パラメロンの採用
- ・磁気ドラムの制御回路のトランジスタ化
- ・紙テープを6単位から8単位に変更し、鍵盤、読取機、さん孔機、プリンタ、光電式読取機を任意組み合わせで動作可能にする。
- ・パラメロン動作速度をキーイング周波数20kHzにあげ、磁気ドラム回転数を9,000rpmに上げ高速化をはかる。
- ・インデックスレジスタの多重修飾の実現

パリの展示会ではロダンの考える人の絵をタイプライターでプリントし好評であった。HIPAC 101はその後工場製品化され1960年に出荷された。

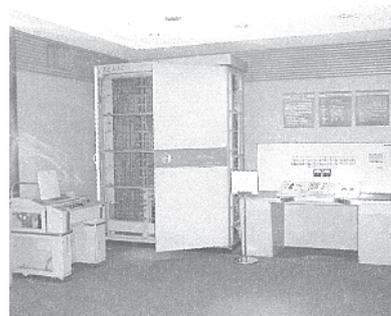
3) HIPAC 103

高度な科学技術用コンピュータとして開発された。記憶装置は磁気コアを主として磁気ドラムを併用。命令セットは浮動小数点命令を含め科学技術計算用に充実させた。約30台販売され、大学・研究所向けのベストセラーとなった。

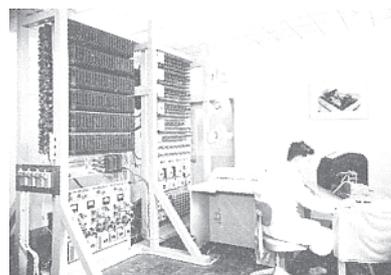
4.3.2 日本電気⁽³²⁾

1) NEAC 1101

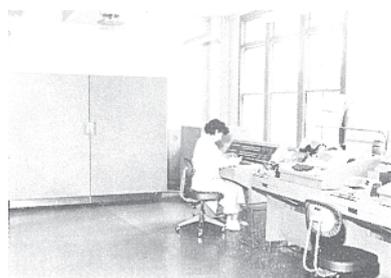
1954年ごろからコンピュータの研究を開始していたが、パラメロンが発明されたのでこれを取り上げて基礎実験を重ね、1ターン形トランス結合方式を考案し、これを用いて最初のパラメロンコンピュータNEAC1101を1958年3月に完成した。このコンピュータは科学技術計算用を指向し、浮動小数点方式を採用している。パラメロンの使用数は3600個、記憶装置は交流2周波法を用い記憶容量は256語(後に512語に拡張)で、命令は29種、加減算3.5ms、乗除算8msの性能であった。NEAC 1101は研究所内の科学技術計算にその後約8年間使用された。NEAC 1101の開発成果はその後の日本電気における



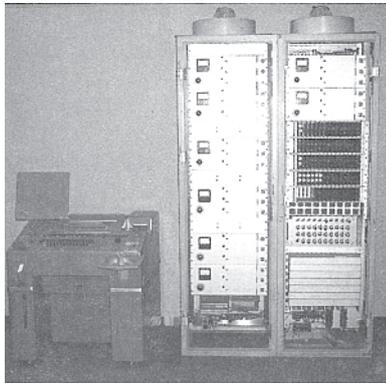
【図4.3】 SENAC (NEAC-1102)
東北大学・日本電気が共同開発した
パラメロン・コンピュータ



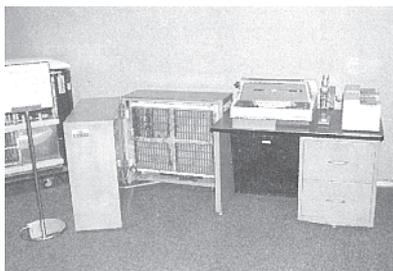
【図4.4】 HIPAC Mk-1
日立製作所中央研究所で開発された
パラメロン・コンピュータ(当時)
(現物は日立製作所中央研究所蔵)



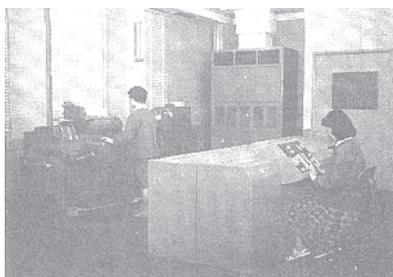
【図4.5】 HIPAC 103
科学技術計算用パラメロン・
コンピュータ(日立製作所)
(パラメロン・パッケージを
日立製作所で保存)



【図 4.6】 NEAC 1101
日本電気・研究所で開発された
パラメトロン・コンピュータ
(日本電気所蔵)



【図 4.7】 NEAC 1210
事務用超小型パラメトロン・
コンピュータ (日本電気)
(日本電気所蔵)



【図 4.8】 FACOM 212
パラメトロン・コンピュータ
(富士通新規製造)
((社) 日本電子工業振興協会
「電子工業振興 30 年の歩み」より)

パラメトロンコンピュータの製品開発に大きく貢献した。

2) SENAC (NEAC1102) /NEAC1103

高精度演算が可能な科学技術計算用の高性能コンピュータが東北大学電気通信研究所および日本電気社内の伝送部門より求められ、両者により大型パラメトロン・コンピュータ SENAC が共同開発された。パラメトロン 10,000 個を使用して製作され、東北大学には 1958 年 3 月に納入された。

NEAC 1103 は、NEAC 1102 に 1～2k 語の磁心記憶をつけ、磁気テープ装置、外部磁気ドラム装置、ラインプリンタなどの周辺装置を強化したもので、1960 年 3 月に防衛庁技術研究所に納入された。日本電気社内にも設置されフィルターの設計などの社内の技術計算にその後約 10 年使用された。

3) NEAC 1201

事務用の汎用小型コンピュータとして企画され、当時の常識よりも 1 桁低い価格の実現を目指した。演算素子としてパラメトロンを、記憶装置として磁気ドラムを採用した。このコンピュータは国産としてだけでなく世界でもはじめての超小型コンピュータとして予想台数 (200～300 台) をはるかに上回る台数が売れ、改良機種 NEAC 1210 を含めると 800 台以上になった。これによって国産の小型コンピュータの基盤を確立したといわれた。

4.3.3 富士通⁽³³⁾

1) FACOM 212A

日本電子測器でパラメトロンコンピュータを開発していた山田博ら開発技術グループは 1957 年 9 月に富士通に移った。そして事務用パラメトロンコンピュータ FACOM 212A の開発を開始し、1959 年 6 月に日本電子工業振興協会に納入された。これは 10 進法固定小数点方式のコンピュータで、トランジスタ式コンピュータが出るまでに約 30 台出荷された。

2) FACOM 201/202

電電公社電気通信研究所から MUSASINO-1 の商品化を委託され、同研究所の指導のもとに同一の論理構成であらたに開発されたためね形磁心のパラメトロンを用いて商用機 FACOM 201 を製作し、MUSASINO-1B として 1960 年 3 月に同研究所に納入した。

東京大学高橋研究室では PC-1 について PC-2 の開発が計画され、同研究室の指導のもとに富士通が製作し、1960 年に FACOM 202 として商品化し、同研究室と東京大学物性研究所に納入した。

4.3.4 日本電子測器⁽³⁴⁾

日本電子測器は 1952 年ごろレンズ設計用の計算機を作ることを計画した。始めは機械電子式計算機の試作を行ったが、パラメトロンの発明とともにパラメトロンコンピュータの開発を行うことになり、東京大学高橋研究室で使用するパラメトロン素子や励振電源を製作した。1955 年にパラメトロン 300 個を使って三つ山くずし (NIM) をするゲーム機 “ニムマスタ (NIMMASTER)” を応用物理学会春季大会に展示した。

その後高橋研究室の山田博が日本電子測器に移り、1955 年 9 月よりパラメトロンコンピュータの開発を開始した。パラメトロン 4,300 個を使用して PD 1516 を 1956 年 10 月に完成した。内部には 10 進 15 桁のレジスタ 16 個があり、数値は 3 余りコードで表現し、10 進 14 桁プラス符号を取扱えた。記憶容量が少なかったためプログラムは内蔵せず、外部からキーボード、紙テープなどにより与え、サブルーチン用 64 ステップのプラグボードが付けられていた。

1957 年 9 月に山田博らの計算機開発グループは富士通信機製造に移籍され、以降の開発は富士通信機製造で行われた。

5. トランジスタコンピュータ

5.1 大学・研究所における研究開発

5.1.1 電気試験所⁽³⁵⁾

1) ETL Mark III

電気試験所では1954年から電子部においてコンピュータの研究を開始した。最初に試作したのは点接触形トランジスタを用いたETL Mark IIIで、リレー式のETL Mark I、Mark IIにつづくということで後藤以紀所長が命名した。

論理基本回路については米国標準局(NBS)で開発された真空管コンピュータSEACのダイナミック回路をもとにした能動素子を少なくする方法をとった。国産唯一の高速トランジスタT-1698(東京通信工業製(後のソニー))を改良したものの約130本およびゲルマニウムダイオード約1,800本を使用した。基本回路はトランジスタ、ダイオードのほか、電磁遅延線、パルストランス、コイル、コンデンサなどが含まれた。基本回路の組合せは約300枚のプラグイン・パッケージに分割して収容された。クロックパルスは4相1MHzとした。

主記憶装置は金石研究所の協力により光学ガラスの超音波遅延素子を開発した。遅延時間512 μ sで、1MHzのクロックに同期して512ビットを記憶する。これを4本使用した。入力装置は機械式紙テープ読取機、出力装置はランプおよびテレプリンタであった。

アーキテクチャはEDSACのサブセットに近い。1956年4月末に製作が終わり、7月にプログラムが動作した。トランジスタの劣化がひどかったがプラグイン方式の実装方式をとったため、調整が急速に進んだ。わが国ではFUJICに次いで2番目のコンピュータとなった。

この時点ではトランジスタコンピュータとしては米国ベル研究所のTRADICが1954年に試作されていたが、これは記憶装置がなく、プログラムはパッチボ

ードによっていた。また英国のマンチェスタ大学も1954年にトランジスタの乗算器の試作を発表しているが、プログラム記憶式のコンピュータではない。したがって『電試ニュース』の1956年8月号でのMark III完成の発表では、「これはトランジスタ化した計算機としてはわが国で最初のもので、世界で3番目(プログラム記憶方式のトランジスタ計算機としては世界最初)に完成をみたものである」と述べている。

2) ETL Mark IV

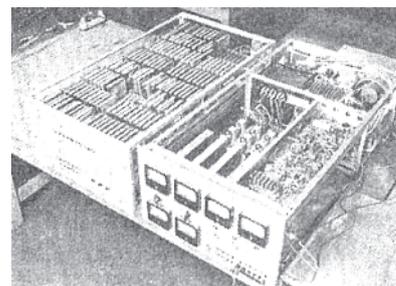
1956年10月頃からMark IVの開発が開始された。点接触型トランジスタは不安定で生産中止の方向であったため、低速ではあったが接合形トランジスタを採用した。基本回路はダイナミック・フリップフロップであるが、クロックは4相ではなく単相にした。

Mark IVの基本回路の特徴は次のように述べられている。

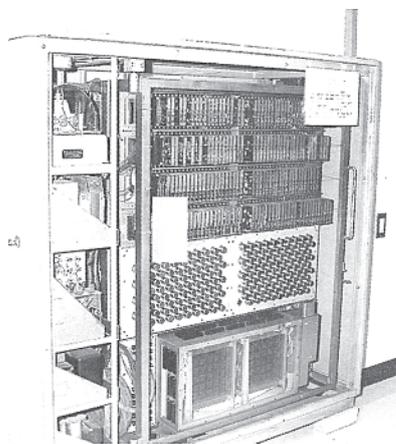
- ・トランジスタの使用本数を極力少なくし、基本回路あたり1本とする。
- ・必要な論理演算はすべてダイオードと変成器によって行う。
- ・変成器の使用により、十分な電力利得をファンアウトが大きい。
- ・内部でちょうど1クロックパルス間隔の遅延があるので、論理設計が簡単で見通しがよい。

回路が低速になったためクロックパルスは180kHzとなり、記憶装置も磁気ドラムを採用することになった。Ferranti社製の高速磁気ドラムに近いものを作ることにし、機械的な部分を北辰電機に、磁気的な部分を東京通信工業(後のソニー)に依頼した。

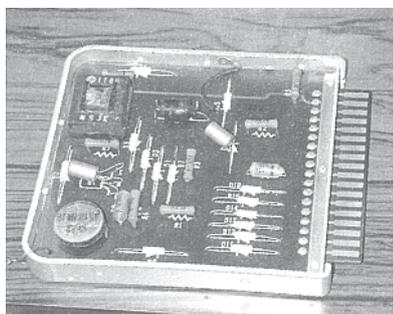
Mark IVはMark IIIとは異なり内部10進のコンピュータで、これは主要用途が事務計算に移っていきだろろうと思われたこと、主記憶が低速なため10進2進変



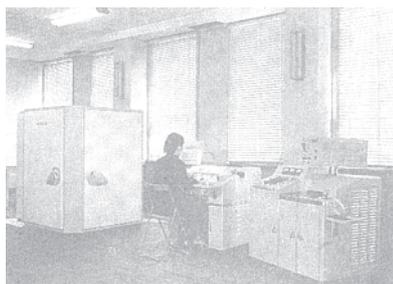
【図 5.1】 ETL Mark III
電気試験所が1956年に開発した
世界初のプログラム内蔵式
トランジスタ・コンピュータ



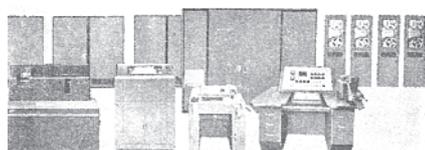
【図 5.2】 ETL Mark IV A
電気試験所が1957年に開発した
トランジスタ・コンピュータの実用機
(国立科学博物館所蔵)



【図 5.3】
京都大学 KDC-1
トランジスタコンピュータ
論理パッケージ（個人所蔵）



【図 5.4】 NEAC 2201（日本電気）
わが国最初の商用トランジスタ・
コンピュータ
（（社）日本電子工業振興協会
「電子工業振興 30 年の歩み」より）



【図 5.5】 NEAC 2203（日本電気）
事務処理の EDPS を指向

換にも時間がかかることなどによる。
計画開始から13ヶ月後の1957年11月
に完成した。

Mark IVは非常に安定して動作し、製
作も容易だったので、Mark IVの特許、
ノウハウを用いてMark IVをベースにし
た商用コンピュータが日本電気、日立
製作所、北辰電機、松下通信工業など
で相次いで開発された。

3) ETL-Mark V (HITAC 102)

電気試験所においてはETL-MK IVの
完成に引続いて1958年より10進浮動
小数点方式のETL-Mark Vの開発が、
高橋茂、矢板徹、相磯秀夫を中心に発
足した。機械の製作は日立製作所に発
注され、1960年5月に完成した。

5.1.2 京都大学

京都大学の矢島脩三らは日立製作所
と共同でKDC-1（京都大学デジタル
型万能電子計算機第1号）を開発した。
これはわが国大学初のトランジスタコン
ピュータで、クロック230kHz、浮動小
数点演算機構をもつ。磁気ドラムに加え
て磁心記憶と磁気テープ装置を開発し
た。KDC-1用に論理回路テスターも開
発された1959年12月に稼動し、1960
年8月に京都大学計算センターに設置さ
れセンターにて15年間使用された。日
立製作所でHITAC 102Bとして商品化
され、経済企画庁、自立バブコック社
に納入された。

5.2 企業における研究開発

電気試験所におけるトランジスタコン
ピュータの成功により、トランジスタコ
ンピュータの研究開発が一斉に始まっ
た。とくにETL Mark IV形の製品開発
については下記のような機種が相次い
で開発された。

日本電気：NEAC 2201
2202
2203
2204

2205

2206

日立製作所：HITAC 102(ETL Mark V)

301

501

北辰電機：HOC 100

HOC 200

松下通信工業：MADIC-I

5.2.1 日本電気⁽³⁶⁾

1) NEAC 2201

日本電気では通信機器のトランジス
タ化が先行していたが、実用的なトラン
ジスタコンピュータ商用機の開発のため
電気試験所に技術指導を求め、NEAC
2201の開発に着手した。この開発は
金田弘、宮城嘉男らを中心に進められ、
1958年9月に完成し、電子工業振興協
会の電子計算センター設置され使用が
開始された。このコンピュータは1959
年6月にパリで開催されたAutomath展
示会に出品されたが、トランジスタコン
ピュータとしては世界ではじめての公式
な展示実演であった。他国からもトラン
ジスタコンピュータの出品はあったが実
際に動いたのはNEAC 2201だけであっ
た。

このコンピュータは10進10桁を1語
とする10進法を採用し、アドレスも10
進法がとられた。記憶装置には北辰電
機の磁気ドラムを使用し、1040語構成
として40語分は1周上に5回同じ内容
を記憶しアクセス時間を短縮した高速ア
クセス記憶を実現した。

2) NEAC 2203

NEAC 2201をベースに本格的な事
務処理を目的としたNEAC 2203が企
画され、金田弘、宮城嘉男、北村拓
郎らを中心に設計を開始し、第1号機
を1959年5月に第1号機を電子工業
振興協会に納入した。2号機が8月に
東京電力(株)に納入された。それに続き
30台が出荷され、事務処理のEDPS
(Electronic Data Processing System)
化を中心に各分野で活躍した。

当時のトランジスタの進歩は著しく、信頼性や動作特性に顕著な改善が得られ、クロックパルス発生供給回路、磁気ドラム記憶装置の書込み回路など大電力高周波パルス回路もすべて固体回路化された。

記憶装置は磁心記憶がまだ高価であったため、磁心(240語)、高速磁気ドラム(2k語、12,000回転)および磁気ドラム(10k語、15,000回転、10台まで)の3段の階層構成がとられた。語長は10進12桁に拡張され、命令数もレジスタ数も強化された。

この開発にはEDPSを指向して周辺装置ならびにその制御方式の開発に力が注がれ、カード読取装置、カード穿孔装置、ラインプリンタ、磁気テープ装置などが開発され接続された。この計算機には割込み機能がついていて、時分割により3種のプログラムを走らせることができた。

当時は現在のようなオペレーティングシステム概念はまだなく、業務プログラムの開発がそれ専用のオペレーティングシステムの開発を含んでいたといえよう。使用者はイニシャルプログラムを使用して機械語でプログラムを作っており、逐次標準サブルーチンが拡充されていた。一方小規模ながらアセンブラやコンパイラの開発も始まっていた。

また科学計算用コンパイラNARCが開発されたが、これはわが国最初の商用コンパイラであった。このほかNEAC 2203用には2パスアセンブラも開発されたが、これらのアセンブラやコンパイラは磁気ドラム2,000語、紙テープ入出力装置という基本構成をもとに開発されたため、目的プログラムを得るのに時間がかかりすぎ、大部分の利用者は機械語でプログラムを作った。

シンボリック・インプットプログラム(SIP)は、電子工業振興協会で森口繁一(東京大学)の指導で共通仕様まとめられ、NEAC2203用SIPが開発された。

3) NEAC 2202/2204

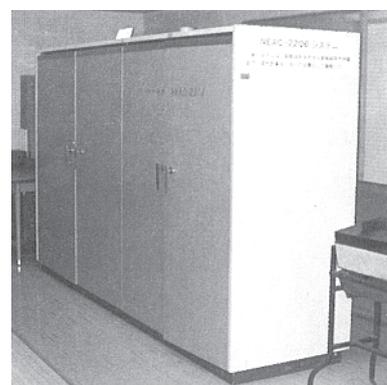
日本電気は山一証券から株式売買窓口業務の機械化の相談を受け、1958年春、石井善昭、斎藤将人らを中心にオンライン・リアルタイム計算機NEAC 2202の開発に着手し、1959年12月に完成出荷した。株式売買の窓口において顧客対応の伝票処理を即時に処理するもので、窓口端末装置には紙テープさん孔タイプライタを使用するものであるが、演算処理が比較的簡単で短時間ですむのに対し入出力動作が低速であるので、時分割多重処理をして複数台の窓口装置で同時使用する方式が計画された。

記憶装置には小容量(27語)ながら磁心マトリクス記憶が使用された。プログラムはプログラムボード上に組み入れ、税率などの定数に対して100語収容できるプラグ式で半固定化した常数盤が設けられた。また伝票のフォーマットコントロールや定型的な入出力情報は端末装置のプログラムテープによる制御にまかせられるなど計算機本体の負荷の軽減が図られた。NEAC2202は1959年末に完成し、11台が証券会社に納入された。

NEAC 2202のオンラインリアルタイム処理、時分割多重処理の基本思想を受け継ぎ発展させたNEAC 2204が1940年に開発に着手され、翌年9月に完成、1号機が山一証券株式会社に設置された。記憶装置や演算能力を大幅に増強し、プログラム内臓方式を導入、さらにファイル装置、入出力装置を整備するなどして、今日の銀行で見受けられるオンラインバンキングシステムの原型ともいべきシステムが作られた。

4) NEAC 2206

NEAC 2203の上位機として大容量高速の入出力装置の性能を生かし、高性能な大型汎用コンピュータシステムを構成することを目的として開発された。<図5.6>高速論理回路、磁心記憶装置の採用、多重処理におけるプログラム相互の独立性を考慮した処理機構実現により、他のプログラムを同時処理しながら



【図5.6】NEAC 2206 (日本電気)
大阪大学計算センターで
用いられたもの
(大阪大学工学部計算センター所蔵)



【図 5.7】 HITAC 301
トランジスタ・コンピュータ
パッチ・ボード、パッケージを
日立製作所で保存
(写真は日立製作所所蔵)

ら、大量データの分類を高速で行うことを可能にした。

5.2.2 日立製作所⁽³⁷⁾

1) HITAC 301

1957年6月に戸塚工場無線部無線設計課にコンピュータ係が、翌年3月に無線部コンピュータ設計課が設置された。日立製作所として最初のトランジスタコンピュータは電気試験所の技術指導を受けて1958年5月ごろから開発に着手した。

ETL-MK IVの回路方式はほぼそのまま採用し、10進直並列演算方式、磁気ドラムの採用など方式的にもETL-Mark IVの影響を強く受け、中央研究所のHIPAC-MK1が技術計算を目的としたのに対し、事務用計算機を指向した。語長は符号プラス12桁に拡張し、1語に2命令入れるペアオーダ方式とし、オーバーフロー検出や、入出力用バッファレジスタの設置による演算と入出力の一部同時動作をはかるなどの工夫をした。また磁気ドラムは12,000rpmの高速性と1,960語の容量をもつ当時としては最高のものを開発した。

このトランジスタコンピュータはHITAC 301と命名され、着手約1年後の1959年4月に完成し、5月に日本電子工業振興協会に納入された。

1号機の経験をもとに多くの改良設計がなされ、またカード入力装置や磁気テープ装置も開発され、HITAC 301に接続されて事務用計算機として完成した。引続きコアメモリ(200語)の接続なども行われた。

2) HITAC 201

1960年に事務計算を主体とし中企業を対象に安価で手軽に設置して運用のできる小型計算機という目標のもとにHITAC 201を開発した。価格については最小構成のものを当時としては非常に安い500万円程度を目標とし、検討が行われた結果、下記の目標が設定された。

- 1) 低価格の磁気テープ装置を開発し、ソートが可能な4台程度のデッキ数

を接続可能とする。

- 2) カナ文字入りラインプリンタを接続する。
- 3) 紙テープ入出力とタイプライタ機能をもつ万能入出力装置を数台接続可能とする。
- 4) 小型でも記憶容量は4,000程度もち、事務計算に便利な命令体系をもつ。
- 5) 電動計算機や会計機にくらべ、100倍程度の速度を有する。

基本回路はHITAC301のものを改良し、実装密度も向上させた。磁気ドラムは電電公社通信研究所の指導をうけ、メッキ方式によるものがHIPAC 101用に開発されていたが、さらにさらに大容量低コスト化し、ベルト駆動で9,000rdm、100V 1φの磁気ドラムを開発した。

当時の磁気ドラムはコーティングが主流で、外部空気を取入れた冷却方式を採用していたが、メッキ方式の採用と完全密封方式を特長とした磁気ドラムは信頼性が高く、セールスポイントとなった。

HITAC 201では磁気ドラムを記憶装置として使用するだけでなく、アキュムレータなどの各種レジスタを磁気ドラム上で一種の遅延メモリとして構成させて使用し、従来直並列であった演算回路も完全直列方式にすることと合せて論理回路数の削減がはかられた。

磁気テープ装置としては、低価格化のために小型リール(容量30万桁)を採用し、速度は1,000桁/秒の仕様で、1台の装置に4台のユニットを実装し、制御回路の共用化をはかった。小型のシステムにもソート/マージ可能な4デッキの磁気テープ装置の実現により、HITAC 201のセールスポイントとなった。

この試作機は昭和36年3月に完成し、本格的な小型事務用計算機の登場ということで市場の注目をあびた。

3) HITAC 5020

1960年4月、東京大学の真空管式計算機TACの中心的設計者であった村田健郎と中澤喜三郎が日立製作所戸塚工



【図 5.8】 HITAC 201
事務用小型トランジスタコンピュータ
処理装置を日立製作所で保存
(写真は日立製作所所蔵)

場に入社した。村田は「Hitachi Very High Speed Computer開発覚え書」(HITAC 5020の命令方式の基本となった「FABM」方式の構想が示され、方式設計の出発点を示したもの)という文書をコンピュータ設計部に示した。これはF(Function)、A(A-reg. アキュムレータ)、B(B-reg. インデックス・レジスタ)、M(Memory)を統一的に扱うことを意図していた。

語長は36、40、48ビットなどが検討されたが可変長データ処理の必要性から32ビットとした。ビットワイス可変長方式が考案され、立教大学島内剛一の協力もえて1960年末にほぼ命令体系がまとまった。当時IBMのSTRETCH(7030)が32ビット/64ビットの語長を採用していたが、他には32ビットを採用しているものは無かった。

1960年7月から基本回路の検討が開始され、12月にダイオード論理とエミッタフォロワ回路と電流切替型回路による再生増幅器という方式を決定し、ドットメサ型のHS-510を用いて18MHzで動作できる見通しをつけた。

FABM方式は従来の方式に比べ、多数のレジスタを必要としたが、カラーTV用として開発が行われていた電磁遅延線を用いて、1本のケーブルに18ビット程度の情報を遅延メモリとして記憶させることにより解決した。

大型コンピュータの代表であるIBM 7090並みの処理能力をもつ大型機を上記のハードウェア技術の組合わせにより、直列的な論理構造で実現できる見通しを得て1961年年から設計が開始され、1962年11月に試作機の火入れ式が行われた。この時点でコアメモリが完成していなかったため、電磁遅延線メモリを用いて動作確認を行い、引続き2,048語のコアメモリを接続して1963年年5月に第1次の試作が完了した。この試作機はのちに上野の国立科学博物館に寄贈され、国産大形計算機第1号として展示されている。

製品化設計に際しては種々改良の手が打たれ、トランジスタはエピタキシャルメサ系の3966Hに変更された。クロックパルス(2相 18MHz)を位相のばらつきを押えて供給する方法にも改善がなされた。また本格的なチャンネル構造の入出力制御方式が検討され、各種入出力装置のためのチャンネル設計試作が行われ、1964年4月システムの試作を完了した。

1965年4月に製品第1号機は京都大学に納入され、引続き7月には電電公社通信研究所と東京大学に納入され、国産初の本格的な大形機誕生ということで注目をあびた。

HITAC 5020の開発に引続いて、5020と上位互換性をもち、4ビットの直並列処理と本格的な先行制御によって性能を8から12倍向上させた5020 E/Fの開発が始められ、1966年9月に試作機が完成した。

HITAC 5020のソフトウェアは本格的なモニターを計画し1962年9月から開発が開始され、基本部分が昭和1965年3月、モニタ1が9月に完成した。

5.2.3 富士通信機⁽³⁸⁾

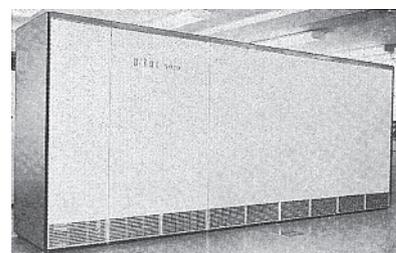
パラメترون式計算機の開発と同時にトランジスタ式計算機のための基本回路の研究が桜井正夫や二宮正一によって進められた。試験、保守に容易なスタチック回路が採用され、クロック200kHzの回路を完成した。

1) FACOM 222

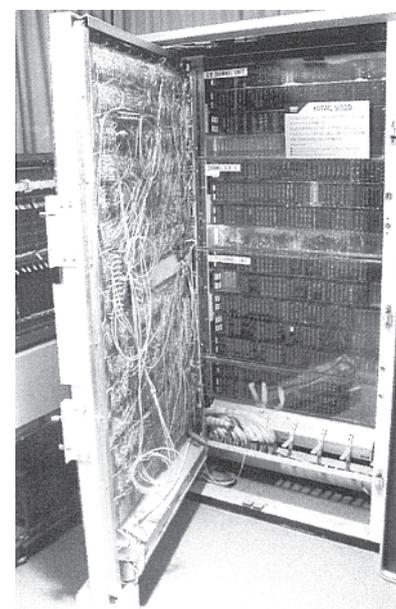
1960年にプロトタイプFACOM 222Pの試作が完了し、製品としてのFACOM 222Aの1号機は1961年11月に(株)協栄開発センタに納入された。

FACOM 222では入出力装置の同時並行動作や入出力データの編集に対する新しい方式を組み入れ、かつりレー式計算機の経験にもとづき、自己検査機能に対してもできるだけ厳密な方式を採用した。

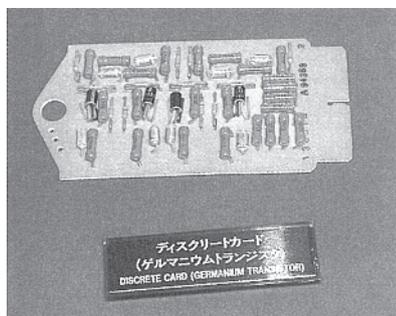
内部コードはすべて自己検査符号を



【図 5.9】 HITAC 5020
大型トランジスタ・コンピュータ
(写真は日立製作所所蔵)



【図 5.10】 HITAC 5020
チャンネル部筐体
(日立製作所所蔵)



【図 5.11】 FACOM 222
トランジスタ・コンピュータ
ディスクリート・カード
(富士通信機製造 (現富士通))



【図 5.12】 FACOM 222
(富士通信機製造 (現富士通))
〔「社史Ⅱ」(富士通)より〕

使用し、演算関係では5-2進コードと5から2をとるコードを併用し、磁気テープについては5から2をとるコードと2から1をとるコードを、ほかはすべて5から2をとるコードを採用した。この完全検査方式の採用は計算結果が常に正確であるという使用者の確信につながり、非常に有効であったと報告されている。

FACOM 222Aでは主記憶は磁心記憶装置のみとなり、4,000語を基本として2,000語単位で最大10,000語まで実装可能で、磁気ドラム装置は補助記憶として使用された。

FACOM 222Aのもつ特徴としては、次の2点がある。

1) 固定語長と可変語長の2組の記憶装置の採用

2) けた指定(フィールド選択)の採用
記憶装置は磁気ドラムや磁気テープ装置以外の入出力装置と接続され、その特長とする編集機能が活かされている。この方式は続いて開発されたFACOM 231や230-30など可変語長計算機へ発展していった。けた指定はすでにリレー式計算機FACOM 514/524に採用され有効であったので、222Aにも採用されたが、これと独立にIBM 7070/7074などにも採用された。

磁気テープ装置を接続する際の能力拡大のため、FACOM 322が開発された。322は222Aの記憶装置を共有して磁気テープ装置を効率よく接続することを可能にした。322を接続した222AはFACOM 222Dと呼ばれた。これは一種の複合計算機システムとみることできる。

2) FACOM 241

小型の事務用コンピュータの必要性からFACOM241が開発された。241は222Aから事務用としては不必要な点を除いて小型化をはかったもので可変語長機能をもった中型機であった。FACOM 241の1号機は241C型が1962年12月関西電力に納入され、その後新しい入出力装置の接続を行い、チャンネルの一般

化をはかった241D型が開発された。素子としては222と共通で、方式的にもかなり類似した特徴を備えていたが、ソフトウェア面では222と十分な互換性はとられていなかった。

3) FACOM 231

IBM 1401の発表に刺激され、より効率の良い可変語長コンピュータを実現するための検討が行われFACOM 231の仕様が決められた。

FACOM231の特徴としては

- ・ 1けたの数値を2けたの表現に変換またはその逆の変換を行う。
- ・ どのような種類のコードも使用できるようコード変換命令を置く。

前者は現在の8ビット/バイトにもつながらる。またFACOM231用に開発されたALGOLコンパイラは可変語長の特長を生かして、けた数が任意に指定できるように拡張された。

FACOM231の商用1号機は昭和38年4月神奈川大学に納入され、以降約100台を出荷し、当時の国産コンピュータのベストセラーの一つになった。また、1964年から米国ニューヨーク市で開催された世界博覧会の日本館に展示、運転された。

4) FACOM 230-50

通産省の指導のもとに1963年から1964年の間、富士通、沖電気、日本電気の3社が共同で大型コンピュータFONTACを開発した。富士通はこのセントラル・プロセッサを担当し、後にこれを商用化してFACOM230-50として発売した。この論理回路にはシリコン・トランジスタが用いられた。

5.2.4 東芝⁽³⁹⁾

1) TOSBAC-2100

TACとは別系列の事務用コンピュータ開発のため、天羽浩平らにより真空管式およびトランジスタ式のコンピュータが試作された。スタティック型トランジスタ回路のTOSBAC-STRが試作され、これにもとづきTOSBAC-2100が開発さ

れ1959年に出荷した。

10進法桁並列、語長は基本6桁、延長して10桁で、プログラムはパッチボードによる方式であった。ラインプリンタへ直接出力することができ、沖電気製ベルト式300行/分と新興製作所製ホイール式200～400行/分をサイラトロンで駆動した。1号機は1959年に神奈川県商工指導所へ納入され事務計算を行った。

2) TOSBAC-3100

TOSBAC-2100の基本回路をもとに200kHzに高速化しプログラム内蔵方式とした汎用中型コンピュータTOSBAC-3100が開発された。これは北辰電機製5,000語(65ビット/語)の磁気ドラムを内部記憶に持ち、10進固定語長、1語は12桁プラス符号、ビット並列・桁直列、2アドレス方式であった。固定小数点加算 $320\mu\text{s}$ 、浮動小数点乗算平均 4.69ms の性能を持ち、1960年に1号機を完成した。

3) TOSBAC-4100/4200

1950年代半ばから磁気テープ装置の試作研究が行われた。磁気テープを用いて事務処理を安価に行うため、磁気テープ照合機TOSBAC-4100が開発され、1959年度「通産省・鉱工業技術試験研究補助金」により完成した。JEIPACの名で1959年に日本科学技術情報センタに納入され、文献検索業務に使用された。

TOSBAC-4100をもとに内部記憶に磁心記憶をもち、キャラクタ単位にアドレスをもつ可変語長の事務用コンピュータTOSBAC-4200が開発された。IBM 1401に相当する中型事務用機で、1962年に1号機は西宮市役所に納入され税徴収事務に用いられた。

5.2.5 沖電気工業⁽⁴⁰⁾

1) OKITAC-5090

1959年にパラメトロン式のOPC-1、1960年にトランジスタ式で磁気ドラム記憶のOTC-6020、磁心記憶のOKITAC-

5080を試作した。5080をもとにOKITAC-5090が1961年に開発された。

OKITAC-5090はわが国で最初に内部記憶に全面的に磁心記憶を採用した製品であるが、これは東京大学元岡達の研究成果にあずかるところが大きかった。磁心記憶の採用により、入出力装置とのインターフェース部にバッファメモリを用いなくて、効率の良い高速入出力装置を使用できた。

数値語は10進法12桁/語、命令語は2命令/語のペアオーダ式で、クロック周波数200kHzのスタティック式フリップフロップを使用した。ビッグマーケットであった大学の要求を重視したため、発表後1年で30台、2年で120台売れ、当時のベストセラーになった。

2) OKITAC-5090H

1962年より大型機の開発を進め、OKITAC-5090の割込みレベルを増やし、オンラインシステムとしても使用可能なOKITAC-5090Hを1963年に発表した。これは1語42ビットのワードマシンで、64k語、サイクルタイム $5\mu\text{s}$ の磁心記憶をもつ。42ビット幅のバスや演算器を備え42ビット並列処理を1クロックサイクル($5\mu\text{s}$)で可能にした。演算レジスタ17個、インデックス・レジスタを15個もつ。

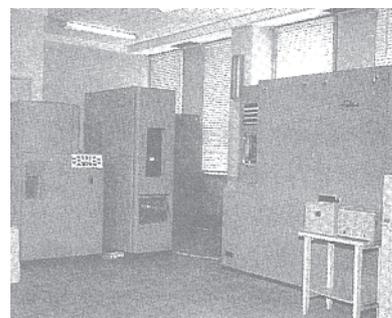
5090Hは九州大学など各地の大学、研究機関に採用された。

5.2.6 三菱電機⁽⁴¹⁾

三菱電機では1957年の通産省補助金による磁気ドラム開発、1958年に設置したBendix G-15の使用経験などがもとになり、コンピュータの研究開発が始まった。国鉄鉄道技術研究所の穂坂衛の基本設計による演算高速化装置の試作を受託し1959年に納入した。

1) MELCOM-1101

科学技術用コンピュータMELCOM-1101のパイロットモデルとして、クロック周波数200kHzでトランジスタによるスタティック論理回路を用いたMEL-



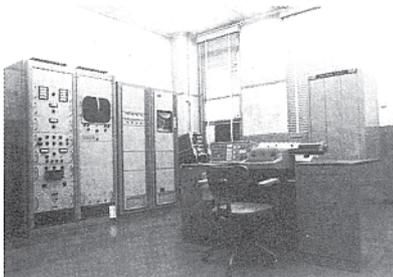
【図 5.13】 TOSBAC 2100
東京芝浦電気
((社)日本電子工業振興協会
「電子工業振興 30 年の歩み」より)



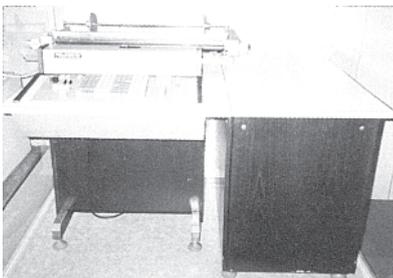
【図 5.14】 OKITAC 5090
わが国で最初に磁心記憶を採用した
トランジスタ・コンピュータ
(沖電気工業)



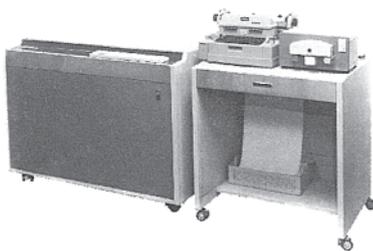
【図 5.15】 MELCOM 1101
トランジスタ・コンピュータ
(三菱電機) (国立科学博物館所蔵)



【図 5.16】 MELCOM 1101
トランジスタ・コンピュータ
学習院大学での当時の写真
(写真は三菱電機所蔵)



【図 5.17】 MELCOM 81
オフィスコンピュータ
(三菱電機)



【図 5.18】 MADIC II A
トランジスタ・コンピュータ
(松下通信工業)

COM LD1が研究所で開発された。MELCOM 1101は無線製作所で開発され、MELCOM LDとほぼ同一の方式をとり、演算付加装置FLORAをもち、微分解析用付加装置DDAの接続により最大100個の積分器を使う解析処理が可能であった。付加装置FLORAを併用することにより浮動小数点演算やその他の高速演算処理を可能にした。1語は32ビットプラス記号1ビットで、内部記憶としては遅延線形の磁気ドラム(容量約4000語)を用いている。

MELCOM 1101は1960年に完成され、1961年から20台が出荷された。学習院大学で使用されたものが、国立科学博物館に寄贈され保存されている。

2) MELCOM 81/82

1962年にフランスのMAM社の会計機を国産化したが、この会計機の機能とコンピュータの機能を結合した小型事務用コンピュータとしてMELCOM 81/82が開発され、1968年に発表された。1語は12桁プラス符号、命令は10進3アドレス方式、記憶装置は磁気ディスクを使用して最大12,000桁まで拡張可能である。プログラム言語COOLは事務用の10進数計算を簡単にプログラム出来る特徴をもっていた。

5.2.7 松下通信工業⁽⁴²⁾

1) MADIC I

1958年5月に松下電器産業通信事業部東京研究部(後の松下通信工業研究部)において試作を開始し1959年4月に完成した。これは電気試験所ETL Mark IVをもとにしたもので、方式、性能はほぼ同一であった。内部記憶は北辰電機製磁気ドラムを使用した。外観はテレプリンタを中央に配置したデスクタイプであった。

2) MADIC II

2進法直列演算方式を採用し、レジスタ類を自社製の磁気ドラム記憶装置上に配置することにより、部品数を大幅に減らして高信頼性、小型化、低価格化を

実現した。ハードウェアとして浮動小数点演算機構をもち、また科学技術サブルーチンを準備するとともに、東京大学森口繁一によるSIPやsmall ALGOLコンパイラの開発も行われた。

1961年10月に商品化1号機MADIC II Aが日本電子工業振興協会計算センタに、引続き同形機が大阪府立成人病センター、和歌山大学などに納入された。

5.2.8 北辰電機⁽⁴³⁾

1) 磁気ドラム

北辰電機(後の横河北辰電機、現在の横河電機)に対し、1956年に電気試験所からETL Mark IVの主記憶用に磁気ドラムの開発依頼があった。当時同社は、高速回転体の超精密加工を必要とする船舶用ジャイロコンパスのメーカーであったことによる。

当時の主記憶用磁気ドラムは小容量(28k~286kビット)、高速回転(20,000~10,000rpm)であった。ETL Mark IV用磁気ドラムの成功により、引続き日本電気NEAC 2201, 2203, 日立製作所HITAC 301などの主記憶に使用された。

併行して大容量・低速回転の補助記憶用磁気ドラムも開発され、MD 1001A(1Mビット)は近畿日本鉄道座席予約システムに使用された。

2) HOC 1100/200

HOC 100は電気試験所高橋茂らの指導をうけて試作した10進8桁、主記憶1,000語(磁気ドラム)をもつわが国初のプロセスコンピュータで、1958年の計測展に出品された。

HOC 200はアナログ入力、デジタル入出力、外部割込み入力などプロセスデータのリアルタイム処理を充実した商用プロセスコンピュータである。トランジスタ式、2進法、18ビット/語、主記憶2,816語(磁気ドラム)、プロセス入出力装置をもつ。1号機は電子工業振興協会モデルプラントに、2号機は東洋レーヨンに納入された。

6. 資料の保存状況

今回の産業技術史資料調査では電子情報技術産業協会より下記に14社に協力をお願いした。

- 沖電気工業(株)
- (株)東芝
- 日本アイ・ビー・エム(株)
- 日本電気(株)
- 日本ユニシス(株)
- (株)日立製作所
- 富士通(株)
- 三菱電機(株)
- 松下電器産業(株)
- シャープ(株)
- 横河電機(株)
- 松下通信工業(株)
- (株)トーキン
- TDK(株)

調査対象は第二世代までの真空管コンピュータ、パラメトロン・コンピュータ、トランジスタ・コンピュータとし、調査票を提出いただいた。

回答のあったもので現物の存在するものから、登録候補を選定した。当初60機種程度を予定したが、多くのものがすでに廃棄されており、25機種となった。(〈表6.1〉および『産業技術史資料の評価・保存・公開等に関する調査研究平成12年度報告書』参照) このうちシステム全体が残っているものは12機種にすぎず、キャビネットまでいれても16機種である。とくにトランジスタコンピュータの代表的なものでシステムとして残っているものはほとんどない。ユーザ側に保存されているものは調査がもれている恐れがあるので、今後も継続調査を行いたい。

種別	装置名	形態
真空管 コンピュータ	FUJIC	S
	TAC	C
	TAC	U
	阪大真空管計算機	S
	ENIAC 演算モデル	C
パラメトロン コンピュータ	PC-2	S
	HIPAC Mk-1	S
	HIPAC 103	P
	NEAC1101	S
	SENAC (NEAC1102)	S
	NEAC1210	S
トランジスタ コンピュータ	ETL Mark IVA	S
	NEAC 2203	P
	NEAC 2206	S
	HITAC 301	U, P
	KDC-1 (HITAC 102B)	P
	HITAC 201	C
	HITAC 5020	C, U, P
	MARS-1	P
	MARS-101	P
	FACOM 222	P
	OKITAC 5020	P
	MELCOM 1101	S
MELCOM 81	S	
HITAC 10	S	
磁気ドラム	MD-2A	U

S: システム C: 筐体 U: ユニット P: パッケージ

【表 6.1】登録候補一覧

謝 辞

今回の調査に関しては非常に多くの方にご指導ご協力をいただいた。

まず電子情報産業協会およびその会員の各社には全面的にご協力いただき、調査に多大な時間をさいいただき資料を提供いただいたことに探謝する。

矢島脩三京都大学名誉教授、牧之内三郎大阪大学名誉教授、安井裕大阪大学名誉教授、樹下行三大阪大学名誉教授、西尾章次郎大阪大学教授、正城敏博大阪大学講師、小谷東京農工大学教授、野瀬東京農工大学助手には資料提供およびご指導をいただいた。ここに感謝の意を表する。

情報処理学会歴史特別委員会高橋茂委員長はじめ委員の方々には当初より本調査についてご指導をいただき厚くお礼申し上げる。

最後に本プロジェクトの吉川委員長、鈴木副委員長、系統化ワーキンググループの寺西主査を始め委員の方々、国立科学博物館の佐々木部長、清水室長を始め関係者の方々に調査および報告書作成においてご指導ご支援いただいたことに感謝の意を表する。

註及び参考文献

- (1) 情報処理歴史特別委員会編：『日本のコンピュータ発達史』オーム社、(1998)では「現在我々がコンピュータとか計算機と呼んでいるものは、すべて半導体集積回路を主とする電子式である。これをわざわざ「電子」計算機とは呼ばない。しかしその発展の初期には電気・機械式のものがあり、またその扱い方がデジタル式でなくてアナログ式が多かったので、現在のコンピュータに相当するものを、計数型自動電子計算機 (electronic digital automatic computer) と呼び、電子式でないものやアナログ式と区別していた。」と説明している。
城憲三：『数学機器総説』,増進堂) (1947) では、「デジタルコンピュータ」を「不連続に作動する計算機」、「アナログコンピュータ」を「連続に作動する計算機」と呼んでいる。岡崎文次のFUJICに関する最初の論文では「数字式電子計算機」の表現を使っていた。(岡崎文次：「数字式電子計算機の一方式」,『昭和28電気三学会支部連合大会講演論文集』p.183 (1953.10))
- (2) 日本のコンピュータの歴史については下記のものがある。
 - ・情報処理学会歴史特別委員会編：『日本のコンピュータの歴史』, オーム社 (1985)
 - ・前掲 (1) 『日本のコンピュータ発達史』
 - ・相磯秀夫他編：『国産コンピュータはこうして作られた』, 共立出版社 (1985)
 - ・高橋茂『コンピュータクロニクル』, オーム社 (1996)
 - ・遠藤諭：『計算機屋かく戦えり』, アスキー (1996)
- (3) 前掲 (2) 『国産コンピュータはこうして作られた』, 第1編「古い世代から新しい世代へ」 pp.9-20
- (4) “Answers by Eny,” p.29, 『Newsweek』 (1946-2-18)
大阪大学の阪大真空管計算機については下記のものがある。
 - ・前掲 (2) 『日本のコンピュータ歴史』第2部, 第3章 “阪大真空管計算機” (牧之内三郎)
 - ・城憲三・牧之内三郎・安井裕：「大阪大学の電子計算機について」, 『電子通信学会誌』, Vol.40, No.6, pp.730-732 (1957)
 - ・城憲三・牧之内三郎：『計算機械』, 共立出版 (1953)
 - ・城憲三・放之内三郎・安井裕：「真空管デジタル計算機試作の思い出」, 『bit』, Vol.4, No.2, pp.113-117 (1972)
- (5) 岡崎文次：「日本における計算機の歴史—わが国初めての電子計算機FUJIC」, 『情報処理』, Vol.40, No.8, pp.624-632 (1974)
他にFUJICに関する文献は下記がある。
 - ・前掲 (2) 『日本のコンピュータの歴史』第2部, 第2章 “FUJIC” (岡崎文次)
 - ・前掲 (1) 岡崎文次：「数字式電子計算機の一方式」, 『昭和28電気三学会支部連合大会講演論文集』
 - ・岡崎文次：「数字式電子計算機FUJICについて」, 『電子通信学会電子計算機研究専門委員会資料』 (1954)
 - ・岡崎文次：「電子計算機FUJICとその計算例」, 『電気通信学会誌』, Vol.40, No.6, pp.722-725 (1957)
- (6) 前掲 (2) 『日本のコンピュータの歴史』第1部, 第2章 “計算機械”, pp.13-14
- (7) 前掲 (2) 『日本のコンピュータの歴史』第2部, 第7章 “ETL Mark IV” (高橋茂) および
高橋茂：トランジスタ計算機 (ETL Mark III~IV) , 『情報処理』, Vol.17, No.2, pp.133-140 (1976)
- (8) 村田健郎：「日本における計算機の歴史—真空管とブラウン管による計算機TAC」, 『情報処理』, Vol.18, No.3, pp.281-288 (1977)
他にTACに関する文献は下記がある。
 - ・前掲『日本のコンピュータの歴史』第2部, 第4章 “TAC” (村田健郎)
 - ・「東大自動電子計算機報告」『総合試験所年報第20年, 別冊』 (1962)

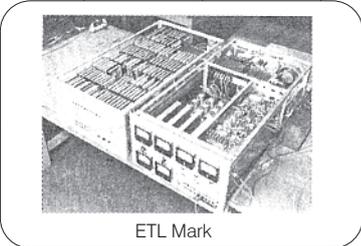
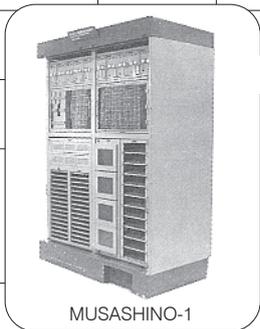
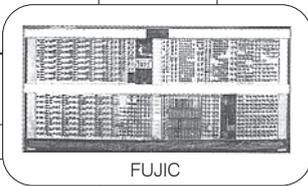
- (9) 前掲 (2) 『日本のコンピュータの歴史』第2部, 第5章 “パラメトロン計算機PC-1とPC-2” (後藤英一)
- (10) 前掲 (2) 『日本のコンピュータの歴史』第2部, 第6章 “MUSASINO-1” (高島堅助)
他にMUSASINO-1に関する文献は下記がある。
・室賀三郎・高島堅助: 「パラメトロン計算機M-1の方式と論理設計について」, 『電気通信学会誌』, Vol.41, No.11, p.1132 (1958)
・高島堅助: 「パラメトロン計算機MUSASINO-1」, 『情報処理』, Vol.16, p.130-136 (1975)
- (11) 前掲 (2) 『日本のコンピュータの歴史』
- (12) 前掲 (2) 『日本のコンピュータの歴史』第1部, 第1章 “スイッチング理論”
- (13) 前掲 (2) 『日本のコンピュータの歴史』第1部, 第2章 “計算機械”
- (14) 前掲 (2) 『計算機屋かく戦えり』, 序章 pp.20-21
- (15) 高橋秀俊: 『パラメトロン計算機』, 岩波書店 (1968)
パラメトロン、パラメトロン計算機については他に下記の文献がある。
・高橋秀俊: 『電子計算機の誕生』, 中央公論社 (1972)
・前掲 (2) 『日本のコンピュータの歴史』第2部, 第5章 “パラメトロン計算機PC-1とPC-2” (後藤英一)
- (16) 前掲 (2) 『国産コンピュータはこうして作られた』, 第1編 「古い世代から新しい世代へ」 pp.14-15
- (17) 前掲 (5) 岡幅文次: 「日本における計算機の歴史—わが国初めての電子計算機FUJIC」, 『情報処理』, および
前掲 (2) 『日本のコンピュータの歴史』第2部, 第2章 “FUJIC” (岡崎支次)
- (18) 前掲 (2) 『日本のコンピュータの歴史』第2部, 第7章 “ETL Mark IV” (高橋茂)
- (19) 前掲 (2) 『日本のコンピュータの歴史』第2部, 第3章 “阪大真空管計算機”
- (20) 前掲 (8) 村田健郎: 「日本における計算機の歴史—真空管とブラウン管による計算機TAC」, 『情報処理』 および
前掲 (2) 『日本のコンピュータの歴史』第2部, 第4章 “TAC”
- (21) 前掲 (2) 『日本のコンピュータの歴史』第2部, 第7章 “ETL Mark IV” (高橋茂)
- (22) 杉浦・松下 「日本における計算機の歴史—沖電気における計算機開発歴史」, 『情報処理』, Vol.19, No.5, (1978) および
前掲 (2) 『日本のコンピュータの歴史』第2部 沖電気工業 (杉浦宣紀)
- (23) 前掲 (15) 『パラメトロン計算機』
2周波記憶については他に下記の文献がある。
・前掲 (15) 『電子計算機の誕生』
・前掲 (2) 『日本のコンピュータの歴史』第2部, 第5章 “パラメトロン計算機PC-1とPC-2” (後藤英一)
- (24) 前掲 (5) に同じ。
- (25) 安藤薫: 「電子で計算する機械」, 『科学朝日』, Vol.8, No.8, pp.23-25 (1948)
- (26) 前掲 (4) に同じ
- (27) 前掲 (8) に同じ
- (28) 前掲 (15) に同じ
- (29) 前掲 (10) に同じ
- (30) 前掲 (2) 『日本のコンピュータの歴史』第3部, 第4章 日本電気, p.206
- (31) 前掲 (2) 『日本のコンピュータの歴史』第3部, 第5章 日立製作所 (浦城恒雄) および
浦城恒雄 「日本における計算機の歴史—日立における計算機開発の歴史」, 『情報処理』, Vol.19, No.8 (1978)
- (32) 前掲 (2) 『日本のコンピュータの歴史』第3部, 第4章 日本電気 (宮城嘉男) および
金田弘 「日本における計算機の歴史—日本電気における計算機開発の歴史」, 『情報処理』, Vol.17, No.9, 1976
- (33) 前掲 (2) 『日本のコンピュータの歴史』第3部, 第6章 富士通信機製造 (松山辰郎) および
松山辰郎 「日本における計算機の歴史—富士通における計算機開発の歴史」, 『情報処理』, Vol.18, No.7, 1977
- (34) 前掲 (2) 『日本のコンピュータの歴史』第3部, 第10章 日本電子測器 (山田博)
- (35) 前掲 (7) に同じ。
- (36) 前掲 (32) に同じ
- (37) 前掲 (31) に同じ
- (38) 前掲 (33) に同じ
- (39) 前掲 (2) 『日本のコンピュータの歴史』第3部, 第3章 “東京芝浦電気”
- (40) 前掲 (22) に同じ
- (41) 前掲 (2) 『日本のコンピュータの歴史』第3部, 第7章 “三菱電機” (首藤勝), および
前掲 (2) 『国産コンピュータはこうして作られた』第II編 “三菱電機” (高橋誠一), pp.151-154
- (42) 前掲 (2) 『日本のコンピュータの歴史』第3部, 第8章 “松下通信工業” (大杉欣一郎)
- (43) 前掲 (2) 『日本のコンピュータの歴史』第3部, 第9章 “北辰電機” (児玉良夫)

補 注

- * 1 山下英男らが終戦直後に研究試作した統計機。パンチカードを用いずに、多数のオペレータが伝票を見ながらキーボードから直接入力し、それがリレーによるレジスタに蓄えられ、順次度数計で構成された表示回路に表示される方式をとった。日本電気および富士通信機により商品化され1951年に納入された。
- * 2 東京大学、東京芝浦電気で共同開発されたTACに先立って、東芝マツダ研究所で真空管を用いて試作された計算機。
- * 3 共振回路の共振周波数パラメータの値を周期的に変化させ、振動を引き起こすこと。

日本のコンピューターの開発史 (1950年代~1960年代)

演算素子	開発機関	1950 S.25	1951 S.26	1952 S.27	1953 S.28	1954 S.29	1955 S.30	1956 S.31	1957 S.32	1958 S.33	1959 S.34
リレー	電気試験所				ETL Mark I		ETL Mark II				
	富士通					FACOM 100		FACOM 128		FACOM 128B	
真空管	大阪大学	阪大 ENIAC 演算モデル									(阪大真空管 計算機)
	富士写真フイルム							FUJIC			
	東京大学										TAC
パラメトロン	東京大学					パラメトロン発明				PC-1	
	電気通信研究所								MUSASHINO-1		
	東北大学									SENAC (NEAC1102)	
	日立製作所								HIPAC Mk-1	HIPAC 101	
	日本電気									NEAC 1101	
	富士通									FACOM 200	FACOM 212
	日本電子計測							PD 1516			
	沖電気工業										OPC 1
	三菱電機										
	トランジスタ	電気試験所							ETL Mark III	ETL Mark IV	
京都大学											
日本電気										NEAC 2201	NEAC 2203 2202
日立製作所											HITAC 301
東芝											TAC II TOSBAC 2100
富士通											
三菱電機											
沖電気工業											
松下通信工業											MADIC I
北辰電機										HOC 100	



"History of First and Second Generation Japanese Computers and the Preservation of (Early) Examples"

Akihiko Yamada

In Japan, research and development of electronic computers started after World War II. There was little information available about computers and digital circuits in those days. It was very difficult to get technical journals and books from abroad. Researchers had to start designing a flip-flop using conventional vacuum tubes. In late 1940's Osaka University, Fuji Photo Film Company and University of Tokyo started researching and building vacuum tube computers. Fuji Photo Film completed Fujic in 1956. This is the first electronic digital computer developed in Japan. It was a binary parallel machine using 1700 vacuum tubes and was used in designing optical lenses at Fuji Photo Film Company.

A new logic element "Parametron" was invented by Ei-ichi Goto of University of Tokyo in 1954. University of Tokyo and Electro-communication Laboratory (ECL) of Nippon Telegram and Telephone Public Corporation started researching parametron computers. ECL developed MUSASINO-1, the first parametron computer in 1957. Professor Takahashi's Laboratory of University of Tokyo built PC-1, a prototype of their parametron computer in 1958. Computer manufacturers started development of commercial parametron computers, as parametrons were more reliable and cheaper than transistors were. Most of parametron computers were binary parallel ones and were used for science and engineering purposes.

On the other hand the Electrotechnical Laboratory (ETL) succeeded in developing ETL Mark III, the world's first transistorized stored program computer in 1956, and established the basis of transistorized computer technology. Then they developed practical model ETL Mark IV using junction transistors. The basic logic circuit of the ETL Mark IV used just one transistor, as transistors were expensive and not very reliable yet. Computer manufacturers started developing commercial computers based on the ETL Mark IV architecture and technology. These computers were decimal digit serial ones and were used both for business and science/engineering purposes.

Later computer manufacturers developed transistor computers using conventional flip-flops as transistors became cheaper and their reliability was improved. Operation speed of parametrons were not fast and the power consumption was rather big, the development of parametron computers were stopped in mid 60's except the one for small business machines.

**国立科学博物館
技術の系統化調査報告 第1集**

平成13(2001)年3月28日

- ◎編集 国立科学博物館
「産業技術史資料の評価・保存・公開等に関する調査研究」企画推進委員会
- ◎発行 国立科学博物館 〒110-8718 東京都台東区上野公園7-20
03-3822-0111(代)
- ◎印刷 株式会社 萬全社
- ◎デザイン 有限会社 津嶋デザイン事務所