

# アーキテクチャによるコンピュータ技術の系統化の検討 Systematic Studies of Computers based on Computer Architecture

山田 昭彦\*  
YAMADA Akihiko

コンピュータ、系統化、アーキテクチャ、ジョン・フォン・ノイマン、アラン・チューリング  
computer, systematic studies, architecture, John von Neumann, Alan Turing

## 要旨

コンピュータについては従来使用ハードウェア技術、すなわち真空管、トランジスタ、集積回路(IC)などによりその世代が分類されてきた。コンピュータの要素技術には、アーキテクチャ、ハードウェア、ソフトウェアがあり、コンピュータ技術において、アーキテクチャを主体にし、ハードウェアはその補助的な要素として体系化を行うことを検討する。

### 1. はじめに

これまでコンピュータ技術の系統化について、その要素技術とアーキテクチャによる方法を考察し報告を行ってきた。<sup>1) 2)</sup> 今回はアーキテクチャにもとづく体系化を行うことを前提に、アーキテクチャの具体的な方式について分析を行い、アーキテクチャによる体系化について検討する。

### 2. 初期のコンピュータのアーキテクチャ

ペンシルバニア大学で開発された最初のコンピュータ ENIAC はプログラム内蔵方式ではなかったが、この開発過程で ENIAC の開発関係者によりプログラム内蔵方式が検討され、ジョン・フォン・ノイマンにより 1945 年に「EDVAC に関する報告」として草稿がまとめられた。<sup>3)</sup> この中でプログラムをデータとともにメモリに格納し、これを逐次読み出して一命令ずつ実行するプログラム内蔵方式が明確に述べられている。

#### 2.1 フォン・ノイマンによる EDVAC の方式

EDVAC のハードウェアとしては演算制御には真空管、メモリには水銀遅延線を使用することで検討が行われた。方式として下記の特徴をもつ。

- ・命令を逐次的に実行する
- ・データは下位より 1 ビットずつ演算する
- ・命令とデータはメモリに置き、両者とも演算の対象にする

- ・メモリに番地つけ番地の順に命令を実行する
- ・演算回路を出来るだけ共用する

EDVAC はこのように構成を単純化してハードウェアを出来るだけ少なくする方針により、2 進直列演算方式、逐次制御方式が採用された。下記にその基本構成を示す。

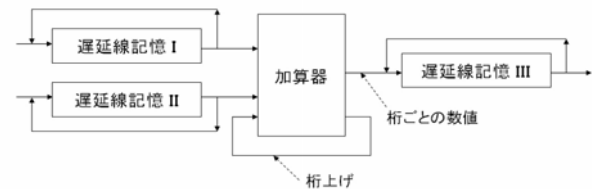


図1 EDVAC の基本構成

真空管は信頼性が低い、ENIAC では約 18,000 本の真空管を使用したためにコンピュータの信頼性確保が大変であった。このため EDVAC では真空管の数を極力少なくするように、並列動作を避けて回路を単純化し、また共用することで真空管使用数を極力減らす努力が行われた。この方式はアキュムレータ・マシンとして実現され、その後のコンピュータの基本方式となった。

EDVAC の検討は ENIAC の完成前から行われていたが、ENIAC の主要開発メンバーが種々の事情で抜けたため開発が大幅に遅れ、方式・構成も当初とは若干異なった形で 1952 年に完成し稼動を開始した。

\*コンピュータシステム&メディア研究所

\*Computer System and Media Laboratory

## 2.2 アキュムレータ・マシン EDSAC とわが国のコンピュータ

ケンブリッジ大学のモーリス・ウィルクスは 1949 年に EDSAC を開発した。EDSAC はフォン・ノイマンの提案を忠実に実現した世界最初のプログラム内蔵式コンピュータの実用機で、演算は EDVAC 同様 2 進直列方式である。ハードウェアには真空管と水銀遅延線を使用し、図 2 のようにアキュムレータ・マシンを構成し、命令形式は単一アドレス方式を採用した。図中でタンクと示されている部分は水銀遅延線によるレジスタまたはメモリを示している。タンク 1~タンク 32 はメインメモリで、一つのタンクが 32 語、全体で 1,024 語の容量を持つ。

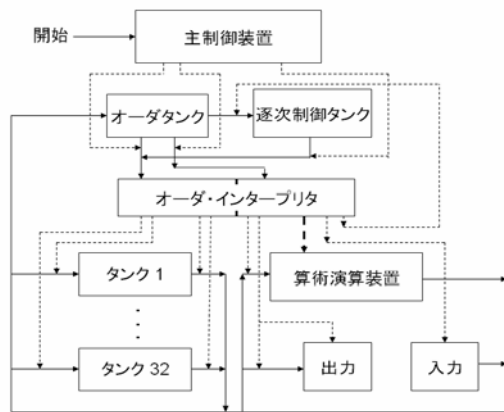


図 2 EDSAC の構成

EDSAC はその後のプログラム内蔵式コンピュータのモデルとなり、多くの同形式のコンピュータが開発された。わが国の多くの初期のコンピュータは EDSAC のアーキテクチャを採用し、あるいはそれを参考にしたアーキテクチャをとった。

- ・大阪大学真空管計算機：EDSAC の命令セットアーキテクチャを採用した 2 進直列型真空管コンピュータ。メモリは電気試験所開発の固定ガラスの遅延線(1024 語)を使用。
- ・東京大学 TAC：EDSAC の命令セットアーキテクチャを採用し、これに除算命令、浮動小数点命令を追加した 2 進直列型真空管コンピュータ。
- ・東京大学 PC-1：EDSAC に似たアーキテクチャの 2 進並列式パラメトロンコンピュータ。メモリは磁気コア(2 周波方式、256 語)。
- ・電気試験所 ETL Mark III：EDSAC に似たアーキテクチャのトランジスタコンピュータ

富士写真フィルムで 1956 年に開発されたわが国最初のコンピュータ FUJIC は真空管、水銀遅延線を使用した 2 進プログラム内蔵式コンピュータであるが、アーキテクチャは EDSAC と若干異なり、並列演算方式をとり命令形式に 3 アドレス方式を採用している。ただしアキュムレータも併用している。

電電公社電気通信研究所で 1957 年に開発された最初のパラメトロンコンピュータ MUSASINO-1 はイリノイ大学で開発された ILLIAC I の命令セットを採用した 2 進並列演算のプログラム内蔵式コンピュータで、命令語は単一アドレス形式、メモリは磁気コア(2 周波方式)256 語を使用している。

## 2.3 並列演算方式の IAS

フォン・ノイマンはペンシルバニア大学ムーアスクールで EDVAC を開発途中でプリンストンの高度科学研究所(Institute for Advanced Study)に戻り、新しく並列演算方式の IAS を 1952 年に開発している。フォン・ノイマンは EDVAC の検討以来、ハードウェアを少なくするために直列演算方式を基本にするべきであるという信念を持っていたが、RCA がセレクトロン(記憶用真空管)をランダムアクセス方式のメモリに使用することを強く推奨したため、演算高速化のために並列方式を採用した。セレクトロンは開発が遅れたためメモリにはウイリアムズ管を使用した。メモリは当初 4,000 語で計画したが、実現されたのは 1024 語(40 ビット/語)であった。クロック 1MHz で、非同期的動作も許した。

IAS の開発資料は公開されたため、イリノイ大学 ILLIAC I、アルゴンヌ国立研究所 GEORGE、ランド・コーポレーションに JOHNNIAC、米陸軍の ORDVAC など、IAS のアーキテクチャを採用したコンピュータが多数開発された。ただし多くのものが非互換であった。

技術計算用の大型コンピュータでは並列演算方式が採用されるようになり、IBM の最初のコンピュータ 701 は IAS に強く影響されたといわれ、ウイリアムズ管をメモリに使用し 2 進並列演算方式を採用した。わが国の東大の TAC はメモリにウイリアムズ管を使用しているが 2 進直列演算方式である。ウイリアムズ管は信頼性、価格などに問題があったが、その後ランダムアクセス用メモリに磁気コアが開発され、大型科学技術コンピュータには磁気コアメモリを用いた 2 進並列演算方式が採用されるようになった。

### 3. チューリングによる遅延レジスタ方式

#### 3.1 チューリングによる Ace の構想

アラン・チューリングは1936年に万能チューリングマシンを提案したが、1945年 National Physical Laboratory (NPL)に着任し、コンピュータ Automatic Computing Engine(ACE)の検討を行った。方式はフォン・ノイマンのものとは大幅に異なり、遅延レジスタ方式をとり最適コーディングによる高速化を前提にしている。仕様の概略は以下の通り。

- 遅延線レジスタ 200 個、遅延時間約 1ms
- 32 語/遅延線レジスタ, 32 ビット/語, 2 進法
- アキュムレータをもたずに、各命令はソースからデスティネーションへの遅延線レジスタのルートを決める
- 機能遅延線は長さ2インチで2進数1語を保持し、加算や減算の演算処理に使用する
- 命令語は命令コードをもたず、ソース/デスティネーションの指示により処理内容が決まる

NPL における Ace 開発の具体化は遅れ、プロトタイプのパイロット Ace が 1950 年に試作された。パイロット Ace はメモリに水銀遅延線を使用し、これを遅延レジスタとする方式を採用した。図3にパイロット Ace の簡単な構成図を示す。

パイロット Ace ではメモリに通常のアドレスがつけられておらず、現在実行している命令のタイミングから次の命令の待ち時間により、次の命令やデータの格納位置を指定する。ノイマン型コンピュータではメモリのアドレス順に命令が格納されておりその順序で実行されるが、チューリング式では最小の待ち時間で次の命令を読み出せるように命令を格納し最適コーディングを行った。このため同時代の他のコンピュータに比べ格段に高速であった。パイロット Ace は真空管 800 本の小型コンピュータであるが、行列計算では EDSAC(真空管 3,000 本)より数倍高速であったと報告されている。

パイロット Ace の商用機 DEUSE が English Electric で 1954 年に開発され、翌年 NPL と Royal Aircraft Establishment に納入された。フルバージョンの Ace は 1959 年に NPL により完成したが、遅延線メモリは磁気コアメモリに置き換えて作られた。Ace の流れをくむコンピュータとしては、Bendix G15、英国空軍の MOSAIC、日本の国鉄の MARS-1 がある。

#### 3.2 Bendix G15 と国鉄 MARS-1

ENIAC 開発に参加したハリー・ハスキーは 1947 年

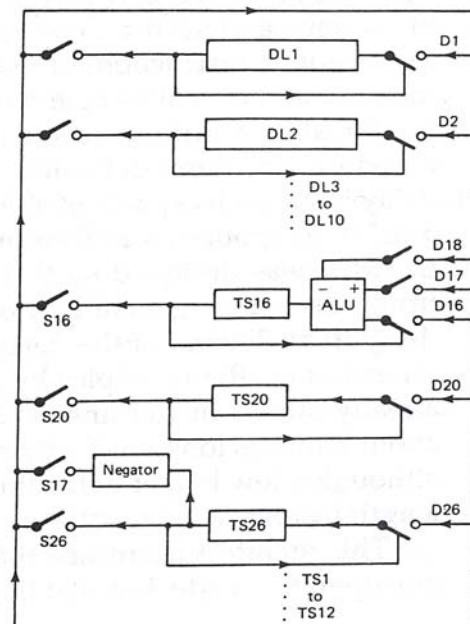


図3 Pilot Ace の基本構成

M. Williams, "History of Computer Technology", p. 338 より引用<sup>4)</sup>

に ACE のグループに加わった。チューリング不在の間、パイロット Ace 開発の中心者の一人となって開発を推進した。米国に戻ったハスキーはウェイン州立大学で勤務のかたわら Bendix 社のコンピュータ Bendix G15 を 1953 年に真空管と磁気ドラムを使用して設計した。製品出荷は 1956 年に行われ、400 台以上販売された。磁気ドラムを遅延レジスタとして用い、パイロット Ace と同様の最適コーディングにより高い性能を実現した。

国鉄では座席予約の自動化システムを研究開発をするため、Bendix G-15 を導入し方式の調査を行った。鉄道技術研究所の穂坂守等はこの遅延レジスタ方式を参考にトランジスタと磁気ドラムを用いて座席予約システム MARS-1 を開発した。実時間の応答速度が必要なため、プログラム内蔵方式はとらずに布線論理によるハードウェア制御方式が採用された。磁気ドラム上に図4のように多数の遅延レジスタが構成された。

三菱電機では真空管式汎用コンピュータ MELCOM-1101 に遅延レジスタ方式の高速演算装置 FLORA を付加し、技術計算の高速化を実現した。

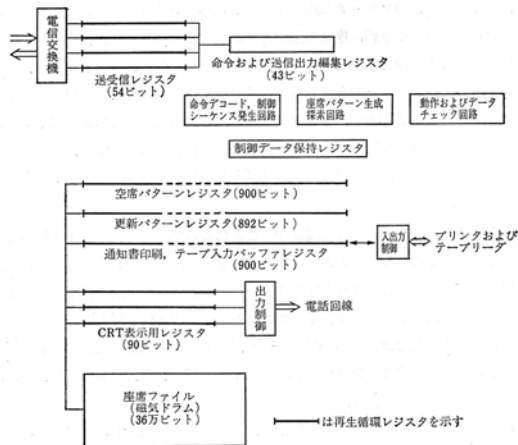


図4 MARS-1の構成

穂坂衛「MARS-1」『日本のコンピュータの歴史』

p. 164より引用

#### 4. アキュムレータ・アーキテクチャから汎用レジスタ・アーキテクチャへ

1948年に発明されたトランジスタは当初信頼度や価格の点で問題があったが、その後信頼性が改善され価格も下がってきたため 1950 年代の終わりには各社からトランジスタコンピュータが発表・出荷されるようになり第2世代に入ったが、第1世代の真空管時代と同じアキュムレータ・アーキテクチャが採用されていた。ただし、アキュムレータ以外に特定の演算処理や制御機能のために専用レジスタが追加されていった。

1964年に集積回路を用いた第3世代の汎用コンピュータ IBM システム/360 が発表され、専用レジスタを一般化して多数の汎用レジスタをおいた汎用レジスタ・アーキテクチャが採用された。図5に汎用レジスタ数の変化を示す。汎用レジスタ方式はさらに2種類に分かれ、一つはデータをレジスタおよびメモリの両者とやり取りするもので、他の方式はデータのやり取りをすべてレジスタの間のみで行う。前者はメモリ・レジスタ方式、後者はレジスタ・レジスタ方式と呼ばれている。レジスタ・レジスタ方式はロード・ストア/アーキテクチャとも呼ばれる。

レジスタ方式からみたアーキテクチャの変遷を図6に示す。初期のコンピュータはアキュムレータ式と最適化処理をねらった遅延レジスタ式に大別される。前者は半導体の進歩とともに汎用レジスタ式に発展し、この中のロード/ストア方式から RISC プロセッサが生まれ、さらにベクトルレジスタ方式

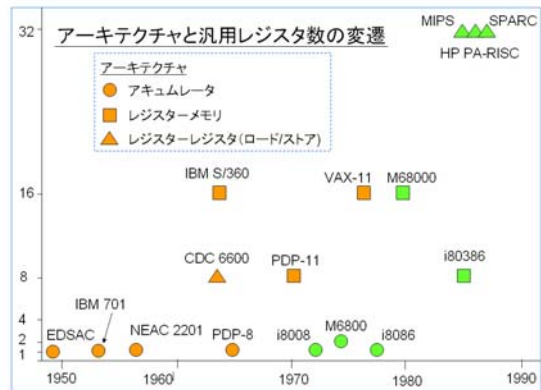


図5 アーキテクチャと汎用レジスタ数の変遷

のスーパーコンピュータが生まれることになる。後者はランダムアクセスメモリの実用化とともに採用されなくなった。

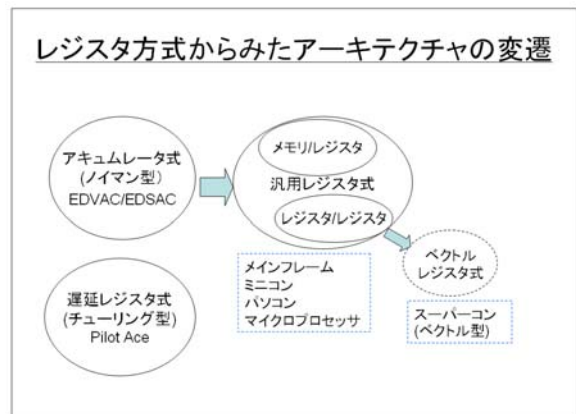


図6 レジスタ方式から見たアーキテクチャの変遷

#### 参考文献

- 1) 山田昭彦「日本のコンピュータの資料調査と技術の系統化について」, 「日本の技術革新」, 『第1回国際シンポジウム研究論文発表会論文集』, pp. 21-22, 2006年.
- 2) 山田昭彦「日本の初期のコンピュータと欧米のコンピュータの関係」, 「日本の技術革新」, 『第2回国際シンポジウム研究論文発表会論文集』, pp. 25-26, 2006年.
- 3) John von Neumann, "First Draft of a Report on EDVAC", Moore School of Engineering, University of Pennsylvania, June 30, 1945
- 4) Michael R. Williams, "History of Computer Technology Second Edition", IEEE Computer Society, 2000.

(2008年9月30日原稿受理, 2008年11月4日採用決定)